

LỜI MỞ ĐẦU

Với sự phát triển không ngừng của khoa học công nghệ, cuộc sống con người ngày càng trở nên tiện nghi và hiện đại hơn. Điều đó đem lại cho chúng ta nhiều giải pháp tốt hơn, đa dạng hơn trong việc xử lý những vấn đề tương chừng như rất phức tạp gặp phải trong cuộc sống. Việc ứng dụng các thành tựu khoa học kỹ thuật hiện đại trong tất cả các lĩnh vực đã và đang rất phổ biến trên toàn thế giới, thay thế dần những phương thức thủ công, lạc hậu và ngày càng được cải tiến hiện đại hơn, hoàn mỹ hơn.

Cùng với sự phát triển chung đó, nước ta cũng đang mạnh mẽ tiến hành công cuộc công nghiệp hóa và hiện đại hóa đất nước để theo kịp sự phát triển của các nước trong khu vực và trên thế giới. Trong đó lĩnh vực điện tử đang ngày càng đóng vai trò quan trọng trong việc phát triển kinh tế và đời sống con người. Sự phổ biến của nó đóng góp không nhỏ tới sự phát triển của tất cả các ngành sản xuất, giải trí, ...trong những năm gần đây đặc biệt trong lĩnh vực giải trí, quảng cáo đã có sự phát triển mạnh mẽ với nhiều hình thức, phương pháp tiếp cận, quảng bá và chia sẻ thông tin hiện đại và toàn diện hơn.

Với lòng đam mê nghiên cứu, phân tích đặc tính chức năng của các linh kiện, các IC và áp dụng những kiến thức đã học cùng với sự hướng dẫn của giảng viên phụ trách để xây dựng nên một mô hình quang báo kết hợp với bàn phím hex hiển thị trên led ma trận.

Trong thời gian ngắn thực hiện đề tài cộng với kiến thức còn nhiều hạn chế, nên trong tập đồ án này không tránh khỏi thiếu sót, em rất mong được sự đóng góp ý kiến của thầy cô và các bạn sinh viên.

CHƯƠNG 1.

TỔNG QUAN VỀ MÔ HÌNH THIẾT KẾ

1.1. ĐẶT VẤN ĐỀ

Thông tin liên lạc là vấn đề được quan tâm trong xã hội. Ngay từ ngày xưa, con người đã biết vận dụng những gì đã có sẵn để truyền tin như lửa, âm thanh, các dấu hiệu...

Ngày nay, với sự phát triển của xã hội thì ngày càng có nhiều cách tiếp cận với những thông tin mới. Ta có thể biết được thông tin qua báo chí, truyền hình, mạng internet, qua các pano, áp phích... Thông tin cần phải được truyền đi nhanh chóng, kịp thời và phổ biến rộng rãi trong toàn xã hội. Và việc thu thập thông tin kịp thời, chính xác là yếu tố hết sức quan trọng trong sự thành công của mọi lĩnh vực. Các thiết bị tự động được điều khiển từ xa qua một thiết bị chủ hoặc được điều khiển trực tiếp qua hệ thống máy tính.

Việc sử dụng vi điều khiển để điều khiển hiển thị có rất nhiều ưu điểm mà các phương pháp truyền thống như panô, áp phích không có được như việc điều chỉnh thông tin một cách nhanh chóng bằng cách thay đổi phần mềm. Với những lý do trên, đề tài của em đưa ra một cách thức nữa phục vụ thông tin là dùng quang báo. Nội dung nghiên cứu của đề tài chính là tạo ra một bảng quang báo ứng dụng trong việc hiển thị truyền thông ở các nơi công cộng như công ty, nhà xưởng, các ngã tư báo hiệu...

Thế giới ngày càng phát triển thì lĩnh vực điều khiển cần phải được mở rộng hơn. Việc ứng dụng mạng truyền thông công nghiệp vào sản xuất mang lại nhiều thuận lợi cho xã hội loài người, thông tin được cập nhật nhanh chóng và được điều khiển một cách chính xác.

1.2. GIỚI THIỆU VỀ ĐÈN LED

1.2.1. Khái niệm chung

LED (viết tắt của Light Emitting Diode) là các điốt có khả năng phát ra ánh sáng hay tia hồng ngoại. Giống như điốt, LED được cấu tạo từ một khối bán dẫn loại p ghép với một khối bán dẫn loại n.

Tương tự như bóng đèn tròn bình thường nhưng không có dây tóc ở giữa, đèn LED tạo ra nhiều ánh sáng hơn, tỏa nhiệt ít hơn so với các thiết bị chiếu sáng khác.

1.2.2. Tính chất của công nghệ

Những tính chất riêng có đã quy định đặc thù của công nghệ đèn LED và tạo nên những ưu điểm khiến LED đánh bại bất cứ công nghệ chiếu sáng nào đã từng tồn tại.

Tiêu thụ điện năng thấp so với ánh sáng thông thường. Tiết kiệm mức thấp nhất, hiệu suất chiếu sáng cao hơn nữa tiết kiệm khoảng 75% điện so với đèn chiếu sáng thông thường.

Thân thiện với môi trường: Không tia cực tím, không bức xạ tia hồng ngoại, phát nhiệt của ánh sáng thấp, không chứa thủy ngân và những chất có hại..., không gây ô nhiễm môi trường. Không sử dụng thủy ngân, giảm thiểu tối đa việc sử dụng chì cho các mối hàn, ít nhất thì người dùng cũng sẽ an tâm hơn hẳn khi giảm được 1 phần tác hại không mong muốn của các vật dụng luôn theo sát bên mình trong khi làm việc hay giải trí.

Nhiệt độ làm việc thấp: Nhiệt độ làm việc của bóng đèn LED cao hơn nhiệt độ môi trường khoảng 5 – 80C, thấp hơn so với đèn huỳnh quang thông thường là khoảng 13 – 250C.

Tuổi thọ cao: Vượt qua 50,000 giờ (tương đương với 6 năm thắp sáng liên tục). Theo các tài liệu về đặc tả các tiêu chuẩn kỹ thuật của công nghệ LED thì ít nhất màn hình của bạn cũng sẽ có tuổi thọ cao hơn 2 lần so với các sản phẩm LCD cũ.

Mỏng và nhẹ: các sản phẩm sử dụng công nghệ LED thường có ưu điểm là thiết kế mỏng và trọng lượng nhẹ.

Chất lượng hình ảnh: Màu đen rất chân thực trong khi màu trắng vẫn có được độ sáng cần thiết, điều này tạo nên sự tương phản rất cao - thể hiện qua thông số độ tương phản động (DCR) của đã vượt qua mức 10.000.000:1, gấp hàng chục lần so với công nghệ tốt nhất của LCD - giúp các sản phẩm màn hình công nghệ LED có hình ảnh có chiều sâu và sống động và "đều" hơn.

1.2.3. Các ứng dụng công nghệ

Công nghệ LED đang đi vào cuộc sống thường ngày của người tiêu dùng thông qua nhiều hình thức sản phẩm đa chủng loại như đèn chiếu sáng sử dụng các LED phát ánh sáng trắng. LED cũng được dùng để làm bộ phận hiển thị trong các thiết bị điện, điện tử, đèn quảng cáo, trang trí, đèn giao thông.

Các LED phát ra tia hồng ngoại được dùng trong các thiết bị điều khiển từ xa cho đồ điện tử dân dụng.

Đèn LED trắng nói riêng và đèn LED nói chung có nhiều ứng dụng rộng rãi mà đèn huỳnh quang không làm được như đèn xe, đèn đường, đèn hầm mỏ, đèn chiếu hậu cho màn hình của điện thoại cầm tay, đèn chiếu hậu cho màn hình tinh thể lỏng (LCD), in ấn kỹ thuật số....

Một đặc điểm khác của đèn LED là ít tiêu hao năng lượng và không nóng. Bóng đèn truyền thống, đèn neon, đèn halogen... đều cần từ 110-220 V mới cháy được, trong khi đèn LED trắng chỉ cần từ 3-24 V để phát sáng. Do ít tiêu hao năng lượng nên đèn LED có thể sử dụng ở vùng sâu vùng xa mà không cần nhà máy phát điện công suất cao.

1.3. GIỚI THIỆU VỀ BẢNG QUANG BÁO HIỂN THỊ LED MA TRẬN

Dựa trên nguyên tắc như quét màn hình tivi, máy tính, ta có thể thực hiện việc hiển thị ma trận đèn bằng cách quét theo hàng và quét theo cột. Mỗi Led trên ma trận Led có thể coi như một điểm ảnh. Địa chỉ của mỗi điểm ảnh

này được xác định đồng thời bởi mạch giải mã hàng và giải mã cột, điểm ảnh này sẽ được xác định nhờ dữ liệu đưa ra từ mạch điều khiển. Như vậy tại mỗi thời điểm chỉ có trạng thái của một điểm ảnh xác định. Tuy nhiên khi xác định địa chỉ và trạng thái của điểm ảnh tiếp theo thì các điểm ảnh còn lại sẽ chuyển về trạng thái tắt. Vì thế để hiển thị được toàn bộ hình ảnh mà ta muốn thì ta phải quét ma trận nhiều lần với tốc độ quét rất lớn, lớn hơn nhiều lần thời gian kíp tắt của đèn. Mắt người chỉ nhận biết được tối đa 24 hình/s do đó nếu tốc độ quét lớn mắt người sẽ không nhận biết được sự gián đoạn hay là nhấp nháy của đèn Led (đánh lừa cảm giác mắt). Ứng dụng trong hiển thị Led ma trận để đảm bảo phù hợp các thông số về điện của từng Led đơn người ta không điều khiển theo chu trình như màn hình tivi (CRT) bởi như vậy để đảm bảo độ sáng của toàn bộ bảng led thì dòng tức thời qua từng led là vô cùng lớn do đó có thể đánh thủng lớp tiếp giáp của led. Trên thực tế người ta có thể ghép chung anot hoặc catot của 1 hàng hoặc 1 cột. Khi đó công việc điều khiển sẽ là chuyển dữ liệu ra các cột và cấp điện cho hàng. Như vậy tại 1 thời điểm sẽ có 1 hàng được điều khiển sáng theo dữ liệu đưa ra. Ngoài ra để đảm bảo độ sáng của bảng thông tin là tốt nhất, đặc biệt với những bảng cỡ lớn theo chiều dọc (có nhiều hàng), thời gian sáng của 1 hàng lúc này sẽ bị giảm đi rất nhiều nếu dữ liệu quét 1 hàng. Để khắc phục điều này người ta sử dụng phương pháp điều khiển cho 2 hoặc 4 hàng cùng sáng, từ đó giúp giảm dòng tức thời qua từng led mà vẫn đảm bảo độ sáng tối ưu.

CHƯƠNG 2.

CÁC THIẾT BỊ SỬ DỤNG TRONG MÔ HÌNH

2.1. VI ĐIỀU KHIỂN

2.1.1. Giới thiệu sơ lược về khối vi điều khiển

Bộ vi điều khiển viết tắt là Micro-controller, là mạch tích hợp trên 1 chip có thể lập trình được, dùng để điều khiển hoạt động của 1 hệ thống. Theo các tập lệnh của người lập trình, bộ vi điều khiển tiến hành đọc, lưu trữ thông tin, xử lý thông tin, đo thời gian và tiến hành đóng mở một cơ cấu nào đó.

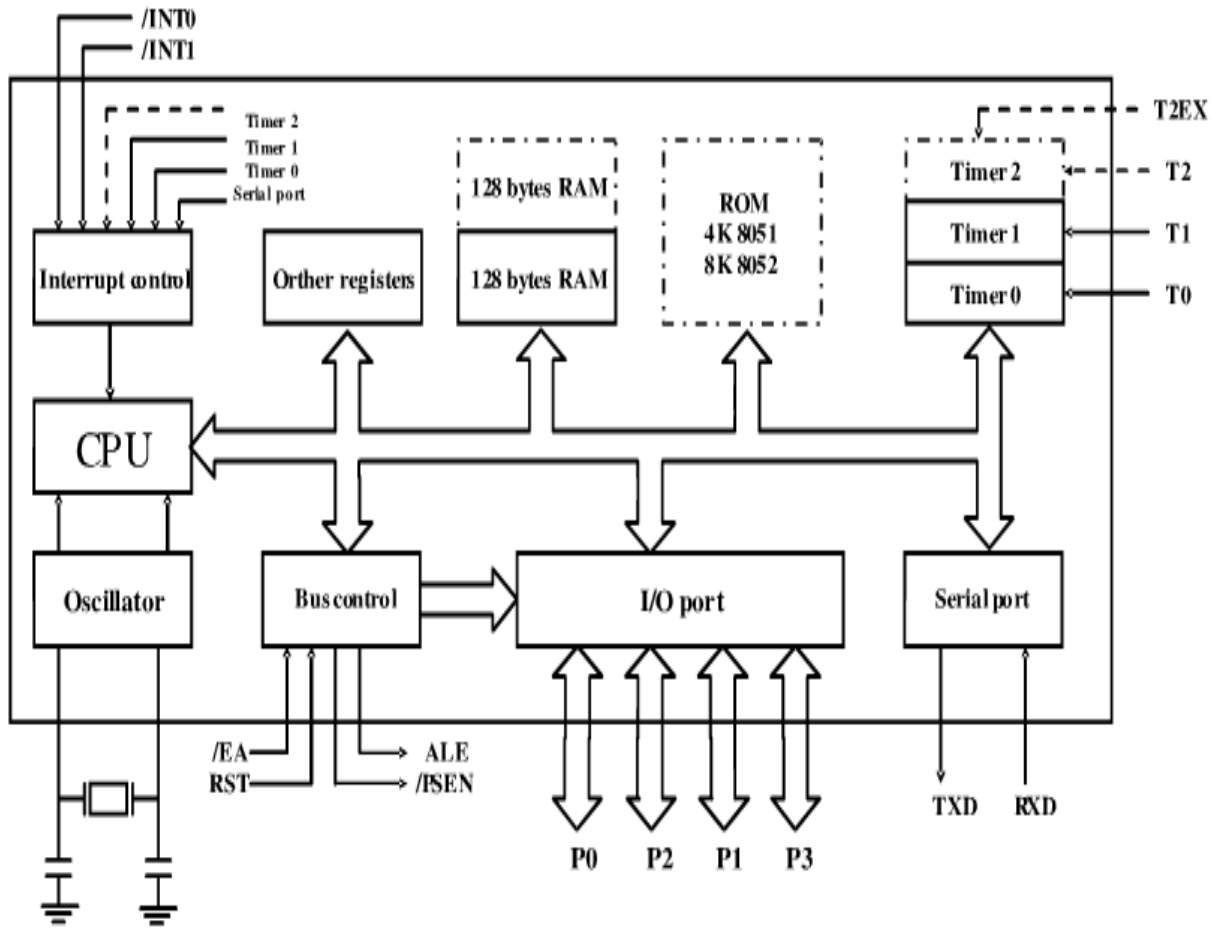
Trong các thiết bị điện và điện tử dân dụng, các bộ vi điều khiển điều khiển hoạt động của ti vi, máy giặt, điện thoại ... Trong hệ thống sản xuất tự động, bộ vi điều khiển được sử dụng trong Robot dây truyền tự động. Các hệ thống càng “thông minh” thì vai trò của hệ vi điều khiển càng quan trọng.

Với khối xử lý trung tâm này chúng em sử dụng IC vi điều khiển 89C52 là loại vi điều khiển thông dụng và chúng em đã được học tại trường.

2.1.2. Khảo sát bộ vi điều khiển 89C52

IC vi điều khiển 89C52 thuộc họ MCS51 có các đặc điểm sau:

- 8Kb ROM
- 256 byte RAM
- 4port I/O 8 bit
- 3 bộ định thời
- Giao tiếp nối tiếp
- 64Kb không gian bộ nhớ chương trình mở rộng
- 64Kb không gian bộ nhớ dữ liệu mở rộng



Hình 2.1: Cấu trúc phần cứng họ VDK 89C51

Chức năng các chân vi điều khiển:

- Port 0:

Là port có chân từ 32 đến 39 có 2 công dụng. Trong các thiết kế có tối thiểu thành phần, port 0 được sử dụng làm nhiệm vụ xuất nhập. Trong các thiết kế lớn hơn có bộ nhớ ngoài, port 0 trở thành bus địa chỉ và bus dữ liệu đa hợp.

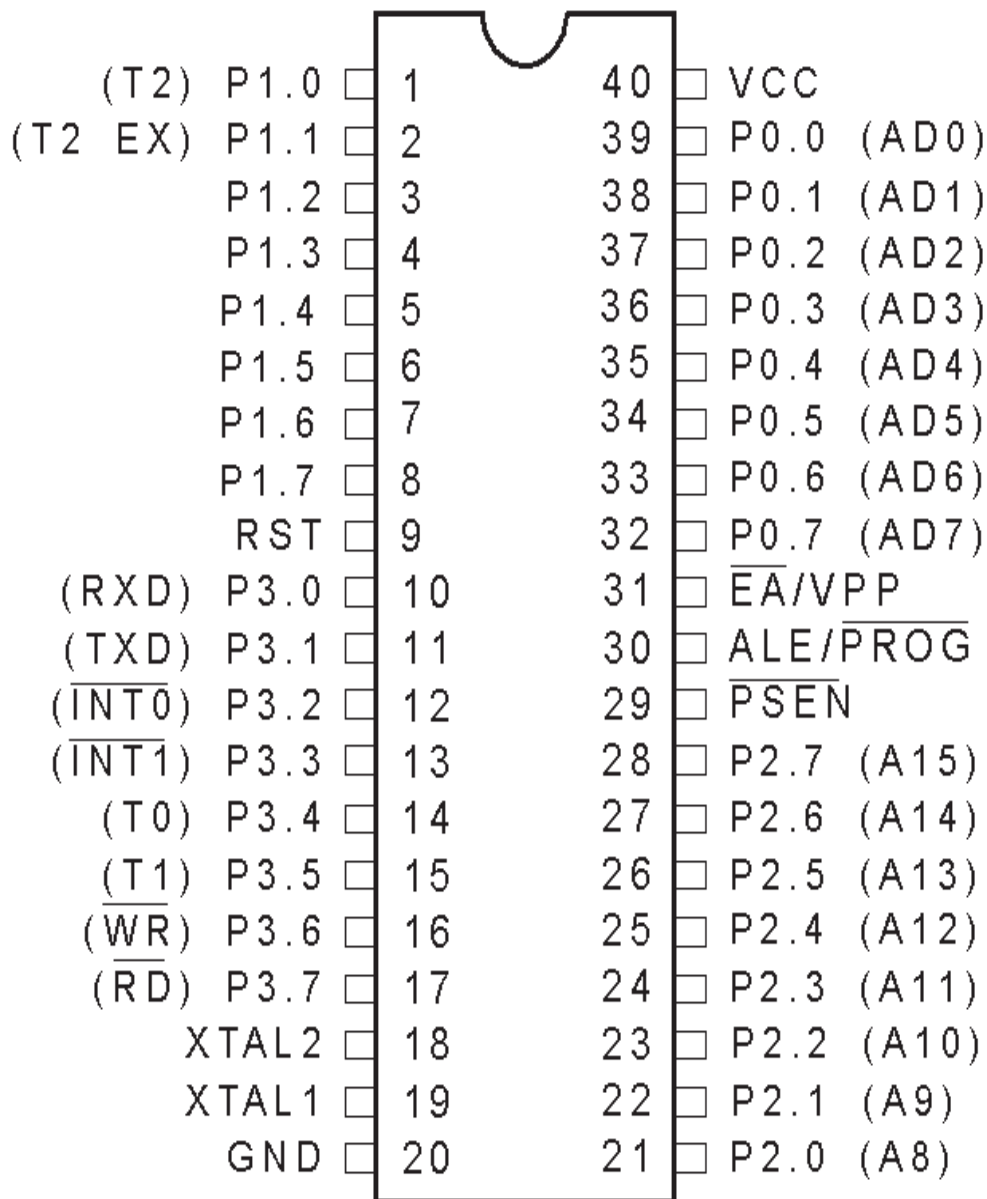
- Port 1:

Là các port có chân từ 1 đến 8. Có chức năng như các đường I/O.

- Port 2:

Là port có chân từ 21 đến 28 có 2 công dụng, hoặc làm nhiệm vụ xuất nhập hoặc là byte địa chỉ cao của bus địa chỉ 16 – bit cho các thiết kế có bộ

nhớ chương trình ngoài hoặc các thiết kế có nhiều hơn 256 byte bộ nhớ dữ liệu ngoài.



Hình 2.2: Sơ đồ chân VĐK 89C52

- Port 3:

Là các port có chân từ 10 đến 17. Có chức năng như các đường I/O. Ngoài ra còn có chức năng đặc biệt sau:

Bảng 2.1: Chức năng đặc biệt các chân Port 3

Bit	Tên	Địa chỉ bit	Chức năng
P3.0	RxD	B0H	Chân nhận dữ liệu của port nối tiếp
P3.1	TxD	B1H	Chân phát dữ liệu của port nối tiếp
P3.2	$\overline{INT0}$	B2H	Ngõ vào ngắt ngoài 0
P3.3	$\overline{INT1}$	B3H	Ngõ vào ngắt ngoài 1
P3.4	T0	B4H	Ngõ vào của bộ định thời / đếm 0
P3.5	T1	B5H	Ngõ vào của bộ định thời / đếm 1
P3.6	\overline{WR}	B6H	Điều khiển ghi bộ nhớ dữ liệu ngoài
P3.7	\overline{RD}	B7H	Điều khiển đọc bộ nhớ dữ liệu ngoài

- \overline{PSEN} (Program Store Enable):

Chân 29. Chân cho phép đọc bộ nhớ chương trình ngoài

- ALE (Address Latch Enable):

Chân 30. Là chân tín hiệu cho phép chốt địa chỉ để truy cập bộ nhớ ngoài, khi On-chip xuất ra byte thấp của địa chỉ. Tín hiệu chốt được kích hoạt ở mức cao, tần số xung chốt = 1/6 tần số dao động của bộ VĐK. Nó có thể được dùng cho các bộ Timer ngoài hoặc cho mục đích tạo xung Clock. Đây cũng là chân nhận xung vào để nạp chương trình cho Flash (hoặc EEPROM) bên trong On-chip khi nó ở mức thấp.

- \overline{EA} (External Access):

Chân 31. Tích cực mức thấp, chạy chương trình ROM ngoài. Tích cực mức cao, chạy chương trình ROM nội.

- Các ngõ vào bộ dao động trên chip:

Chân 18 và 19.

- Các chân nguồn:

Chân 20 GND. Chân 40 VCC.

- *RST (Reset):*

Chân 9. Reset tích cực mức cao trong ít nhất 2 chu kỳ máy.

Các thanh ghi chức năng đặc biệt:

- *Từ trạng thái chương trình:*

Từ trạng thái chương trình (PSW: Program Status Word) ở địa chỉ D0H chứa các bit trạng thái như bảng tóm tắt sau:

Bảng 2.2: Chức năng các bit thanh ghi trạng thái chương trình

Bit	Ký hiệu	Địa chỉ	Mô tả bit
PSW.7	CY	D7H	Cờ nhớ
PSW.6	AC	D6H	Cờ nhớ phụ
PSW.5	F0	D5H	Cờ 0
PSW.4	RS1	D4H	Chọn dãy thanh ghi (bit 1)
PSW.3	RS0	D3H	Chọn dãy thanh ghi (bit 0) 00 = bank 0 : địa chỉ từ 00H đến 07H 01 = bank 1 : địa chỉ từ 08H đến 0FH 10 = bank 2 : địa chỉ từ 10H đến 17H 11 = bank 3 : địa chỉ từ 18H đến 1FH
PSW.2	OV	D2H	Cờ tràn
PSW.1	-	D1H	Dự trữ
PSW.0	P	D0H	Cờ kiểm tra chẵn lẻ

- *Thanh ghi B:*

Thanh ghi B ở địa chỉ F0H được dùng với thanh ghi tích lũy A cho phép toán nhân và chia. Lệnh MUL AB sẽ nhân các giá trị không dấu 8 bit trong A và B rồi trả về kết quả 16 bit trong A (byte thấp) và B (byte cao). Lệnh DIV AB sẽ chia A cho B rồi trả kết quả về kết quả nguyên trong A và

phần dư trong B. Thanh ghi B cũng có thể được xem như thanh ghi đệm đa dụng. Nó được địa chỉ hóa từng bit bằng các địa chỉ bit FOH đến F7H.

- Con trỏ ngăn xếp:

Con trỏ ngăn xếp (SP) là một thanh ghi 8 bit ở địa chỉ 81H. Nó chứa địa chỉ của byte dữ liệu hiện hành trên đỉnh của ngăn xếp và lấy dữ liệu ra khỏi ngăn xếp. Lệnh cất dữ liệu vào ngăn xếp sẽ làm tăng SP trước khi ghi dữ liệu, và lệnh lấy dữ liệu ra khỏi ngăn xếp sẽ đọc dữ liệu và làm giảm SP.

- Con trỏ dữ liệu:

Con trỏ dữ liệu DPTR được dùng để truy xuất bộ nhớ ngoài là một thanh ghi 16 bit ở địa chỉ 82H (DPL: byte thấp) và 83H (DPH: byte cao).

- Các thanh ghi port xuất nhập:

Các Port của 89C52 bao gồm Port 0 ở địa chỉ 80H, Port 1 ở địa chỉ 90 H, Port 2 ở địa chỉ A0H và Port 3 ở địa chỉ B0H. Tất cả các Port đều được địa chỉ hóa từng bit. Điều đó cung cấp một khả năng giao tiếp thuận lợi.

- Các thanh ghi định thời

89C52 chứa 3 bộ định thời đếm 16 bit được dùng trong việc định thời hoặc đếm sự kiện. Timer 0 ở địa chỉ 8AH (TL0: byte thấp) và 8DH (TH1: byte cao). Việc vận hành timer được set bởi thanh ghi Timer Mode (TMOD) ở địa chỉ 89H và thanh ghi điều khiển timer (TCON) ở địa chỉ 88H. Chỉ có TCON được địa chỉ hóa từng bit

- Các thanh ghi port nối tiếp (SBUF)

Khi truyền dữ liệu thì ghi lên SBUF, khi nhận dữ liệu thì đọc SBUF. Các mode vận hành khác nhau được lập trình qua thanh ghi điều khiển port nối tiếp (SCON) (được địa chỉ hóa từng bit) ở địa chỉ 98H.

- *Các thanh ghi ngắt*: 89C52 có cấu trúc 6 nguồn ngắt, 2 mức ưu tiên. Các ngắt sau bị cấm sau khi reset hệ thống và sẽ được cho phép bằng việc ghi thanh ghi cho phép ngắt (IE) ở địa chỉ 8AH. Cả hai thanh ghi được địa chỉ hóa từng bit.

- *Các thanh ghi điều khiển công suất*:

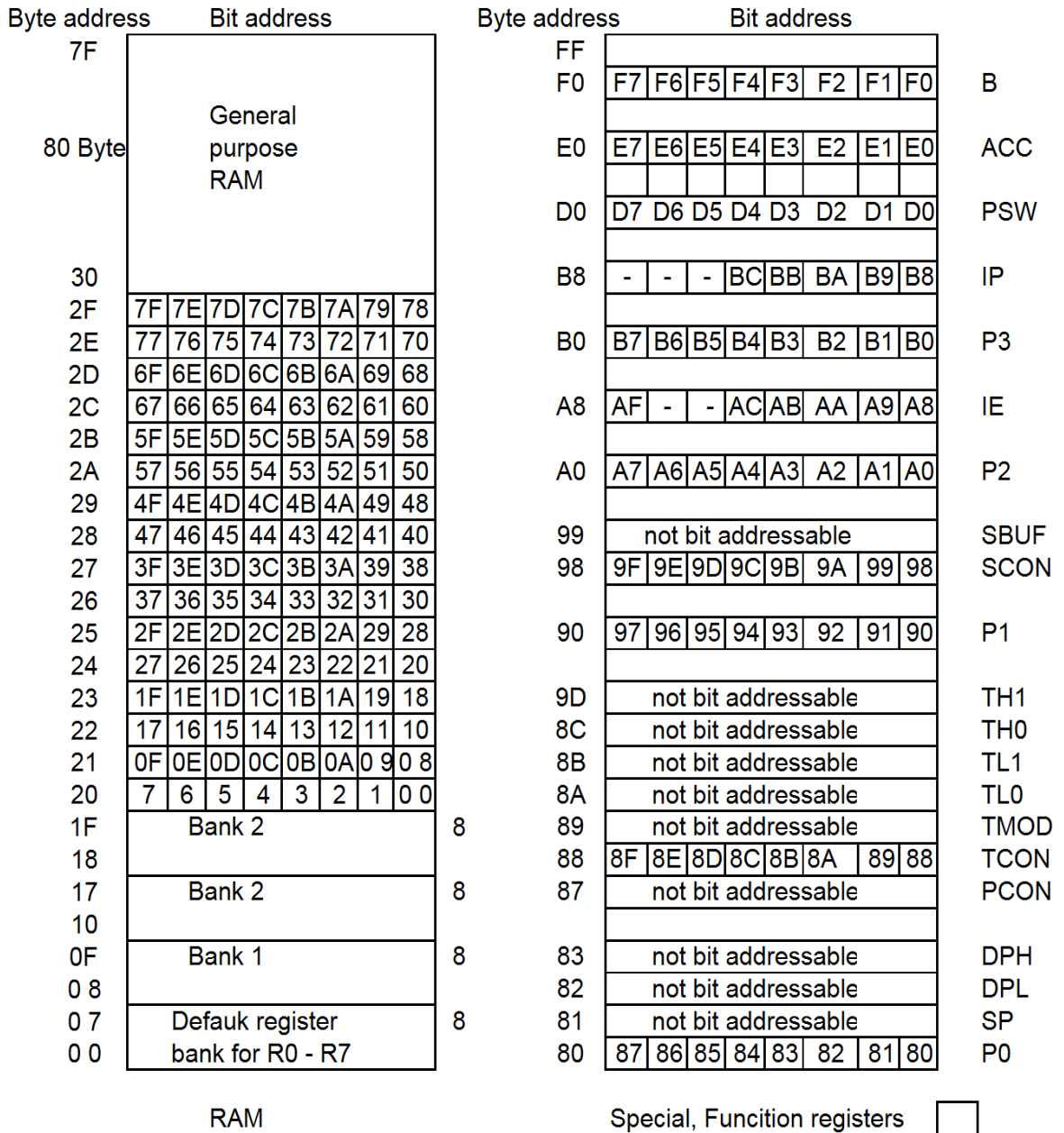
Thanh ghi điều khiển công suất (PCON) ở địa chỉ 87H chứa nhiều bit điều khiển. Chúng được tóm tắt trong bảng sau:

Bảng 2.3: Chức năng các bit thanh ghi điều khiển công suất

Bit	Ký hiệu	Mô tả
7	SMOD	Bit tăng gấp đôi tốc độ baud, bit này khi <i>set</i> làm cho tốc độ baud tăng 2 ở các chế độ 1, 2 và 3 của <i>port</i> nối tiếp
6	-	Không định nghĩa
5	-	Không định nghĩa
4	-	Không định nghĩa
3	GF1	Bit cờ đa mục đích 1
2	GF0	Bit cờ đa mục đích 2
1	PD	Nguồn giảm; thiết lập để tích cực chế độ nguồn giảm, chỉ ra khỏi chế độ bằng reset.
0	ILD	Chế độ nghỉ; thiết lập để tích cực chế độ nghỉ, chỉ ra khỏi chế độ bằng 1 ngắt hoặc reset hệ thống.

Quan trọng nhất trong các thanh ghi trên là thanh ghi đếm chương trình, nó được đặt lại 0000H. Khi RST trở lại mức thấp, việc thi hành chương trình luôn bắt đầu ở địa chỉ đầu tiên trong bộ nhớ chương trình: địa chỉ 0000H. Nội dung của RAM trên chip không bị thay đổi bởi lệnh reset.

Tổ chức bộ nhớ



Hình 2.3: Tổ chức bộ nhớ 89c52

Mọi địa chỉ trong vùng RAM đa dụng đều có thể được truy xuất tự do dùng cách đánh địa chỉ gián tiếp. Có 128 bit được địa chỉ hóa ở các byte 20H đến 2FH.

Hoạt động của bộ time

Bảng 2.4: Thanh ghi chức năng đặc biệt dùng time

SFR	Mục đích	Địa chỉ	Địa chỉ hóa từng bit
TCON	Điều khiển time	88H	Có
TMOD	Chế độ time	89H	Không
TL0	Byte thấp của time 0	8AH	Không
TL1	Byte thấp của time 1	8BH	Không
TH0	Byte cao của time 0	8CH	Không
TH1	Byte cao của time 1	8DH	Không

- Thanh ghi chế độ timer (TMOD)

Thanh ghi TMOD chứa 2 nhóm 4 bit dùng để đặt chế độ làm việc cho timer 0 và timer1.

Bảng 2.5: Các bit thanh ghi chế độ Time

Bit	Tên	Time	Mô tả
TMOD.7	GATE	1	Bit (mở) cổng, khi lên 1 time chỉ chạy khi INT 1 ở mức cao
TMOD.6	C/T	1	Bit chọn chế độ counter / time 1 : bộ đếm sự kiện 0 : bộ định khoảng thời gian
TMOD.5	M1	1	Bit 1 của chế độ (mode)
TMOD.4	M0	1	Bit 0 của chế độ

			00 : chế độ 0 : time 13 bit 01 : chế độ 1 : time 16 bit 10 : chế độ 2 : tự động nạp lại 11 : chế độ 3 : tách time
TMOD.3	GATE	0	Bit (mở) cổng, khi lên 1 time chỉ chạy khi INT 1 ở mức cao
TMOD.2	C/T	0	
TMOD.1	M1	0	
TMOD.0	M0	0	

- Thanh ghi điều khiển timer (TCON)

Thanh ghi TCON chứa các bit trạng thái và các bit điều khiển cho timer 0 và timer 1.

Bảng 2.6: Tóm tắt thanh ghi TCON

Bit	Ký hiệu	Địa chỉ	Mô tả
TCON.7	TF1	8FH	Cờ tràn Time 1. Được đặt bởi phần cứng khi bộ Time 1 tràn. Được xoá bởi phần cứng khi bộ VXL hướng tới chương trình con phục vụ ngắt.
TCON.6	TR1	8EH	Bit điều khiển bộ Time 1 hoạt động. Được đặt / xoá bởi phần mềm để điều khiển bộ Time 1 ON / OFF.
TCON.5	TF0	8DH	Cờ tràn Time 0. Được đặt bởi phần cứng khi bộ Time 0 tràn. Được xoá bởi phần cứng khi bộ VXL hướng tới chương trình con phục vụ ngắt.
TCON.4	TR0	8CH	Bit điều khiển bộ Time 0 hoạt động. Được đặt / xoá bởi phần mềm để điều khiển bộ

			Time 0 ON / OFF.
TCON.3	IE1	8BH	Cờ ngắt ngoài 1. Được đặt bởi phần cứng khi sườn xung của ngắt ngoài 1 được phát hiện. Được xóa bởi phần cứng khi ngắt được xử lý.
TCON.2	IT1	8AH	Bit điều khiển ngắt 1 để tạo ra ngắt ngoài. Được đặt / xóa bởi phần mềm
TCON.1	IE0	89H	Cờ ngắt ngoài 0. Được đặt bởi phần cứng khi sườn xung của ngắt ngoài 0 được phát hiện. Được xóa bởi phần cứng khi ngắt được xử lý.
TCON.0	IT0	88H	Bit điều khiển ngắt 0 để tạo ra ngắt ngoài. Được đặt / xóa bởi phần mềm

Hoạt động port nối tiếp.

- Thanh ghi điều khiển port nối tiếp.

Chế độ hoạt động của port nối tiếp được đặt bằng cách ghi vào thanh ghi chế độ port nối tiếp (SCON) ở địa chỉ 98H. Sau đây các bảng tóm tắt thanh ghi TCON và các chế độ của port nối tiếp:

Bảng 2.7: Tóm tắt thanh ghi chế độ port nối tiếp SCON.

Bit	Ký hiệu	Địa chỉ	Mô tả
SCON.7	SM0	9FH	Bit 0 của chế độ chọn port nối tiếp
SCON.6	SM1	9EH	Bit 1 của chế độ chọn port nối tiếp
SCON.5	SM2	9DH	Bit 2 của chế độ 2 nối tiếp. Cho phép truyền thông đa xử lý trong các chế độ 2 và 3 ; R1 sẽ không bị tác động nếu bit thứ 9 thu được là 0.
SCON.4	REN	9CH	Cho phép bộ thu phải đặt lên 1 để thu các

			ký tự
SCON.3	TB8	9BH	Bit 8 phát, bit thứ 9 được phát các chế độ 2 và 3 : đặt được và xoá bằng phần mềm.
SCON.2	RB8	9AH	Bit 8 thu, bit thứ 9 thu được
SCON.1	TI	99H	Cờ ngắt phát. Đặt lên 1 khi kết thúc phát kí tự, được xoá bằng phần mềm.
SCON.0	RI	98H	Cờ ngắt thu. Đặt lên 1 khi kết thúc phát kí tự, được xoá bằng phần mềm.

Bảng 2.8: Các chế độ port nối tiếp.

SM0	SM1	Chế độ	Mô tả	Tốc độ baud
0	0	0	Thanh ghi dịch	$F_{OSC} / 12$
0	1	1	8 bit UART	Có thể thay đổi
1	0	2	9 bit UART	$F_{OSC} / 64$ hoặc $F_{OSC} / 32$
1	1	3	9 bit UART	Có thể thay đổi

Hoạt động ngắt.

- Cho phép và không cho phép ngắt.

Mỗi nguồn được cho phép hoặc không cho phép từng ngắt một qua thanh ghi chức năng đặc biệt cố định địa chỉ bit IE (Interrupt Enable: cho phép ngắt) ở địa chỉ A8H. Cũng như các bit cho phép mỗi nguồn ngắt, có một bit cho phép hoặc cấm an toàn bộ được xoá để cấm tất cả các ngắt hoặc được đặt lên 1 để cho phép tất cả các ngắt.

Bảng 2.9: Tóm tắt thanh ghi chế độ cho phép ngắt và không cho phép ngắt

Bit	Ký hiệu	Địa chỉ bit	Mô tả (1 = cho phép ;0 = cấm)
IE.7	EA	AFH	Cho phép hoặc cấm toàn bộ
IE.6	EA	AEH	Không được định nghĩa
IE.5	ET5	ADH	Cho phép ngắt từ Time 2
IE.4	E5	ACH	Cho phép ngắt Port nối tiếp
IE.3	ET1	ABH	Cho phép ngắt từ Time 1
IE.2	EX1	AAH	Cho phép ngắt ngoài 1
IE.1	ET0	A9H	Cho phép ngắt từ Time 0
IE.0	EX0	A8H	Cho phép ngắt ngoài 0

Ưu tiên ngắt.

Mỗi nguồn ngắt được lập trình riêng vào một trong hai mức ưu tiên qua thanh ghi chức năng đặc biệt được chỉ bit IP (Interrupt priority: ưu tiên ngắt) ở địa chỉ B8H.

Bảng 2.10: Tóm tắt thanh ghi IP.

Bit	Ký hiệu	Địa chỉ bit	Mô tả (1 = cho phép ;0 = cấm)
IP.7			Không được định nghĩa
IP.6			Không được định nghĩa
IP.5	PT2	BDH	Ưu tiên cho ngắt từ Time 2
IP.4	PS	BCH	Ưu tiên cho ngắt port nối tiếp
IP.3	PT1	BBH	Ưu tiên cho ngắt từ Time 1
IP.2	PX1	BAH	Ưu tiên cho ngắt ngoài 1
IP.1	PT0	B9H	Ưu tiên cho ngắt từ Time 0
IP.0	PX0	B8H	Ưu tiên cho ngắt ngoài 0

Các ngắt ưu tiên được xóa sau khi reset hệ thống để đặt tất cả các ngắt ở mức ưu tiên thấp hơn.

Xử lý ngắt.

Khi có một ngắt xảy ra và được CPU chấp nhận, chương trình chính bị ngắt quãng. Những hoạt động sau xảy ra:

- Thi hành hoàn chỉnh lệnh đang hiện hành
- Cất PC vào ngăn xếp
- Trạng thái ngắt hiện hành được cất bên trong
- Các ngắt được chặn tại mức của ngắt
- Nạp PC địa chỉ Vector của ISR
- ISR thực thi

ISR thực thi và đáp ứng ngắt. ISR hoàn tất bằng lệnh RETI. Điều này lấy lại giá trị cũ của PC từ ngăn xếp và lấy lại trạng thái ngắt cũ. Chương trình lại tiếp tục thi hành tại nơi mà nó dừng.

Các Vector ngắt

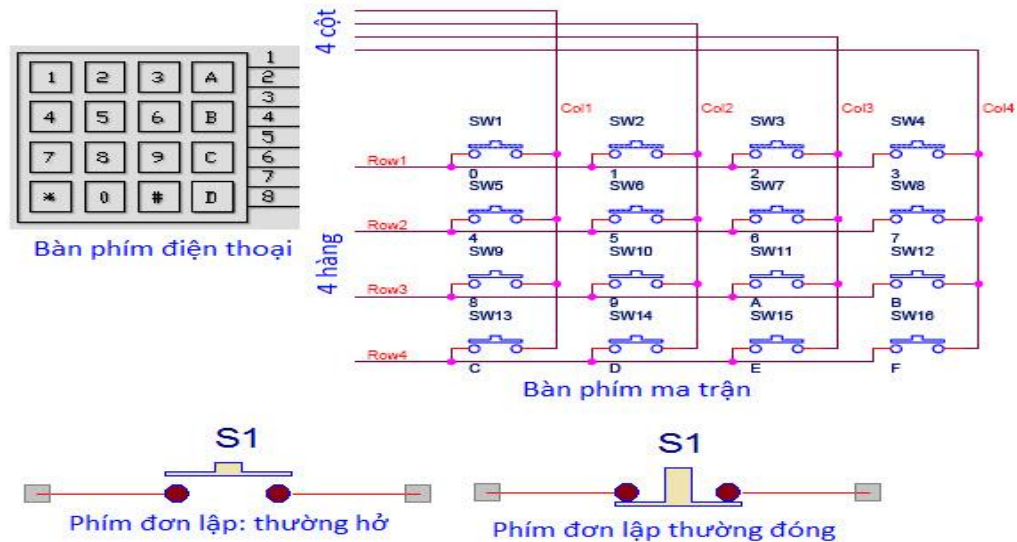
Khi chấp nhận ngắt, giá trị được nạp vào PC được gọi là vector ngắt. Nó là địa chỉ bắt đầu của ISR cho nguồn tạo ngắt. Các Vector ngắt được cho bởi bảng sau:

Bảng 2.11: Địa chỉ các vecter ngắt

Ngắt	Cờ	Địa chỉ vector
Reset hệ thống	RST	0000H
Bên ngoài 0	IE0	0003H
Time 0	TF0	000BH
Bên ngoài 1	IE1	0013H
Time 1	TF1	001BH
Port nối tiếp	TI hoặc RI	0023H
Time 2	TF2 hoặc IE2	002BH

2.2. BÀN PHÍM

Bàn phím là thiết bị chính giúp người sử dụng giao tiếp và điều khiển hệ thống. Bàn phím có thiết kế nhiều ngôn ngữ, cách bố trí, hình dáng và các phím chức năng khác nhau. Bàn phím chỉ làm việc theo logic nhị phân, nghĩa là đóng hoặc hở. Với các phím nhấn, người ta có thể dùng đơn lẻ hay tổ hợp theo dạng matrix. Hình vẽ dưới đây cho thấy:



Hình 2.4: Ma trận bàn phím 4x4

Các phím gắn trên ma trận 4x4, người ta nói matrix 4x4 có 4 hàng và 4 cột. Trên ma trận 4x4 chúng ta chỉ dùng có 8 dây mà có thể gắn được 16 phím, đó là một ưu điểm của loại bàn phím matrix, dùng số chân ít mà gắn được nhiều phím. Với các phím đơn lập thì mỗi phím thường gắn trên một chân của IC, vậy trên một cổng 8 chân chúng ta chỉ có thể gắn được 8 phím. Các phím nhấn phân ra làm 2 kiểu: Kiểu phím nhấn thường hở và kiểu phím nhấn thường đóng.

Nguyên lý hoạt động

Chip vi điều khiển liên tục kiểm tra trạng thái của bàn phím bằng cách quét ma trận để xác định công tắc tại các tọa độ X, Y đang được đóng hay mở và ghi ra một mã tương ứng. Sau đó mã này sẽ được truyền về vi điều khiển để xác định phím nào được nhấn.

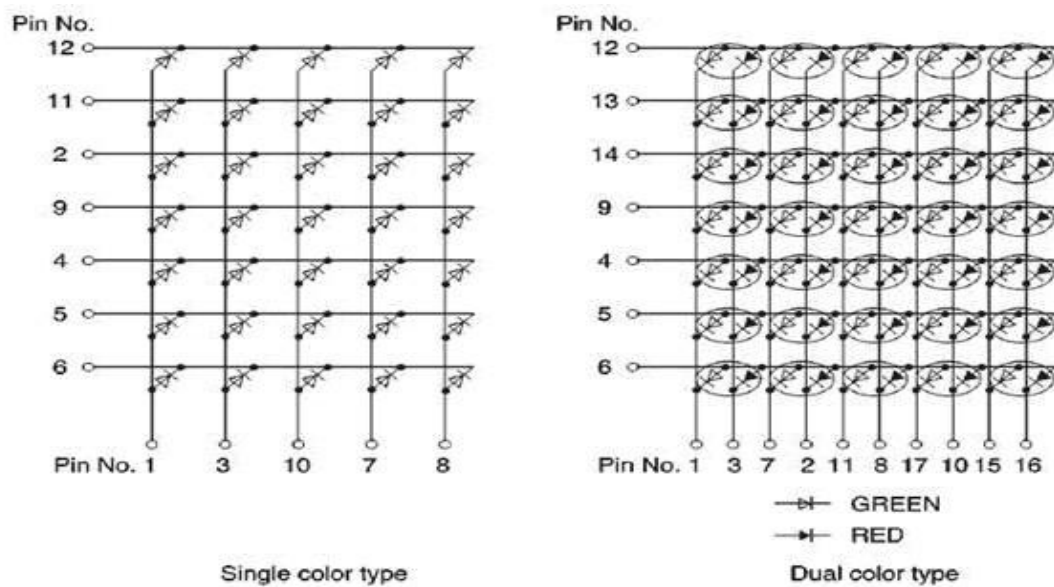
2.3. LED MA TRẬN

2.3.1 Hình dạng và cấu tạo của led ma trận



Hình 2.5 : Led ma trận

Ma trận led bao gồm nhiều led đơn bố trí thành hàng và cột trong một vỏ. Các tín hiệu điều khiển cột được nối với Anode của tất cả các led trên cùng một cột. Các tín hiệu điều khiển hàng cũng được nối với Cathode của tất cả các led trên cùng một hàng như hình vẽ:



Hình 2.6: Sơ đồ kết nối của led ma trận

2.3.2 Nguyên lý hoạt động

Khi có một tín hiệu điều khiển ở cột và hàng, các chân Anode của các led trên cột tương ứng được cấp điện áp cao, đồng thời các chân Cathode của các led trên hàng tương ứng được cấp điện áp thấp. Tuy nhiên lúc đó chỉ có một led sáng, vì nó có đồng thời điện thế cao trên Anode và điện thế thấp trên Cathode. Như vậy khi có một tín hiệu điều khiển hàng và cột, thì tại một thời điểm chỉ có duy nhất một led tại chỗ gặp nhau của một hàng và cột là sáng. Các bảng quang báo với số lượng led lớn hơn cũng được kết nối theo cấu trúc như vậy.

Trong trường hợp ta muốn cho sáng đồng thời một số led rời rạc trên ma trận, để hiển thị một ký tự nào đó, nếu trong hiển thị tĩnh ta phải cấp áp cao cho Anode và áp thấp cho Cathode, cho các led tương ứng mà ta muốn sáng. Nhưng khi đó một số led ta không muốn cũng sẽ sáng, miễn là nó nằm tại vị trí gặp nhau của các cột và hàng mà ta cấp nguồn. Vì vậy trong điều khiển led ma trận ta không thể sử dụng phương pháp hiển thị tĩnh mà phải sử dụng phương pháp quét (hiển thị động), có nghĩa là ta phải tiến hành cấp tín hiệu điều khiển theo dạng xung quét trên các hàng và cột có led cần hiển thị. Để đảm bảo cho mắt nhìn thấy các led không bị nháy, thì tần số quét nhỏ nhất cho mỗi chu kỳ là khoảng 20hz(50ms). Trong lập trình điều khiển led ma trận có hai phương pháp quét cơ bản:

Cách 1 : mã quét gửi ra cột và dữ liệu gửi ra hàng:

Chọn cột 1 (bằng cách kéo cột 1 xuống mức L) các cột còn lại ở mức H , sau đó gửi byte dữ liệu ra hàng (led nào sáng thì bit tương ứng bằng 1, led nào tắt thì bit tương ứng bằng 0).

Chọn cột 2 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 3 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 4 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 5 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 6 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 7 sau đó gửi byte dữ liệu tương ứng ra hàng.

Chọn cột 8 sau đó gửi byte dữ liệu tương ứng ra hàng.

Các byte dữ liệu có thể sử dụng chương trình tạo mã ma trận để lấy mã dễ dàng.

Với led ma trận 8x8, nếu chọn dòng làm việc cho 1 led là 20mA thì dòng cần cho 1 cột sẽ là $20 \text{ mA} * 8 = 160 \text{ mA}$. Vì thế cần đảm bảo cấp đủ dòng để led ma trận được sáng rõ.

Ưu điểm :

Khi mở rộng thêm led chỉ cần kết nối song song 8 hàng và cột dùng thanh ghi dịch rất đơn giản do số đường điều khiển ít.

Mỗi 1 thời điểm chỉ có 1 cột sáng nên dòng tiêu thụ thấp

Mạch đơn giản.

Khuyết điểm :

Bị giới hạn số cột vì khi mở rộng càng nhiều cột thì thời gian tắt của led tăng thêm. Giả sử có 100 cột thì thời gian sáng của mỗi cột bằng 1/100, thời gian tắt bằng 99/100.

Cách 2 : mã quét gửi ra hàng và dữ liệu gửi ra cột

Chọn hàng 1 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 2 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 3 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 4 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 5 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 6 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 7 sau đó đưa dữ liệu tương ứng ra các cột

Chọn hàng 8 sau đó đưa dữ liệu tương ứng ra các cột

Ưu điểm :

Khi tăng thêm led, số cột tăng lên thì thời gian sáng/tắt của led vẫn không đổi là 1/8.

Khuyết điểm :

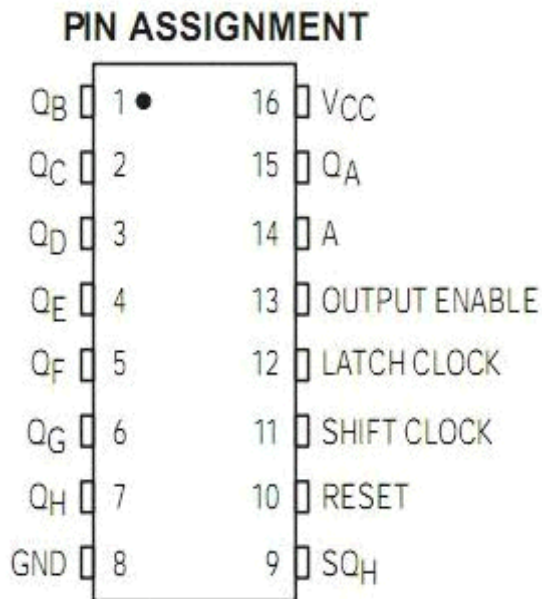
Dòng cấp cho led lớn. Do số cột tăng nên cần nhiều thời gian để đưa dữ liệu ra cột. Với bảng quảng cáo led lớn có nhiều led phải sử dụng IC có tốc độ cao để quét. Ma trận led có thể là loại chỉ hiển thị được một màu hoặc hiển thị được 2 màu trên một điểm, khi đó led có số chân ra tương ứng: đối với ma trận led 8x8 hiển thị một màu, thì số chân ra là 16, trong đó 8 chân dùng để điều khiển hàng và 8 chân còn lại dùng để điều khiển cột. Đối với loại 8x8 có 2 màu thì số chân ra của led là 24 chân, trong đó 8 chân dùng để điều khiển hàng (hoặc cột) chung cho cả hai màu, 16 chân còn lại thì 8 chân dùng để điều khiển hàng (hoặc cột) màu thứ nhất, 8 chân còn lại dùng để điều khiển màu thứ 2.

2.4. IC 74HC595

Chức năng IC 74HC595:

Là một IC ghi dịch 8 bit kết hợp chốt dữ liệu, đầu vào nối tiếp đầu ra song song và nối tiếp. Chức năng thường được dùng trong các mạch quét led 7 thanh, led ma trận... để tiết kiệm số chân VDK tối đa (3 chân). Có thể mở rộng số chân vi điều khiển bao nhiêu tùy thích mà không IC nào có thể làm được bằng cách nối tiếp đầu vào dữ liệu các IC với nhau.

Sơ đồ chân:



Hình 2.7: Sơ đồ chân 74HC595

Giải thích ý nghĩa hoạt động của một số chân quan trọng:

Chân 14(input): đầu vào dữ liệu nối tiếp . Tại 1 thời điểm xung clock chỉ đưa vào được 1 bit

QA÷QH(output): chân xuất dữ liệu song song

Chân 13(output-enable): Chân cho phép tích cực ở mức thấp (0) .Khi ở mức cao, tất cả các đầu ra của 74595 trở về trạng thái cao trở, không có đầu ra nào được cho phép.

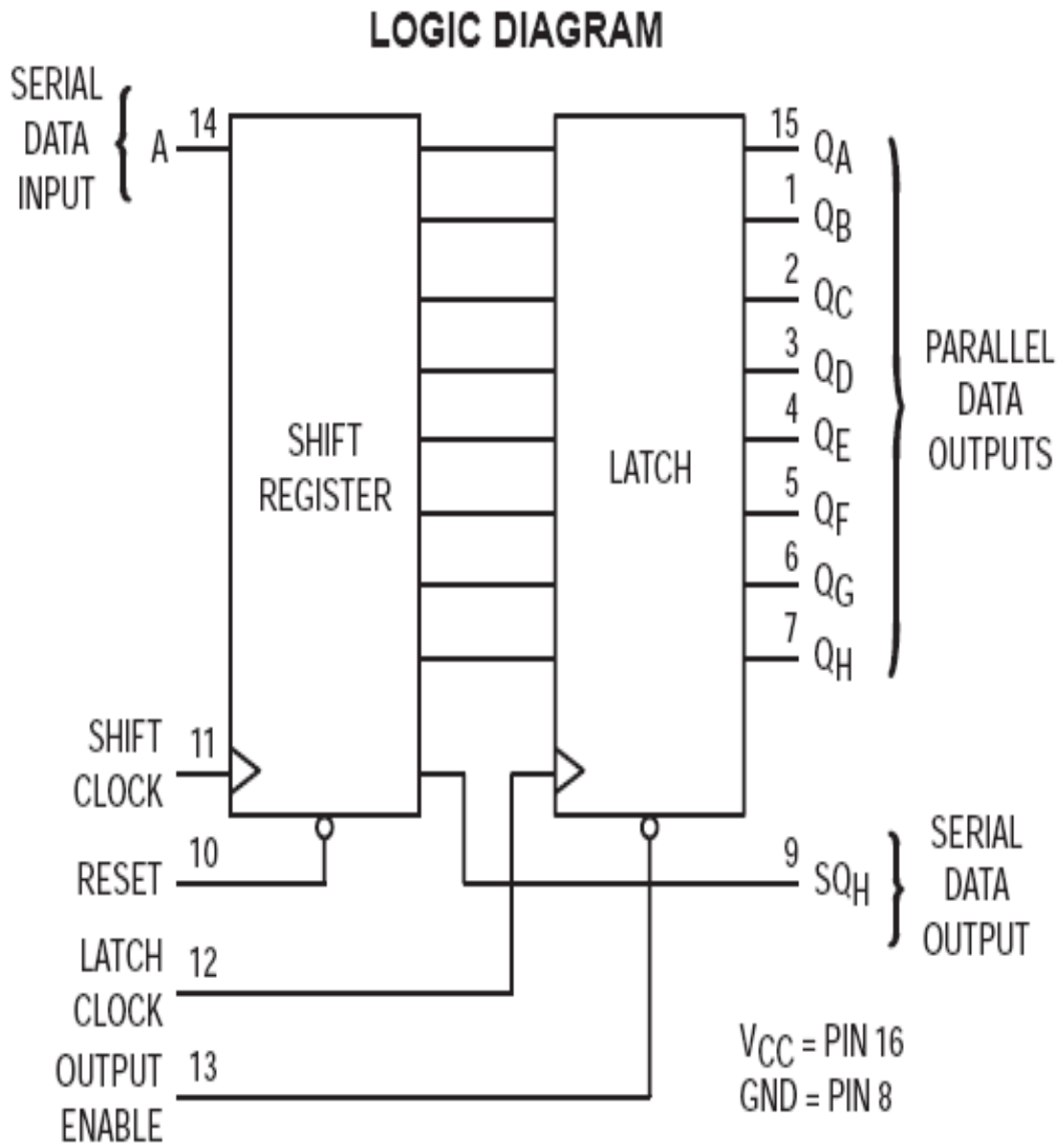
Chân 9(SQH): Chân dữ liệu nối tiếp . Nếu dùng nhiều 74HC595 mắc nối tiếp nhau thì chân này đưa vào đầu vào của con tiếp theo khi đã dịch đủ 8 bit.

Chân 11(Shift clock): Chân vào xung clock . Khi có 1 xung clock tích cực ở sườn dương(từ 0 lên 1) thì 1bit được dịch vào IC.

Chân 12(Latch clock): xung clock chốt dữ liệu . Khi có 1 xung clock tích cực ở sườn dương thì cho phép xuất dữ liệu trên các chân output . lưu ý có thể xuất dữ liệu bất kỳ lúc nào bạn muốn ,ví dụ đầu vào chân 14 dc 2 bit khi có xung clock ở chân 12 thì dữ liệu sẽ ra ở chân Qa và Qb (chú ý chiều

dịch dữ liệu từ $Q_a \Rightarrow Q_h$). Chân 10(Reset): khi chân này ở mức thấp(mức 0) thì dữ liệu sẽ bị xóa trên chip

Sơ đồ hoạt động của chip:



Hình 2.8: sơ đồ chức năng các chân

Bảng thông số chip:

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	- 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	- 0.5 to $V_{CC} + 0.5$	V
V_{out}	DC Output Voltage (Referenced to GND)	- 0.5 to $V_{CC} + 0.5$	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 35	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 75	mA
P_D	Power Dissipation in Still Air, Plastic DIP† SOIC Package† TSSOP Package†	750 500 450	mW
T_{stg}	Storage Temperature	- 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP, SOIC or TSSOP Package)	260	°C

Đây là ic đầu ra hoạt động ở 2 mức 0 & 1 dòng ra tầm 35mA . điện áp hoạt động $\leq 7V$. Công suất trung bình 500mW

Dựa vào bảng tính toán được các thông số khi thiết kế mạch

Tần số đáp ứng:

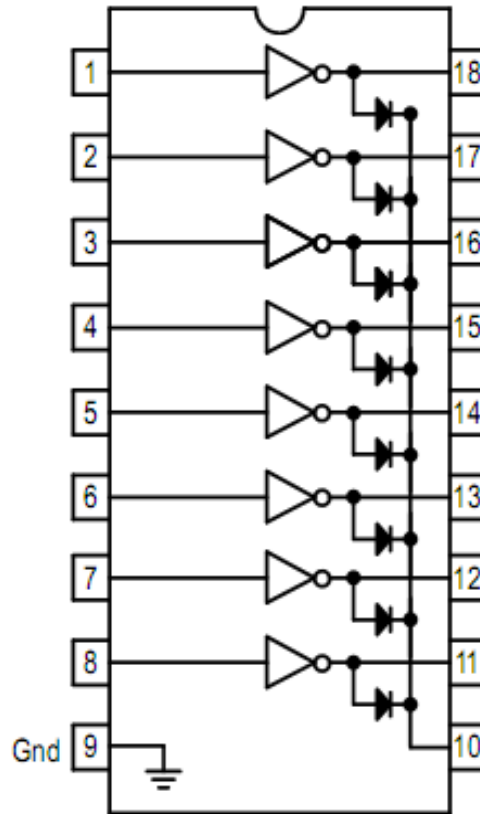
Bảng 2.13: Tần số đáp ứng

Symbol	Parameter	Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V_{CC}	V
T_A	Operating Temperature, All Package Types	- 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)			ns
	$V_{CC} = 2.0 V$	0	1000	
	$V_{CC} = 4.5 V$	0	500	
	$V_{CC} = 6.0 V$	0	400	

Tại 6V thì tần số vào đáp ứng khoảng 400ns . Dựa vào đó chúng ta sẽ đưa được ra tần số quét hợp lý

2.5. IC ULN2803

IC ULN2803 là IC đệm đảo với 8 ngõ ra, mỗi ngõ ra là transistor ghép darlington với dòng điện và điện áp ngõ ra cao.



Hình 2.9: Sơ đồ chân ULN2803

Thông số :

- Điện áp ngõ ra tối đa : 50V
- Điện áp ngõ vào tối đa : 30V
- Dòng I_c ngõ ra tối đa là 500mA
- Dòng I_B ngõ vào tối đa là 25mA

Hoạt động

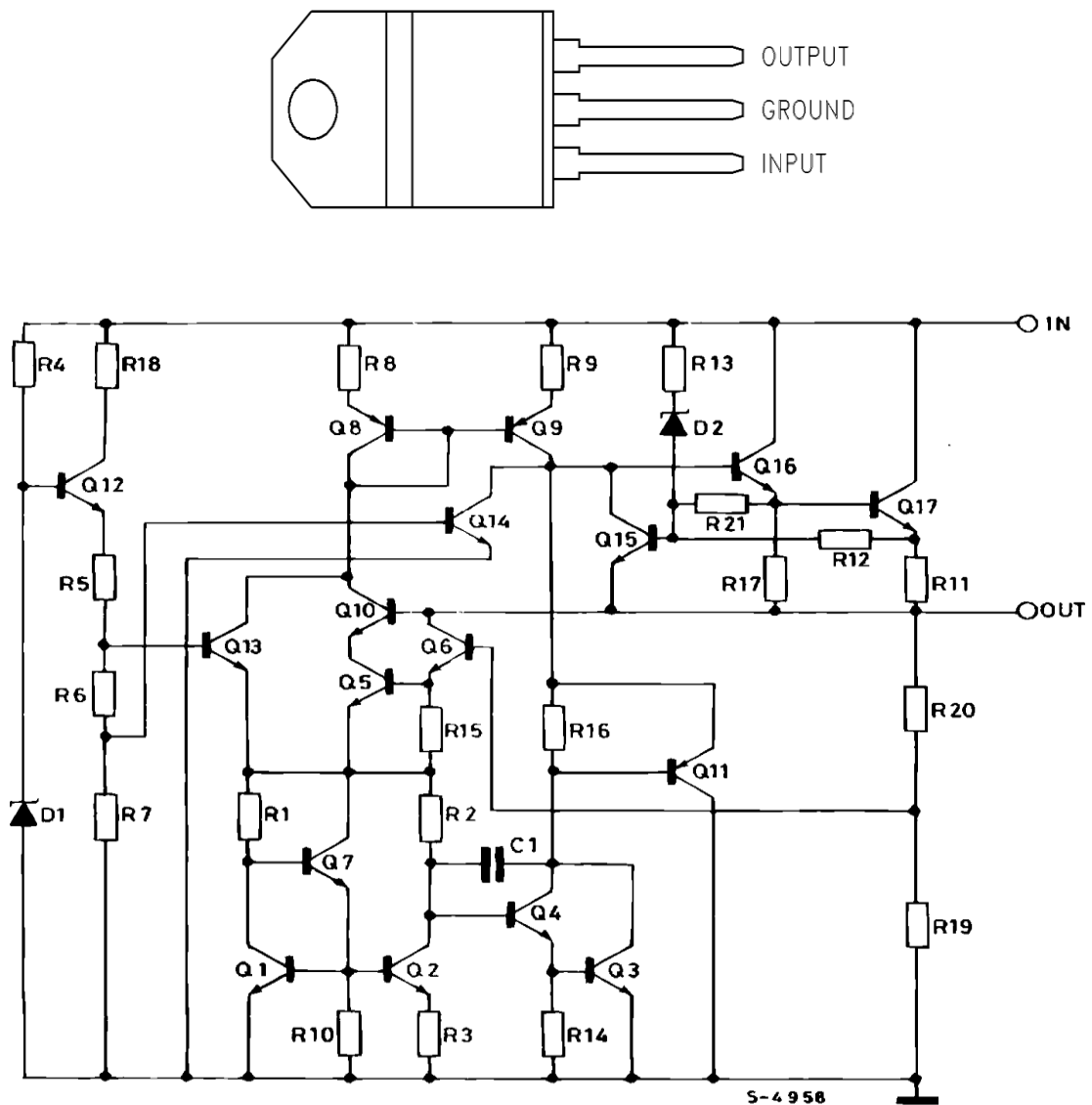
Khi ngõ vào mức cao, transistor được kích dẫn, tương ứng ngõ ra được đưa xuống chân GND tức mức thấp. Khi ngõ vào là mức thấp, transistor không được kích dẫn, ngõ tương ứng sẽ ở trạng thái tổng trở cao. Để tạo được mức 1 cần gắn thêm điện trở treo tại ngõ ra của IC ULN2803.

2.6. IC NGUỒN 7805

2.6.1. Cấu tạo

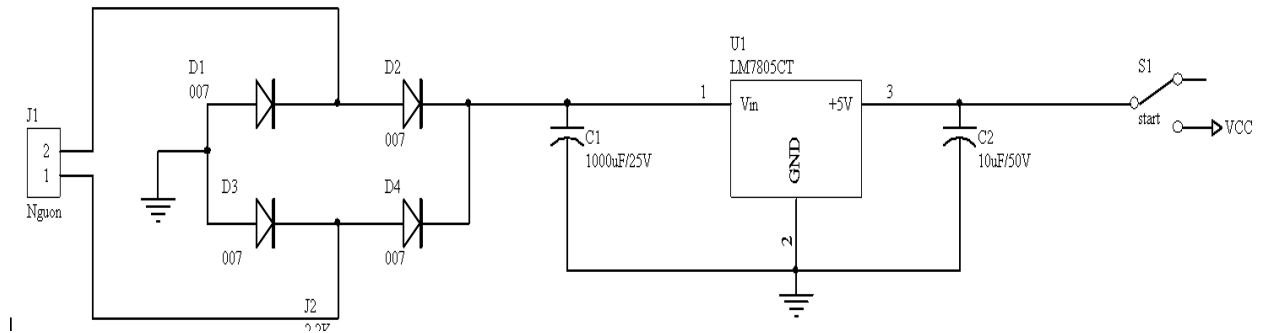
Để có điện áp cấp cho các khối vi điều khiển, khối bàn phím, khối ma trận led, các bộ đệm ,...ta cần có một khối nguồn có điện áp ra ổn định là +5V, vì khối nguồn có hoạt động ổn định thì các khối khác mới hoạt động ổn định được.

IC 7805 là loại IC ổn áp chuyên dụng để tạo ra điện áp ổn định +5V. IC 7805 có sơ đồ chân và cấu tạo như sau:



Hình 2.10: Sơ đồ chân và cấu tạo IC 7805

2.6.2. Sơ đồ nguyên lý khối nguồn



Hình 2.11: Sơ đồ nguyên lý khối nguồn

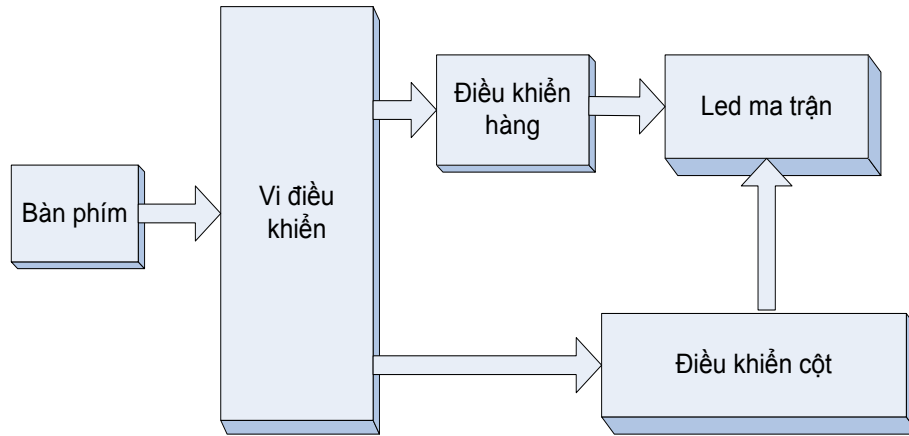
Theo như sơ đồ nguyên lý trên thì điện áp cấp cho khối nguồn có thể là AC hoặc DC vì đã qua chỉnh lưu cầu nhưng phải nhỏ hơn 30V vì V_{in} lớn nhất mà IC 7805 có thể hoạt động tốt với $U_{in} < +37V$.

CHƯƠNG 3.

THIẾT KẾ VÀ THI CÔNG

3.1. THIẾT KẾ MÔ HÌNH

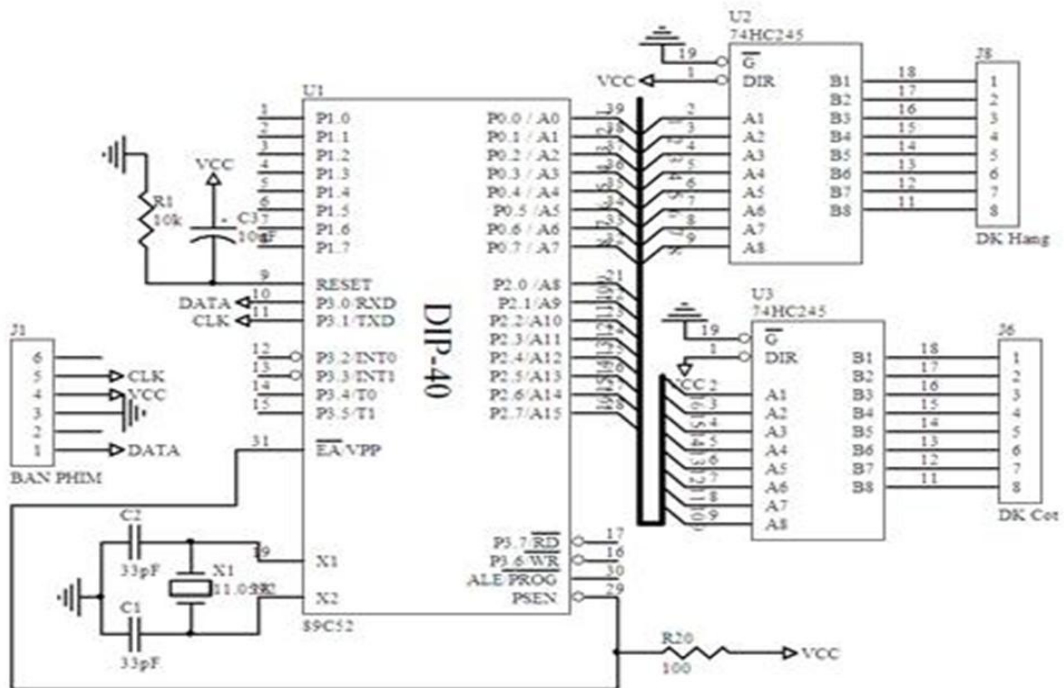
3.1.1. Xây dựng sơ đồ khối tổng quát



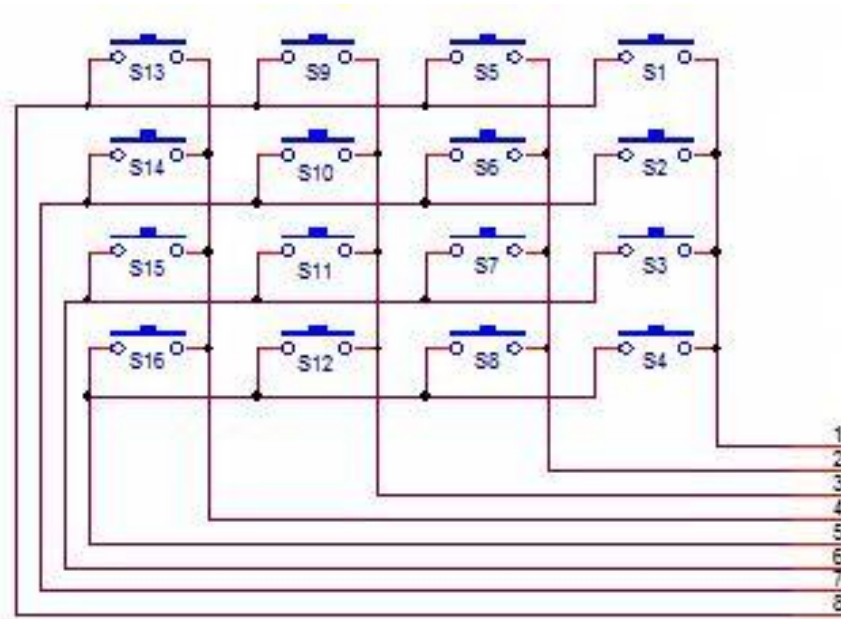
Hình 3.1: Sơ đồ khối tổng quát

3.1.2. Sơ đồ nguyên lý

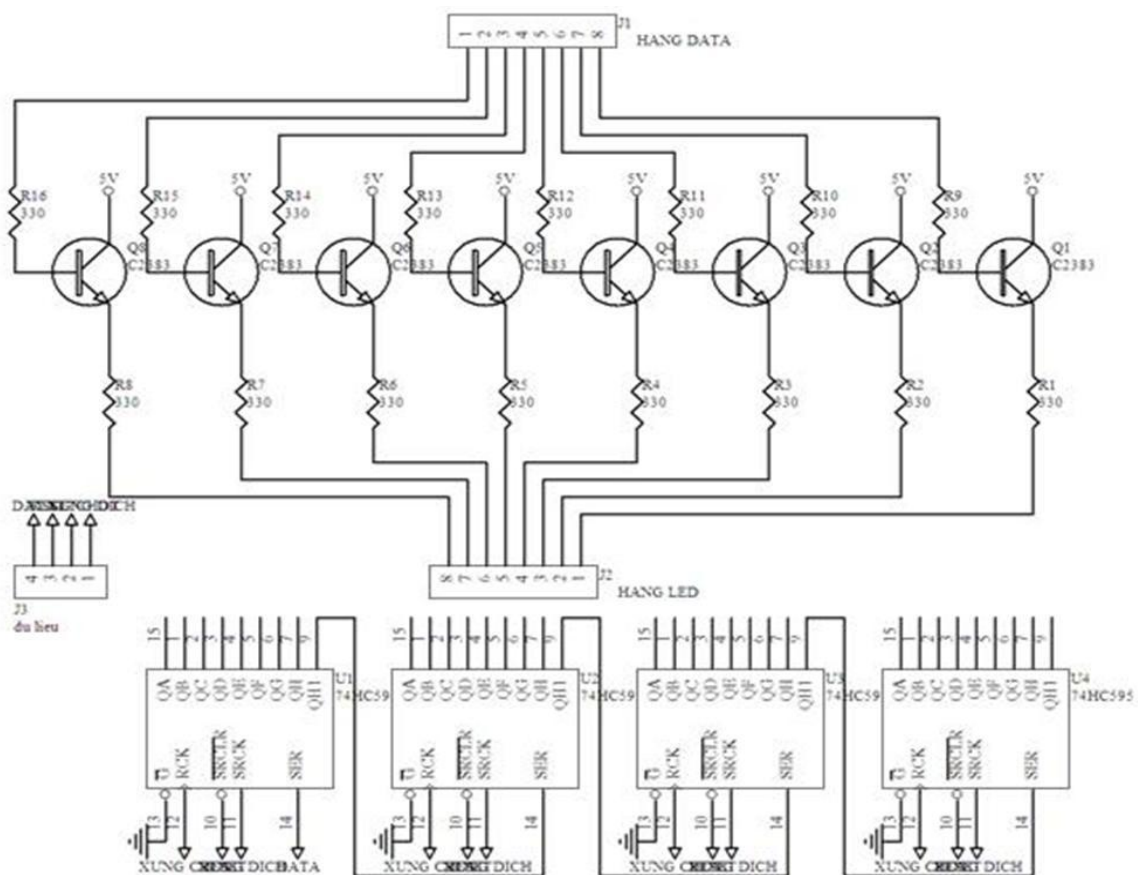
Trên cơ sở nghiên cứu các thiết bị sử dụng trong mô hình ta có thể xây dựng được sơ đồ nguyên lý mạch điều khiển như sau:



Hình 3.2: Khối xử lý trung tâm



Hình 3.3: Sơ đồ nguyên lý của khối bàn phím hex



Hình 3.4: Sơ đồ khối điều khiển hàng và cột

3.1.3. Nguyên lý hoạt động của mạch

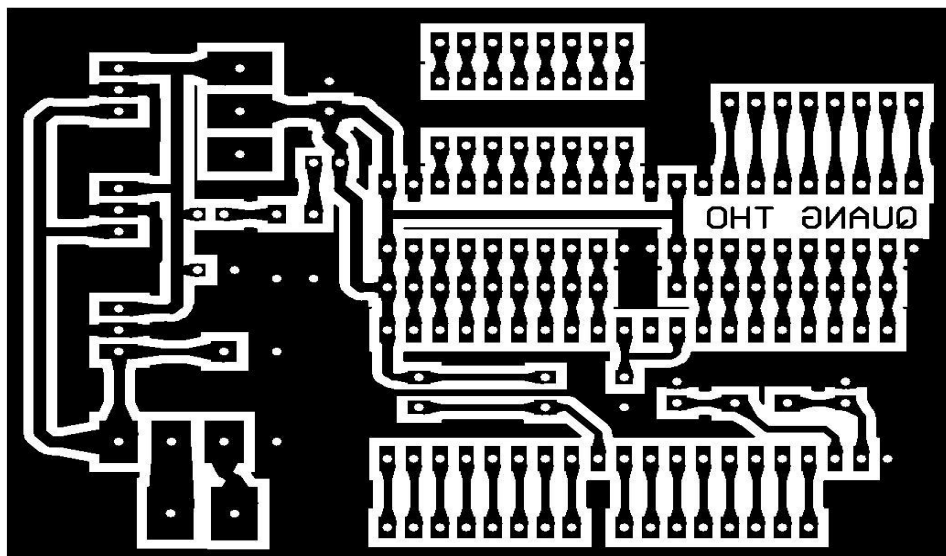
Cấp nguồn cho mạch hoạt động, chip vi điều khiển liên tục kiểm tra trạng thái của bàn phím để xác định công tắc tại các tọa độ X, Y đang được đóng hay mở. Khi có một phím bất kì được nhấn vi điều khiển sẽ chạy chương trình dò phím để xác định phím nào được nhấn và xuất dữ liệu hiển thị trên led ma trận.

Đối với hàng của bảng hiển thị: dùng các chân của cổng P0 (từ chân P0.0 đến chân P0.7) của vi điều khiển 89C52 làm đầu vào điều khiển được đưa qua tranzitor C2383 trước khi nối với hàng của bảng hiển thị.

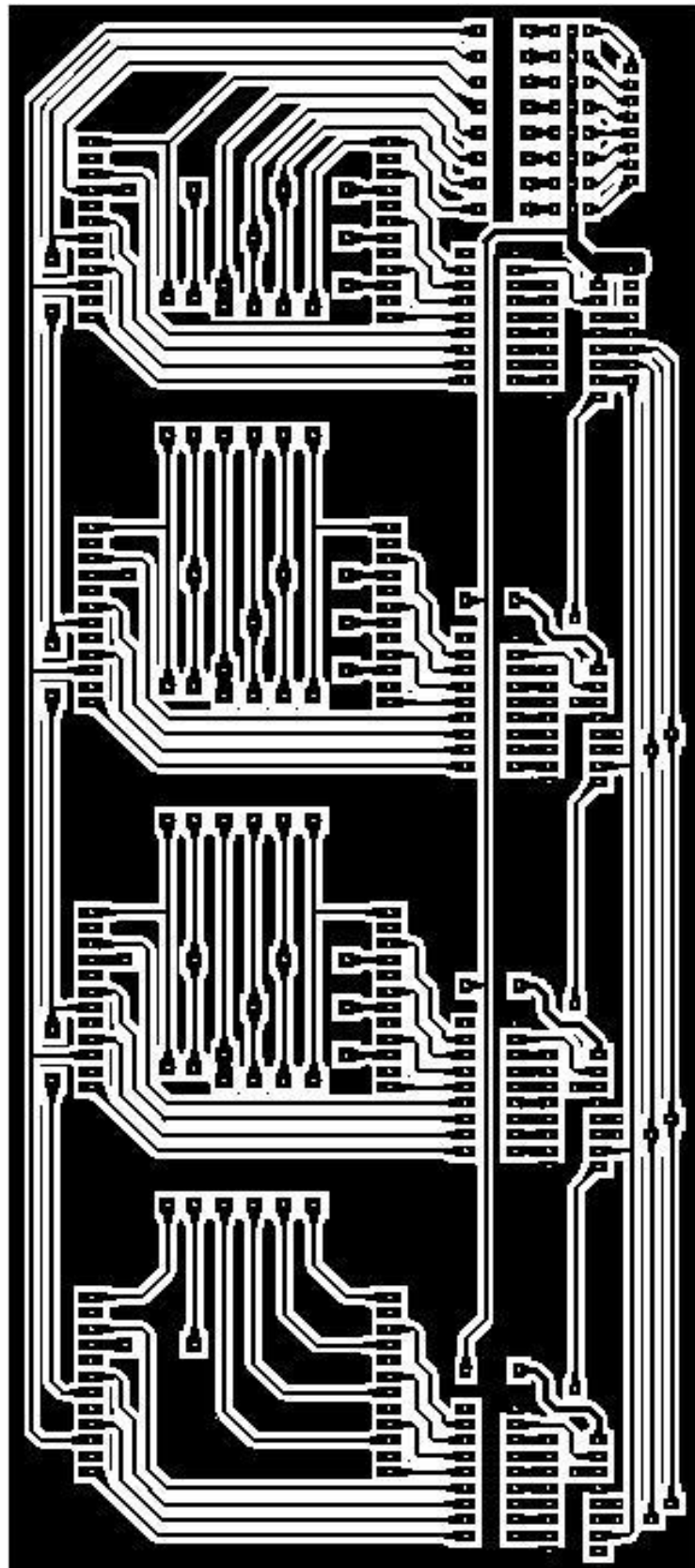
Đối với giải mã cột của bảng hiển thị: dùng các chân Port 2 của vi điều khiển 89C52. Cụ thể như sau: Các chân P2.0 đến chân P2.3 được nối với IC 74HC595 (P2.0 nối với chân 14 là chân dữ liệu Data in, P2.1 nối với chân 12 là chân chốt, P2.2 nối với chân 11 là chân clock, P2.3 nối với chân 10 là chân reset), 8 đầu ra của 74HC595 được nối với 8 đầu vào IC UNL2803 rồi sau đó 8 đầu ra IC UNL2803 nối với cột của bảng hiển thị.

3.1.4. Sơ đồ mạch in

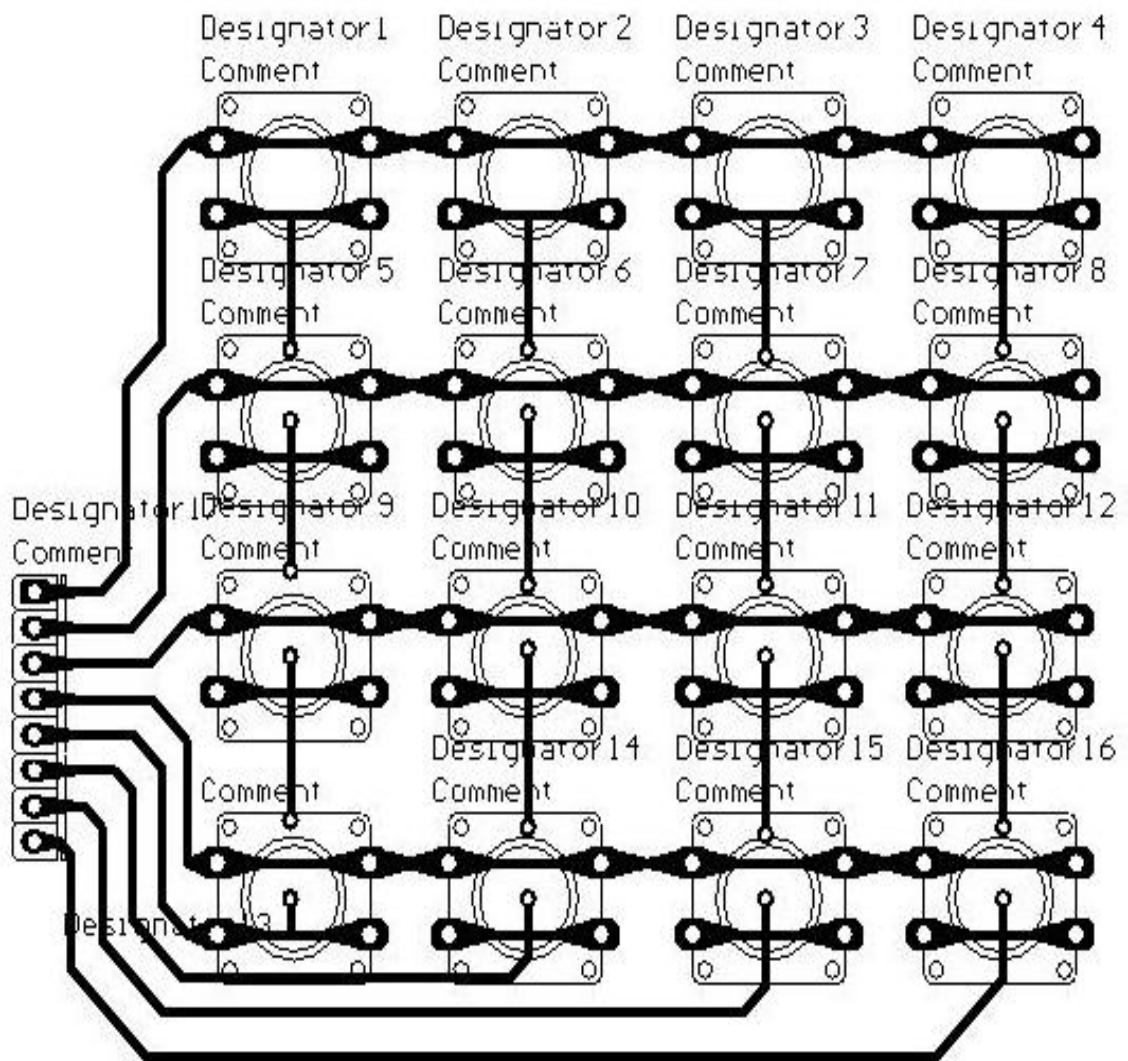
Sau khi vẽ xong sơ đồ nguyên lý chúng ta sẽ chuyển sang sơ đồ mạch in bằng phần mềm vẽ mạch protel và tiến hành in mạch lắp ráp linh kiện.



Hình 3.5: Sơ đồ mạch in của mạch điều khiển.



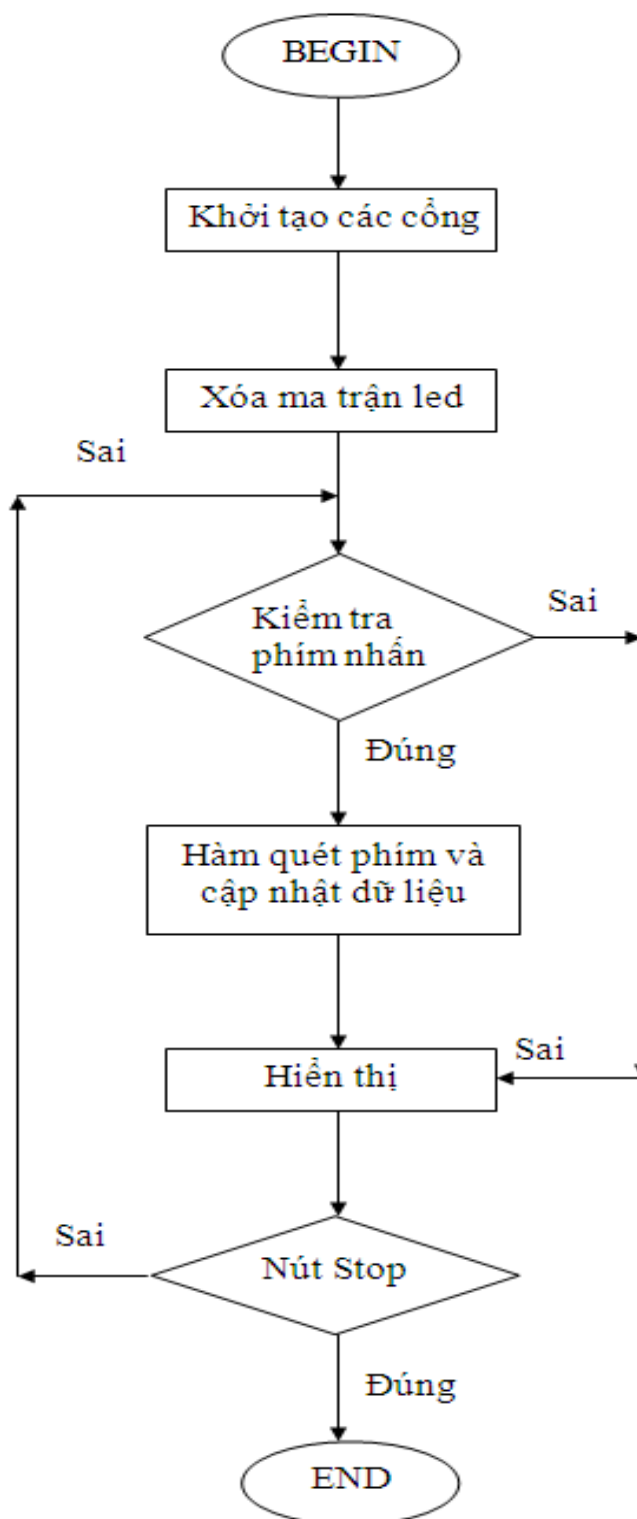
Hình 3.6: Sơ đồ mạch in mạch hiển thị



Hình 3.7: Sơ đồ mạch in khối bàn phím HEX

3.2. THUẬT TOÁN VÀ CHƯƠNG TRÌNH ĐIỀU KHIỂN

3.2.1. Xây dựng lưu đồ thuật toán



3.2.2. Chương trình điều khiển

```
        $include(reg51.inc)

                                org 0000h
start:
                                ;clr p2.0

; =====ctrinh do` phim nhan=====
do_phim:
                                mov p1,#11110000b
                                mov a,p1
                                orl a,#00001111b
                                cpl a
                                jz do_phim
                                jmp tim_phim

; =====ctrinh tim phim=====

tim_phim:
                                mov a,p1
                                cjne a,#11101110b,tt1
                                jmp chtrinh1
tt1:
                                cjne a,#11011110b,tt2
                                jmp chtrinh2
tt2:
                                cjne a,#10111110b,tt3
                                jmp chtrinh3
tt3:
                                cjne a,#01111110b,tt4
                                jmp chtrinh4
tt4:
                                cjne a,#11101101b,tt5
                                jmp chtrinh5
```

```

tt5:                cjne a,#11011101b,tt6
                   jmp chtrinh6
tt6:                cjne a,#10111101b,tt7
                   jmp chtrinh7
tt7:                cjne a,#01111101b,tt8
                   jmp chtrinh8;
tt8:                cjne a,#11101011b,tt9
                   jmp chtrinh9
tt9:                cjne a,#11011011b,tt10
                   jmp chtrinh10
tt10:               cjne a,#10111011b,tt11
                   jmp chtrinh11
tt11:               cjne a,#01111011b,tt12
                   jmp chtrinh12
tt12:               cjne a,#11100111b,tt13
                   jmp chtrinh13
tt13:               cjne a,#11010111b,tt14
                   jmp chtrinh14
tt14:               cjne a,#10110111b,tt15
                   jmp chtrinh15
tt15:               cjne a,#01110111b,start
                   jmp chtrinh16

```

; =====ctrinh cac phim nhan=====

```

chtrinh1:
    mov dptr,#DL0
    mov r2,#00h; so lan quet cot
loop:    mov r1,#26; tan so quet cot
loop1:
    setb p2.4; xung reset
    setb p2.7 ;dua du lieu vao 595
    mov r0,#00h

lap:
    setb p2.6; xung clock
    nop
    clr p2.6
    clr p2.7
    setb p2.5; xung chot
    nop
    clr p2.5
    mov a,r0
    movc a,@a+dptr
    cpl a
    mov p0,a
    inc r0
    call doi
    mov p0,#00h
    cjne r0,#32,lap
    djnz r1,loop1
    inc dptr
    inc r2
    cjne r2,#56,loop
    clr p2.4
    ret

chtrinh2:
    mov dptr,#DL1
    mov r2,#00h; so lan quet cot
loop2:    mov r1,#26; tan so quet cot
loop3:
    setb p2.4; xung reset
    setb p2.7 ;dua du lieu vao 595

```

```

lap1:      mov r0,#00h

           setb p2.6; xung clock
           nop
           clr p2.6
           clr p2.7
           setb p2.5; xung chot
           nop
           clr p2.5
           mov a,r0
           movc a,@a+dptr
           cpl a
           mov p0,a
           inc r0
           call doi
           mov p0,#00h
           cjne r0,#32,lap1
           djnz r1,loop3
           inc dptr
           inc r2
           cjne r2,#56,loop2
           clr p2.4
           ret

chtrinh3:

           mov dptr,#DL2
           mov r2,#00h; so lan quet cot
loop4:     mov r1,#26; tan so quet cot
loop5:

           setb p2.4; xung reset
           setb p2.7 ;dua du lieu vao 595
           mov r0,#00h

lap2:     setb p2.6; xung clock
           nop
           clr p2.6
           clr p2.7
           setb p2.5; xung chot

```



```

nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap2
djnz r1,loop5
inc dptr
inc r2
cjne r2,#56,loop4
clr p2.4
ret

chtrinh4:
mov dptr,#DL3
mov r2,#00h; so lan quet cot
loop6:
loop7:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap3:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0

```

```

call doi
mov p0,#00h
cjne r0,#32,lap3
djnz r1,loop7
inc dptr
inc r2
cjne r2,#56,loop6
clr p2.4
ret

chtrinh5:
mov dptr,#DL4
mov r2,#00h; so lan quet cot
loop8:
loop9:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap4:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap4
djnz r1,loop9
inc dptr
inc r2
cjne r2,#56,loop8

```

```

                                clr p2.4
                                ret
chtrinh6:
                                mov dptr,#DL5
                                mov r2,#00h; so lan quet cot
loop10:                          mov r1,#26; tan so quet cot
loop11:
                                setb p2.4; xung reset
                                setb p2.7 ;dua du lieu vao 595
                                mov r0,#00h
lap5:
                                setb p2.6; xung clock
                                nop
                                clr p2.6
                                clr p2.7
                                setb p2.5; xung chot
                                nop
                                clr p2.5
                                mov a,r0
                                movc a,@a+dptr
                                cpl a
                                mov p0,a
                                inc r0
                                call doi
                                mov p0,#00h
                                cjne r0,#32,lap5
                                djnz r1,loop11
                                inc dptr
                                inc r2
                                cjne r2,#56,loop10
                                clr p2.4
                                ret
chtrinh7:
                                mov dptr,#DL6
                                mov r2,#00h; so lan quet cot
loop12:                          mov r1,#26; tan so quet cot
loop13:

```

```

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap6:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap6
djnz r1,loop13
inc dptr
inc r2
cjne r2,#56,loop12
clr p2.4
ret

chtrinh8:
mov dptr,#DL7
mov r2,#00h; so lan quet cot
loop14:
loop15:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap7:
setb p2.6; xung clock
nop
clr p2.6

```

```

clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap7
djnz r1,loop15
inc dptr
inc r2
cjne r2,#56,loop14
clr p2.4
ret

chtrinh9:
mov dptr,#DL8
mov r2,#00h; so lan quet cot
loop16:
loop17:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap8:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a

```

```

mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap8
djnz r1,loop17
inc dptr
inc r2
cjne r2,#56,loop16
clr p2.4
ret

chtrinh10:
mov dptr,#DL9
mov r2,#00h; so lan quet cot
loop18:
loop19:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap9:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap9
djnz r1,loop19
inc dptr

```

```

inc r2
cjne r2,#56,loop18
clr p2.4
ret

chtrinh11:
mov dptr,#DL10
mov r2,#00h; so lan quet cot
loop20:
loop21:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap10:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap10
djnz r1,loop21
inc dptr
inc r2
cjne r2,#56,loop20
clr p2.4
ret

chtrinh12:
mov dptr,#DL11
mov r2,#00h; so lan quet cot

```

```

loop22:      mov r1,#26; tan so quet cot
loop23:
              setb p2.4; xung reset
              setb p2.7 ;dua du lieu vao 595
              mov r0,#00h

lap11:
              setb p2.6; xung clock
              nop
              clr p2.6
              clr p2.7
              setb p2.5; xung chot
              nop
              clr p2.5
              mov a,r0
              movc a,@a+dptr
              cpl a
              mov p0,a
              inc r0
              call doi
              mov p0,#00h
              cjne r0,#32,lap11
              djnz r1,loop23
              inc dptr
              inc r2
              cjne r2,#56,loop22
              clr p2.4
              ret

chtrinh13:
              mov dptr,#DL12
              mov r2,#00h; so lan quet cot
loop24:      mov r1,#26; tan so quet cot
loop25:
              setb p2.4; xung reset
              setb p2.7 ;dua du lieu vao 595
              mov r0,#00h

lap12:
              setb p2.6; xung clock

```



```

nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap12
djnz r1,loop25
inc dptr
inc r2
cjne r2,#56,loop24
clr p2.4
ret

```

chtrinh14:

```

mov dptr,#DL13
mov r2,#00h; so lan quet cot

```

loop26:

```

mov r1,#26; tan so quet cot

```

loop27:

```

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

```

lap13:

```

setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0

```

```

movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap13
djnz r1,loop27
inc dptr
inc r2
cjne r2,#56,loop26
clr p2.4
ret

chtrinh15:
mov dptr,#DL14
mov r2,#00h; so lan quet cot
loop28:
loop29:
mov r1,#26; tan so quet cot

setb p2.4; xung reset
setb p2.7 ;dua du lieu vao 595
mov r0,#00h

lap14:
setb p2.6; xung clock
nop
clr p2.6
clr p2.7
setb p2.5; xung chot
nop
clr p2.5
mov a,r0
movc a,@a+dptr
cpl a
mov p0,a
inc r0
call doi
mov p0,#00h
cjne r0,#32,lap14

```

```

                                djnz r1,loop29
                                inc dptr
                                inc r2
                                cjne r2,#56,loop28
                                clr p2.4
                                ret
chtrinh16:
                                mov dptr,#DL15
                                mov r2,#00h; so lan quet cot
loop30:                          mov r1,#26; tan so quet cot
loop31:
                                setb p2.4; xung reset
                                setb p2.7 ;dua du lieu vao 595
                                mov r0,#00h
lap15:
                                setb p2.6; xung clock
                                nop
                                clr p2.6
                                clr p2.7
                                setb p2.5; xung chot
                                nop
                                clr p2.5
                                mov a,r0
                                movc a,@a+dptr
                                cpl a
                                mov p0,a
                                inc r0
                                call doi
                                mov p0,#00h
                                cjne r0,#32,lap15
                                djnz r1,loop31
                                inc dptr
                                inc r2
                                cjne r2,#56,loop30
                                clr p2.4
                                ret

```


KẾT LUẬN

Nhu cầu trang bị các bảng điện tử ở cửa hàng, tòa nhà, sân bay, nhà ga, công ty chứng khoán hiện nay rất lớn. Tuy nhiên các sản phẩm đó mới chỉ được ứng dụng ở các cửa hàng, siêu thị với yêu cầu chất lượng chưa cao và ít tính năng. Từ thành công bước đầu trong đề tài này, em đã có điều kiện tìm hiểu về bảng điện tử và quan trọng hơn là biết ứng dụng kiến thức về vi điều khiển đã học vào trong thực tế. Nhưng do kiến thức còn hạn hẹp nên không thể tránh được những thiếu sót trong quá trình làm đề tài. Em rất mong nhận được những lời chỉ bảo từ thầy cô trong hội đồng.

Trong hai năm học tập tại trường Đại Học Dân Lập Hải Phòng. Em đã được sự hướng dẫn tận tình của thầy cô về những kiến thức chuyên môn cũng như kiến thức trong cuộc sống. Từ những kiến thức nền tảng đó đã giúp em hoàn thành tập đề án tốt nghiệp trong thời gian cho phép.

Em xin chân thành cảm ơn thầy cô trong khoa điện công nghiệp đã giảng dạy cho chúng em những kiến thức về chuyên môn và định hướng đi theo sự hiểu biết, khả năng của chúng em để chúng em thực hiện tốt đề án và tạo điều kiện thuận lợi cho chúng em hoàn tất khóa học cũng như công việc sau này. Sau cùng em xin chân thành cảm ơn thầy *Ths. Nguyễn Trọng Thắng* đã tận tình giúp đỡ em hoàn thành tập đề án này.

Em xin chân thành cảm ơn!

Sinh viên

Lê Quang Thọ

TÀI LIỆU THAM KHẢO

1. Phạm Quang Trí, *Giáo trình vi xử lý* – Lý thuyết và thực hành, Trường ĐHCN TP.HCM
2. Tống Văn On (2001) , *Họ vi điều khiển 8051*, NXB Lao động – Xã hội, Hà Nội
3. Tống Văn On – Hoàng Đức Hải (2004), *Họ vi điều khiển 8051*, Nhà xuất bản Lao động – Xã hội
4. Datasheet ULN2803.
5. Datasheet 74HC595.