

BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG



ISO 9001:2008

ĐỒ ÁN TỐT NGHIỆP

NGÀNH: ĐIỆN TỬ VIỄN THÔNG

Người hướng dẫn : Thạc sỹ Phạm Đức Thuận

Sinh viên : Nguyễn Quốc Đại

HẢI PHÒNG - 2010

**BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG**

***THIẾT KẾ HỆ THỐNG ĐIỀU KHIỂN ĐÈN BÁO HIỆU LUỒNG
GIAO THÔNG ĐƯỜNG THỦY***

**ĐỒ ÁN TỐT NGHIỆP ĐẠI HỌC CHÍNH QUY
NGÀNH : ĐIỆN TỬ VIỄN THÔNG**

Người hướng dẫn : Thạc sỹ Phạm Đức Thuận
Sinh viên : Nguyễn Quốc Đại

Hải Phòng - 2010

BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG

NHIỆM VỤ ĐỀ TÀI TỐT NGHIỆP

Sinh viên : Nguyễn Quốc Đại . Mã số : 100196.

Lớp : ĐT1001. Ngành: Điện tử viễn thông.

Tên đề tài : Thiết kế hệ thống điều khiển đèn báo hiệu luồng giao
thông đường thủy.

NHIỆM VỤ ĐỀ TÀI

1. Nội dung và các yêu cầu cần giải quyết trong nhiệm vụ đề tài tốt nghiệp (về lý luận, thực tiễn, các số liệu cần tính toán và các bản vẽ).

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. Các số liệu cần thiết để thiết kế, tính toán.

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

3. Địa điểm thực tập tốt nghiệp.

.....

.....

.....

CÁN BỘ HƯỚNG DẪN ĐỀ TÀI TỐT NGHIỆP

Người hướng dẫn thứ nhất:

Họ và tên : Phạm Đức Thuận

Học hàm, học vị: Thạc sỹ.

Cơ quan công tác : Trường Đại học Dân lập Hải Phòng.

Nội dung hướng dẫn

:.....

.....

.....

.....

.....

.....

.....

.....

.....

Người hướng dẫn thứ hai:

Họ và tên

:.....

Học hàm, học vị

:.....

Cơ quan công tác

:.....

Nội dung hướng dẫn

.....

.....

.....

.....

.....

.....

.....

Đề tài tốt nghiệp được giao ngày tháng năm 2010.

Yêu cầu phải hoàn thành xong trước ngày tháng năm 2010.

Đã nhận nhiệm vụ ĐTTN

Đã giao nhiệm vụ ĐTTN

Sinh viên

Người hướng dẫn

Hải Phòng, ngày tháng năm 2010.

HIỆU TRƯỞNG

GS.TS. NGUYỄN TRẦN HỮU NGHỊ

PHẦN NHẬN XÉT TÓM TẮT CỦA CÁN BỘ HƯỚNG DẪN

1. Tinh thần thái độ của sinh viên trong quá trình làm đề tài tốt nghiệp:

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. Đánh giá chất lượng của đồ án (so với nội dung yêu cầu đã đề ra trong nhiệm vụ Đ.T.T.N trên các mặt lý luận, thực tiễn, tính toán số liệu...):

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

3. Cho điểm của cán bộ hướng dẫn (ghi cả số và chữ) :

.....

.....

.....

Hải Phòng, ngày tháng năm 2010.

Cán bộ hướng dẫn

PHẦN NHẬN XÉT TÓM TẮT CỦA NGƯỜI CHẤM PHẢN BIỆN

1. Đánh giá chất lượng đề tài tốt nghiệp về các mặt thu thập và phân tích số liệu ban đầu, cơ sở lý luận chọn phương án tối ưu, cách tính toán chất lượng thuyết minh và bản vẽ, giá trị lý luận và thực tiễn đề tài.

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. Cho điểm của cán bộ phản biện. (Điểm ghi cả số và chữ).

.....

.....

.....

.....

.....

.....

.....

.....

.....

Hải Phòng, ngày tháng năm 2010.

Người chấm phản biện

LỜI MỞ ĐẦU

Ngày nay, kỹ thuật vi điều khiển đang có ứng dụng rộng rãi và thâm nhập vào nhiều lĩnh vực kỹ thuật và đời sống xã hội. Hầu hết các thiết bị kỹ thuật từ phức tạp cho đến đơn giản như thiết bị điều khiển tự động, thiết bị văn phòng cho đến các thiết bị trong gia đình đều dùng các bộ vi điều khiển. Một trong những ứng dụng quan trọng của vi điều khiển đó là trong ngành hàng hải. Trong giao thông hàng hải, việc báo hiệu để các phương tiện tham gia giao thông đi đúng tuyến luồng là rất quan trọng. Tín hiệu báo hiệu thường dùng là các biển báo và hệ thống đèn báo hiệu. Hiện nay, hệ thống đèn phải nhập khẩu từ nước ngoài với giá thành rất cao cùng với sự phức tạp của chế độ sửa chữa, bảo hành.

Căn cứ vào các quy định về giao thông đường thủy của Bộ GTVT, với những kiến thức đã được học trong nhà trường và tự cập nhật, nghiên cứu, cùng với sự định hướng của giáo viên hướng dẫn em đã chọn đề tài là ***“Thiết kế hệ thống điều khiển đèn báo hiệu luồng giao thông đường thủy”***. Trong hệ thống em có sử dụng bộ vi điều khiển 8 bit AT89C2051 24PC được lập trình để điều khiển đặc tính chớp của đèn biển.

Đề án của em gồm 3 chương :

Chương 1: Tổng quan về hệ thống đèn báo hiệu luồng giao thông đường thủy.

Chương 2 : Tổng quan về họ vi điều khiển 8051.

Chương 3 : Xây dựng mô hình hệ thống điều khiển đèn báo hiệu luồng giao thông đường thủy.

Trong quá trình làm đề án tốt nghiệp, do hạn chế về thời gian, tài liệu nên không tránh khỏi những thiếu sót. Em rất mong được sự góp ý của thầy cô trong hội đồng và các bạn để đề án tốt nghiệp của em được hoàn thiện hơn.

Em xin gửi lời cảm ơn chân thành đến nhà trường cùng thầy cô trong Khoa Điện tử, đặc biệt là thầy Phạm Đức Thuận đã giúp đỡ em hoàn thành tốt đề án này.

Hải Phòng, ngày 10 tháng 07 năm 2010

Chương 1

TỔNG QUAN VỀ HỆ THỐNG ĐÈN BÁO HIỆU LUỒNG GIAO THÔNG ĐƯỜNG THỦY

1.1 GIỚI THIỆU LUẬT PHÂN LUỒNG HÀNG HẢI

Căn cứ vào Quyết định về báo hiệu hàng hải Số: 53 /2005/QĐ-BGTVT ngày 27 tháng 10 năm 2005 của Bộ trưởng Bộ Giao thông vận tải.

Điều 3. Hướng luồng hàng hải

1. Luồng hàng hải từ biển vào cảng, phía tay phải là phía phải luồng, phía tay trái là phía trái luồng.

2. Luồng hàng hải trên biển, hướng được xác định như sau:

a) Theo hướng từ Bắc xuống Nam, phía tay phải là phía phải luồng, phía tay trái là phía trái luồng.

b) Theo hướng từ Đông sang Tây, phía tay phải là phía phải luồng, phía tay trái là phía trái luồng.

c) Trường hợp khác, hướng luồng hàng hải do Cục trưởng Cục Hàng hải Việt Nam quyết định.

Điều 4. Phía không chế của báo hiệu hàng hải

1. Theo hướng luồng hàng hải, báo hiệu bên phải không chế phía phải luồng, báo hiệu bên trái không chế phía trái luồng.

2. Theo phương địa lý:

a) Phía Bắc không chế từ 315° đến 045° .

b) Phía Đông không chế từ 045° đến 135° .

c) Phía Nam không chế từ 135° đến 225° .

d) Phía Tây không chế từ 225° đến 315° .

1.2 TÍN HIỆU PHÂN LUỒNG HÀNG HẢI

1.2.1 Giải thích các từ ngữ sử dụng

- Ánh sáng chớp là ánh sáng trong đó tổng thời gian sáng trong một chu kỳ ngắn hơn tổng thời gian tối và thời gian các chớp sáng bằng nhau.
- Ánh sáng chớp đều là ánh sáng chớp trong đó tất cả các khoảng thời gian sáng và thời gian tối bằng nhau.

- Ánh sáng chớp dài là ánh sáng chớp trong đó thời gian chớp không nhỏ hơn 2,0 giây.
- Ánh sáng chớp nhanh là ánh sáng chớp trong đó các chớp được lặp lại với tần suất từ 50 lần đến dưới 80 lần trong một phút.
- Ánh sáng chớp rất nhanh là ánh sáng chớp trong đó các chớp được lặp lại với tần suất từ 80 lần đến dưới 160 lần trong một phút.
- Ánh sáng chớp đơn là ánh sáng chớp trong đó một chớp được lặp lại đều đặn với tần suất ít hơn 50 lần trong một phút.
- Ánh sáng chớp nhóm là ánh sáng chớp được phát theo nhóm với chu kỳ xác định.
- Ánh sáng chớp nhóm hỗn hợp là ánh sáng chớp nhóm kết hợp các nhóm chớp khác nhau với chu kỳ xác định.

1.2.2. Các tín hiệu phân luồng

Đặc tính ánh sáng của các báo hiệu hàng hải trên các tuyến luồng do Bảo Đảm An Toàn Hàng Hải Việt Nam quản lý được quy định chuẩn hóa theo các đặc tính cụ thể như sau :

1.2.2.1 Báo hiệu phía phải luồng

- a) Vị trí: Đặt tại phía phải luồng.
- b) Tác dụng: Báo hiệu giới hạn luồng về phía phải, tàu thuyền được phép hành trình ở phía trái của báo hiệu.
- c) Hình dạng: Hình nón, hình tháp hoặc hình cột.
- d) Màu sắc: Màu xanh lục.
- đ) Dấu hiệu đỉnh: Một hình nón màu xanh lục, đỉnh hướng lên trên.
- e) Số hiệu: Là các chữ số lẻ (1-3-5...) màu trắng, số thứ tự tăng dần theo hướng luồng.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng xanh lục, chớp đơn chu kỳ 3,0giây.

$$0,5s + \underline{2,5s} = 3s$$

1.2.2.2 Báo hiệu phía trái luồng

- a) Vị trí: Đặt tại phía trái luồng.
- b) Tác dụng: Báo hiệu giới hạn luồng về phía trái, tàu thuyền được phép hành trình ở phía phải của báo hiệu.

- c) Hình dạng: Hình trụ, hình tháp hoặc hình cột.
- d) Màu sắc: Màu đỏ.
- đ) Dấu hiệu đỉnh: Một hình trụ màu đỏ.
- e) Số hiệu: Là các chữ số chẵn (2-4-6...) màu trắng, số thứ tự tăng dần theo hướng luồng.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng đỏ, chớp đơn, chu kỳ 3,0 giây.

$$0,5s + \underline{2,5s} = 3s$$

1.2.2.3 Báo hiệu hướng luồng chính chuyển sang phải

- a) Vị trí: Đặt tại phía trái luồng.
- b) Tác dụng: Báo hiệu hướng luồng chính chuyển sang phải.
- c) Hình dạng: Hình trụ, hình tháp hoặc hình cột.
- d) Màu sắc: Màu đỏ với một dải màu xanh lục nằm ngang ở giữa có chiều cao bằng 1/3 chiều cao phần nổi của báo hiệu.
- đ) Dấu hiệu đỉnh: Một hình trụ màu đỏ.
- e) Số hiệu: Là các chữ số chẵn (2-4-6...) màu trắng, số thứ tự tăng dần theo hướng luồng.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng đỏ, chớp nhóm (2+1), chu kỳ 10,0 giây.

$$0,5s + \underline{1,0s} + 0,5s + \underline{3,5s} + 0,5s + \underline{4,0s} = 10s$$

1.2.2.4 Báo hiệu hướng luồng chính chuyển sang trái

- a) Vị trí: Đặt tại phía phải luồng.
- b) Tác dụng: Báo hiệu hướng luồng chính chuyển sang trái.
- c) Hình dạng: Hình nón, hình tháp hoặc hình cột.
- d) Màu sắc: Màu xanh lục với một dải màu đỏ nằm ngang ở giữa có chiều cao bằng 1/3 chiều cao phần nổi của báo hiệu.
- đ) Dấu hiệu đỉnh: Một hình nón màu xanh lục, đỉnh hướng lên trên.
- e) Số hiệu: Là các chữ số lẻ (1-3-5...) màu trắng, số thứ tự tăng dần theo hướng luồng.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng xanh lục, chớp nhóm (2+1), chu kỳ 10,0 giây.

$$0,5s + \underline{1,0s} + 0,5s + \underline{3,5s} + 0,5s + \underline{4,0s} = 10s$$

1.2.2.5 Báo hiệu an toàn phía Bắc

- a) Vị trí: Đặt tại phía Bắc khu vực cần khống chế.
- b) Tác dụng: Báo hiệu an toàn phía Bắc, tàu thuyền được phép hành trình ở phía Bắc của báo hiệu.
- c) Hình dạng: Hình tháp hoặc hình cột.
- d) Màu sắc: Nửa phía trên màu đen, nửa phía dưới màu vàng.
- đ) Dấu hiệu đỉnh: Hai hình nón màu đen đặt liên tiếp nhau theo chiều thẳng đứng, đỉnh nón hướng lên trên.
- e) Số hiệu: Lựa chọn theo đặc điểm khu vực hoặc chữ “N” màu trắng trên nền đen.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng, chớp đơn nhanh chu kỳ 1,0 giây.

$$0,5s + \underline{0,5s} = 1s$$

1.2.2.6 Báo hiệu an toàn phía Đông

- a) Vị trí: Đặt tại phía Đông khu vực cần khống chế.
- b) Tác dụng: Báo hiệu an toàn phía Đông, tàu thuyền được phép hành trình ở phía Đông của báo hiệu.
- c) Hình dạng: Hình tháp hoặc hình cột.
- d) Màu sắc: Màu đen với một dải màu vàng nằm ngang ở giữa có chiều cao bằng 1/3 chiều cao phần nổi của báo hiệu.
- đ) Dấu hiệu đỉnh: Hai hình nón màu đen đặt liên tiếp nhau theo chiều thẳng đứng, đáy hình nón nối tiếp nhau.
- e) Số hiệu: Lựa chọn theo đặc điểm khu vực hoặc chữ “E” màu đỏ trên nền vàng.
- g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng, chớp nháy nhanh nhóm 3 chu kỳ 10,0 giây.

$$0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{7,5s} = 10s$$

1.2.2.7 Báo hiệu an toàn phía Nam

- a) Vị trí: Đặt tại phía Nam khu vực cần khống chế.
- b) Tác dụng: Báo hiệu an toàn phía Nam, tàu thuyền được phép hành trình ở phía Nam của báo hiệu.
- c) Hình dạng: Hình tháp hoặc hình cột.
- d) Màu sắc: Nửa phía trên màu vàng, nửa phía dưới màu đen.

đ) Dấu hiệu đỉnh: Hai hình nón màu đen đặt liên tiếp nhau theo chiều thẳng đứng, đỉnh nón hướng xuống dưới.

e) Số hiệu: Lựa chọn theo đặc điểm khu vực hoặc chữ “S” màu đỏ trên nền vàng.

g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng, chớp nháy nhanh nhóm 6 với một chớp dài chu kỳ 15,0 giây.

$$0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 2,5s + \underline{6,5s} = 15s$$

1.2.2.8 Báo hiệu an toàn phía Tây

a) Vị trí: Đặt tại phía Tây khu vực cần không chế.

b) Tác dụng: Báo hiệu an toàn phía Tây, tàu thuyền được phép hành trình ở phía Tây của báo hiệu.

c) Hình dạng: Hình tháp hoặc hình cột.

d) Màu sắc: Màu vàng với một dải màu đen nằm ngang ở giữa có chiều cao bằng 1/3 chiều cao phần nổi của báo hiệu.

đ) Dấu hiệu đỉnh: Hai hình nón màu đen đặt liên tiếp nhau theo chiều thẳng đứng, đỉnh hình nón nối tiếp nhau.

e) Số hiệu: Lựa chọn theo đặc điểm khu vực hoặc chữ “W” màu trắng trên nền đen.

g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng, chớp nháy nhanh nhóm 9 chu kỳ 15,0 giây.

$$0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{0,5s} + 0,5s + \underline{6,5s} = 15s$$

1.2.2.9 Báo hiệu chướng ngại vật riêng biệt

a) Vị trí: Đặt tại vị trí nguy hiểm cần không chế.

b) Tác dụng: Báo hiệu chướng ngại vật biệt lập, tàu thuyền có thể hành trình xung quanh vị trí đặt báo hiệu.

c) Hình dạng: Hình tháp hoặc hình cột.

d) Màu sắc: Màu đen với một hay nhiều dải màu đỏ nằm ngang.

đ) Dấu hiệu đỉnh: Hai hình cầu màu đen đặt liên tiếp nhau theo chiều thẳng đứng.

e) Số hiệu: Lựa chọn theo đặc điểm khu vực và có màu trắng.

g) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng chớp nhóm 2 chu kỳ 5,0 giây.

$$0,5s + \underline{1,0s} + 0,5s + \underline{3,0s} = 5s$$

1.2.2.10 Báo hiệu hướng đi an toàn

a) Vị trí: Đặt tại đầu tuyến luồng hoặc đường trục luồng hàng hải.

b) Tác dụng: Báo hiệu vùng nước an toàn, tàu thuyền có thể hành trình xung quanh vị trí đặt báo hiệu.

c) Hình dạng: Hình cầu, hình tháp hoặc hình cột.

d) Màu sắc: Sọc thẳng đứng màu trắng và đỏ xen kẽ.

e) Dấu hiệu đỉnh: Một hình cầu màu đỏ, chỉ áp dụng đối với báo hiệu hình tháp hoặc hình cột.

đ) Số hiệu: Theo số thứ tự (0-1-2...), màu đen.

e) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng trắng chớp đều, chớp dài đơn chu kỳ 10,0 giây hoặc chớp theo tín hiệu Morse chữ “A” chu kỳ 6,0 giây.

$$0,5s + \underline{0,5s} + 1,5s + \underline{3,5s} = 6s$$

1.2.2.11 Báo hiệu chuyên dùng

a) Tác dụng:

- Báo hiệu phân luồng giao thông tại những nơi mà nếu đặt báo hiệu hai bên luồng thông thường có thể gây nhầm lẫn
- Báo hiệu vùng khoan thăm dò địa chất, khai thác dầu mỏ, khí đốt.
- Báo hiệu vùng đánh bắt, nuôi trồng hải sản.
- Báo hiệu vùng công trình đang thi công.
- Báo hiệu vùng đặt đường cáp hoặc đường ống ngầm.
- Báo hiệu vùng diễn tập quân sự, vùng giải trí, du lịch.
- Báo hiệu vùng đặt hệ thống thu thập dữ liệu hải dương.

b) Hình dạng: Hình nón hoặc hình tháp, hình cột.

c) Màu sắc: Màu vàng.

d) Dấu hiệu đỉnh: Một chữ “X” màu vàng.

đ) Số hiệu: Lựa chọn theo đặc điểm khu vực và có màu đỏ.

e) Đặc tính ánh sáng khi được lắp đèn: Ánh sáng vàng, chớp nhóm (3+1) chu kỳ 12 giây.

$$0,5s + \underline{1,0s} + 0,5s + \underline{1,0s} + 0,5s + \underline{3,5s} + 0,5s + \underline{4,5s} = 12s$$

1.2.2.12 Báo hiệu chuông ngại vật nguy hiểm mới phát hiện

a) Báo hiệu an toàn phía Bắc của chuông ngại vật nguy hiểm mới phát hiện:

Đặc tính ánh sáng khi lắp đèn: Ánh sáng trắng, chớp nháy đơn rất nhanh nhóm 3, chu kì 0,5 giây.

$$0,25s + \underline{0,25s} = 0,5s$$

b) Báo hiệu an toàn phía Đông của chuông ngại vật nguy hiểm mới phát hiện:

Đặc tính ánh sáng khi lắp đèn: Ánh sáng trắng, chớp nháy rất nhanh nhóm 3, chu kì 5,0 giây.

$$0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{3,75s} = 5s$$

c) Báo hiệu an toàn phía Nam của chuông ngại vật nguy hiểm mới phát hiện

Đặc tính ánh sáng khi lắp đèn: Ánh sáng trắng, chớp nháy rất nhanh nhóm 6 với một chớp dài, chu kì 10,0 giây.

$$0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 2,0s + \underline{5,0s} = 10s$$

d) Báo hiệu an toàn phía Tây của chuông ngại vật nguy hiểm mới phát hiện:

Đặc tính ánh sáng khi lắp đèn: Ánh sáng trắng, chớp nháy rất nhanh nhóm 9, chu kì 10,0 giây.

$$0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{0,25s} + 0,25s + \underline{5,75s} = 10s$$

đ) Báo hiệu chuông ngại vật nguy hiểm mới phát hiện ở phía phải luồng:

Đặc tính ánh sáng khi lắp đèn: Ánh sáng xanh lục, chớp nháy đơn nhanh, chu kì 1,0 giây.

$$0,25s + \underline{0,75s} = 1s$$

e) Báo hiệu an toàn phía Bắc của chuông ngại vật nguy hiểm mới phát hiện:

Đặc tính ánh sáng khi lắp đèn: Ánh sáng đỏ, chớp nháy đơn nhanh, chu kì 1,0 giây.

$$0,25s + \underline{0,75s} = 1s$$

1.3 MỘT SỐ LOẠI ĐÈN BÁO HIỆU HÀNG HẢI

Các loại đèn thấu kính quay:

VMS.RB.400 có tầm hiệu lực lớn nhất tới
27 hải lý

VMS.RB.220 có tầm hiệu lực 20 hải lý

VMS.MB.300 có tầm hiệu lực 15 hải lý



Đèn VMSHD300

Thấu kính: thủy tinh đúc

Hệ số truyền quang $T > 0,95$

Vật liệu khung đèn:

hợp kim nhôm

Đèn VMSHD155

Thấu kính: Acrylic

Trắng, đỏ, xanh, vàng

Vật liệu khung đèn:

hợp kim nhôm

1.4 KẾT LUẬN

Trong chương 1 em giới thiệu một số qui định về luật phân luồng hàng hải và đặc tính ánh sáng của các báo hiệu hàng hải trên các tuyến luồng do Bảo Đảm An Toàn Hàng Hải Việt Nam quản lí. Đây cũng chính là bài toán đặt ra mà luận văn tìm cách giải quyết.

Chương 2

TỔNG QUAN VỀ HỌ VI ĐIỀU KHIỂN 8051

Với các yêu cầu đã được đặt ra ở chương 1, ta có thể dùng vi điều khiển để giải quyết. Trong đề tài này em đã chọn vi điều khiển họ 8051 để thực hiện.

2.1 TỔNG QUAN VỀ HỌ 8051

2.1.1 Tóm tắt lịch sử phát triển họ vi điều khiển 8051

Vào năm 1981, hãng Intel cho ra mắt một bộ vi điều khiển được gọi là 8051. Bộ vi điều khiển này có 128 byte RAM, 4K byte ROM, hai bộ định thời, một cổng nối tiếp và bốn cổng 8 bit. Tất cả đều được tích hợp trên một chip. Lúc bấy giờ, bộ vi điều khiển như vậy được coi là một “*hệ thống trên chip*”. 8051 là bộ vi xử lý 8 bit, tức CPU chỉ có thể làm việc với 8 bit dữ liệu. Dữ liệu lớn hơn 8 bit được chia thành các dữ liệu 8 bit để xử lý. 8051 có tất cả 4 cổng vào/ra, mỗi cổng rộng 8 bit, xem hình 1.2. 8051 có thể có một ROM trên chip cực đại là 64K byte. Tuy nhiên lúc đó các nhà sản xuất đã cho xuất xưởng chỉ 4K byte ROM trên chip.

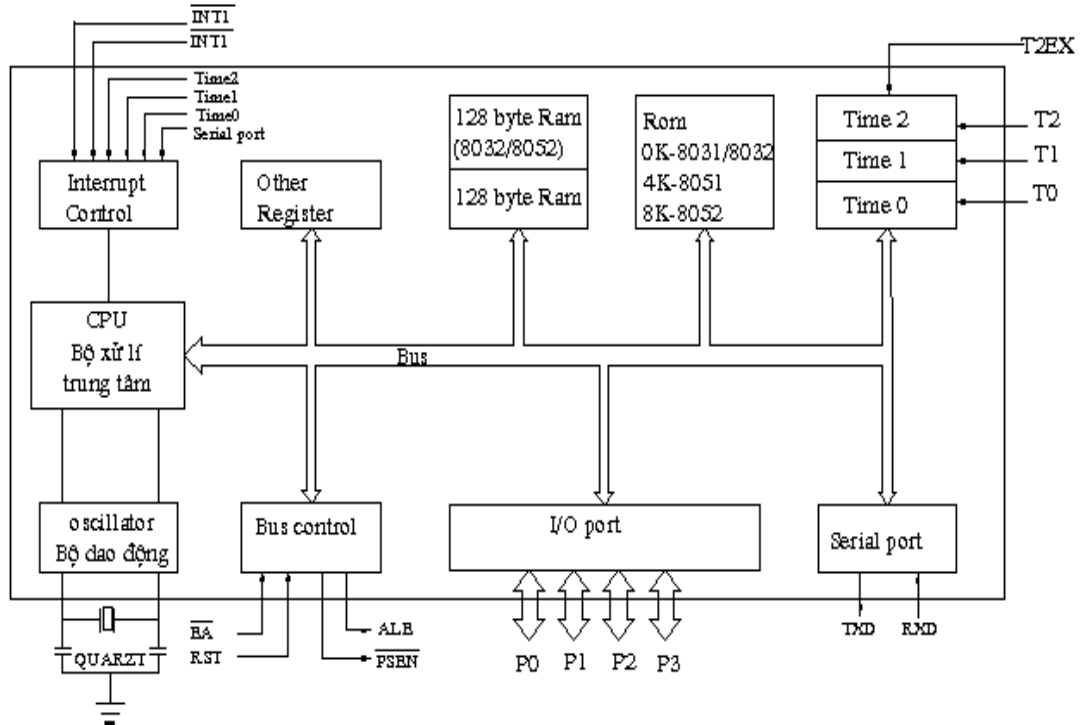
8051 đã trở nên phổ biến sau khi Intel cho phép các nhà sản xuất khác sản xuất và bán bất kỳ dạng biến thể nào của 8051 mà họ muốn với điều kiện họ phải để mã chương trình tương thích với 8051. Từ đó dẫn đến sự ra đời của nhiều phiên bản 8051 với tốc độ khác nhau và dung lượng RAM trên chip khác nhau. Tuy nhiên, điều quan trọng là mặc dù có nhiều biến thể của 8051, như khác nhau về tốc độ và dung lượng nhớ ROM trên chip, nhưng tất cả các lệnh đều tương thích với 8051 ban đầu. Điều này có nghĩa là, nếu chương trình được viết cho một phiên bản 8051 nào đó thì cũng sẽ chạy được với mọi phiên bản khác mà không phụ thuộc vào hãng sản xuất.

Bảng 2.1 Các đặc tính của 8051 đầu tiên

Đặc tính	Số lượng
ROM trên chip	4K byte
RAM	128 byte
Bộ định thời	2
Chân vào/ra	32
Cổng nối tiếp	1
Nguồn ngắt	6

Bộ vi điều khiển 8051

Bộ vi điều khiển 8051 là thành viên đầu tiên của họ 8051. Hãng Intel ký hiệu là MSC51. Bảng 2.1 giới thiệu một số thông số kỹ thuật của 8051.



Hình 2.1 Sơ đồ khối bộ vi điều khiển 8051

2.1.2 Các thành viên khác của họ 8051

Có hai bộ vi điều khiển thành viên khác của họ 8051 là 8052 và 8031.

a) Bộ vi điều khiển 8052

8052 là một thành viên của họ 8051. 8052 có tất cả các thông số kỹ thuật của 8051, ngoài ra còn có thêm 128 byte RAM, 4K byte ROM và một bộ định thời nữa. Như vậy, 8052 có tổng cộng 256 byte RAM, 8K byte ROM (8051 có 4K byte ROM) và ba bộ định thời. Xem bảng 2.2

Bảng 2.2 Một số thông số chính các thành viên họ 8051

Đặc tính	8051	8052	8031
ROM trên chip (byte)	4K	8K	0K
RAM (byte)	128	256	128
Bộ định thời	2	3	2
Chân vào/ra	32	32	32
Cổng nối tiếp	1	1	1
Nguồn ngắt	6	8	6

Như thấy từ bảng 2.2, 8051 là một trường hợp riêng của 8052. Mọi chương trình viết cho 8051 đều chạy được trên 8052, nhưng điều ngược lại là không đúng.

b) Bộ vi điều khiển 8031

8031 là một thành viên khác của họ 8051. Chip này thường được coi là 8051 không có ROM trên chip. Để có thể dùng được chip này cần phải bổ sung ROM ngoài chứa chương trình cần thiết cho 8031. 8051 có chương trình ở ROM trên chip bị giới hạn đến 4K byte, còn ROM ngoài của 8031 thì có thể lên đến 64K byte. Tuy nhiên, để có thể truy cập hết bộ nhớ ngoài cần dùng thêm hai cổng, do vậy chỉ còn lại hai cổng để sử dụng. Nhằm khắc phục vấn đề này, chúng ta có thể bổ sung thêm cổng vào/ra cho 8031.

c) Các phiên bản của 8051

8051 là thành viên phổ biến nhất của họ 8051, tuy nhiên chúng ta không thấy nguyên phần ký hiệu số “8051” trên chip. Sở dĩ như vậy là do 8051 có nhiều phiên bản, ví dụ với các kiểu bộ nhớ khác nhau như UV-PROM, Flash và NV-RAM và chúng đều được thể hiện trên linh kiện. Ví dụ, 8051 với bộ nhớ UV-PROM được ký hiệu là 8751. Phiên bản Flash ROM cũng được nhiều hãng sản xuất, chẳng hạn của Atmel Corp có tên gọi là AT89C51. Còn phiên bản NV-RAM của Dalas-Conductor thì gọi là DS5000. Ngoài ra còn có nhiều phiên bản OTP (khả trình một lần) cũng được nhiều hãng sản xuất.

Bộ vi điều khiển 8751

Chip 8751 chỉ có 4K byte bộ nhớ UV-EPROM trên chip. Để sử dụng chip này cần có bộ đốt PROM và bộ xóa UV-UPROM. Do ROM trên chip của 8751 là UV-EPROM, nên cần phải mất 20 phút để xóa 8751 trước khi được lập trình. Vì đây là quá trình mất nhiều thời gian nên nhà sản xuất đã cho ra mắt phiên bản Flash ROM và UV-RAM. Ngoài ra còn có nhiều phiên bản với các tốc độ khác nhau.

Bộ vi điều khiển AT8951 của Atmel Corporation

AT 8951 là phiên bản 8051 có ROM trên chip là bộ nhớ Flash. Phiên bản này rất thích hợp cho các ứng dụng nhanh vì bộ nhớ Flash có thể được xóa trong vài giây (chứ không phải trong 20 phút như 8751). Dĩ nhiên là để dùng AT8951 cần phải có một bộ đốt ROM hỗ trợ bộ nhớ Flash, song lại

không cần bộ xóa ROM vì bộ nhớ Flash được xóa bằng bộ đốt PROM. Để tiện sử dụng, hiện nay Hãng Atmel đang nghiên cứu một phiên bản của AT 89C51 có thể được lập trình qua cổng COM của máy tính PC và như vậy sẽ không cần bộ đốt PROM.

Bảng 2.3 Các phiên bản khác của 8051 của Atmel (Flash ROM)

Ký hiệu	ROM	RAM	Chân I/O	Timer	Ngắt	Vcc	Đóng vỏ
AT89C51	4K	128	32	2	6	5V	40
AT89LV51	4K	128	32	2	6	3V	40
AT89C1051	1K	64	15	1	3	3V	20
AT89C2051	2K	128	15	2	6	3V	20
AT89C52	8K	128	32	3	8	5V	40
AT89LV52	8K	128	32	3	8	3V	40

Ghi chú: * Chữ C trong ký hiệu AT89C51 là CMOS

Thông số về kiểu đóng vỏ và tốc độ của bộ vi điều khiển cũng được thể hiện ở ký hiệu. Ví dụ, từ bảng 2.4, chữ “C” đứng trước số 51 ở ký hiệu AT89C51-12PC là để chỉ công nghệ CMOS (tiêu thụ năng lượng thấp), “12” để chỉ tốc độ 12 MHZ và “P” là kiểu đóng vỏ DIP, và chữ “C” cuối cùng là ký hiệu cho thương mại (ngược với chữ “M” là quân sự). AT89C51-12PC rất thích hợp cho các thử nghiệm của học sinh, sinh viên.

Bảng 2.4 Các phiên bản 8051 với tốc độ khác nhau của Atmel

Ký hiệu	Tốc độ	Số chân	Đóng vỏ	Mục đích
AT89C51-12PC	12MHZ	40	DTP	Thương mại

Bộ vi điều khiển DS5000 của Hãng Dallas Semiconductor

Một phiên bản phổ biến khác nữa của 8051 là DS5000 của Hãng Dallas Semiconductor. Bộ nhớ ROM trên chip của DS5000 là NV-RAM. DS5000 có khả năng nạp chương trình vào ROM trên chip khi nó vẫn ở trong hệ thống mà không cần phải lấy ra. Cách thực hiện là dùng qua cổng COM của máy tính IBM PC. Đây là một điểm mạnh rất được ưa chuộng. Ngoài ra, NV-RAM còn có ưu việt là cho phép thay đổi nội dung ROM theo từng byte. Nhắc lại là, bộ nhớ Flash và EPROM phải được xóa hết trước khi lập trình lại.

Bảng 2.5 Các phiên bản 8051 của Hãng Dallas Semiconductor

Mã linh kiện	ROM	RAM	Chân I/O	Timer	Ngắt	Vcc	Đóng vỏ
DS5000-8	K	128	32	2	6	5V	40
DS5000-32	32K	128	32	2	6	5V	40
DS5000T-8*	8K	128	32	2	6	5V	40
DS5000T-8*	832K	128	32	2	6	5V	40

Ghi chú: * Chữ “T” sau ký hiệu “5000” là có đồng hồ thời gian thực,.

Lưu ý đồng hồ thời gian thực RTC khác với bộ định thời Timer. RTC tạo và lưu giữ thời gian của ngày (giờ, phút, giây) và ngày tháng (ngày, tháng, năm) kể cả khi tắt nguồn.

Còn nhiều phiên bản DS5000 với tốc độ và kiểu đóng gói khác nhau như trình bày ở bảng 6. Ví dụ, DS5000-8-8 có 8K NV-RAM và tốc độ 8MHZ. Thông thường DS5000-8-12 hoặc DS5000T-8-12 là thích hợp cho các nghiên cứu, thử nghiệm của sinh viên.

Bảng 2.6 Các phiên bản của DS5000 với các tốc độ khác nhau

Mã linh kiện	NV-RAM	Tốc độ
DS5000-8-8	8K	8MHZ
DS5000-8-12	8K	12MHZ
DS5000-32-8	32K	8MHZ
DS5000T-32-12	32K	8MHZ
DS5000-32-12	32K	12MHZ
DS5000-8-12	8K	12MHZ (có RTC)

Phiên bản OTP của 8051

Phiên bản OTP (One Timer Programmable) của 8051 là các chip 8051 có thể lập trình được một lần và được nhiều hãng sản xuất khác nhau cung cấp. Các phiên bản Flash và NV-RAM thường được dùng để phát triển sản phẩm mẫu. Khi sản phẩm mẫu được hàn tắt thì phiên bản OTP của 8051 được dùng để sản xuất hàng loạt vì giá thành trên một đơn vị sản phẩm sẽ rẻ hơn nhiều.

Họ 8051 của Hãng Phillips

Một nhà sản xuất quan trọng khác của họ 8051 là Phillips Corporation. Quả thực, hãng này có một dải lựa chọn các bộ vi điều khiển họ 8051 rất rộng. Nhiều sản phẩm của hãng đã gộp luôn một số chức năng như bộ chuyển đổi ADC, DAC, cổng I/O mở rộng, cả các phiên bản OTP và Flash.

2.2 KHÁI QUÁT VỀ IC AT89C2051



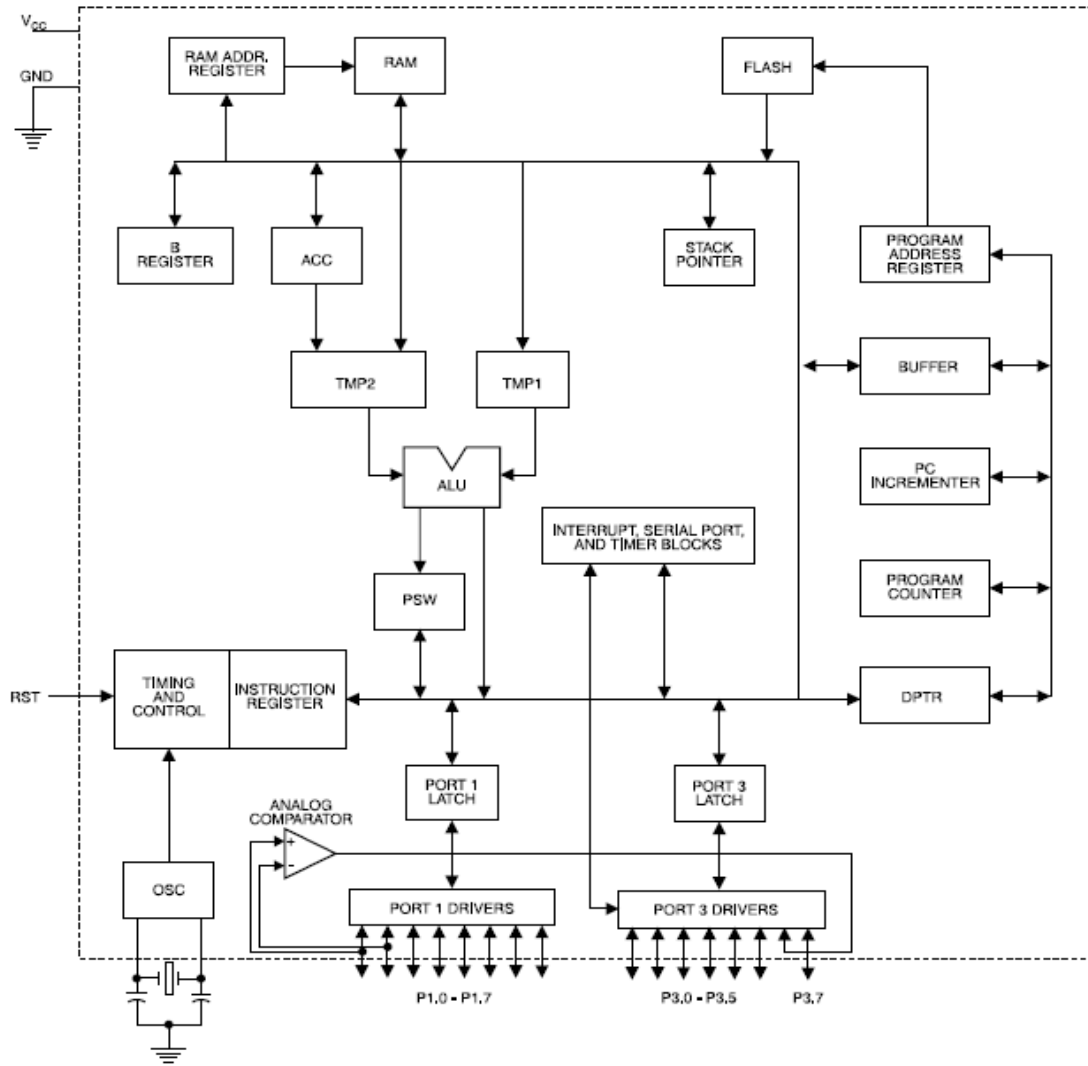
2.2.1 Một số đặc tính

Đây là một vi điều khiển của Hãng Atmel, đầy đủ các tính năng như chip 89C51.

- Chip này chỉ có 20 chân, 15 đường xuất nhập
- Điện áp làm việc : 2,7 V -> 6V. (Thường dùng ở mức 5V).
- Tần số làm việc: Tần số dao động thạch anh từ 0 tới 24MHZ.
- ROM : 2K byte Flash ROM.
- RAM: 128 bytes.
- Hai bộ định thì 16 bit.
- Lập trình tuần tự bằng kênh UART.
- Có 6 nguồn ngắt
- Có 2 mức khóa bộ nhớ chương trình
- Có cổng nối tiếp.
- Hai bộ so sánh Analog tích hợp sẵn trên chip.
- Trực tiếp tiếp điều khiển LED ngõ ra.

2.2.2 Cấu hình

2.2.2.1 Sơ đồ khối

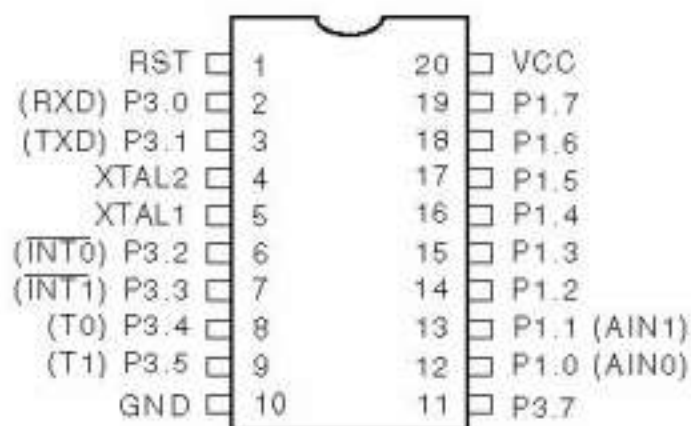


Hình 2.2 Sơ đồ khối bên trong AT89C2051

- RAM ADDR. REGISTER: thanh ghi địa chỉ RAM .
- RAM: vùng nhớ truy cập ngẫu nhiên (RAM).
- FLASH: vùng nhớ FLASH.
- B REGISTER: thanh ghi B.
- ACC: thanh chứa.
- STACK POINTER: con trỏ vùng nhớ xếp chồng.
- PROGRAM ADDRESS REGISTER: thanh ghi địa chỉ chương trình.
- TMP1: thanh ghi tạm 1
- TMP2: thanh ghi tạm 2
- ALU: đơn vị số học/logic.

- BUFFER: bộ đệm.
- PC INCREMENTER: bộ tăng thanh ghi đếm chương trình PC.
- INTERRUPT, SERIAL PORT AND TIMER BLOCKS: các khối ngắt, port nối tiếp và định thời.
- PROGRAM COUNTER: bộ đếm chương trình PC.
- PSW: từ trạng thái chương trình.
- TIMING AND CONTROL: mạch logic điều khiển và định thời.
- INSTRUCTION REGISTERED: thanh ghi lệnh.
- DPTR: con trỏ dữ liệu .
- PORT1 LATCH: bộ chốt port 1.
- PORT3 LATCH: bộ chốt port 3.
- ANALOG COMPARTOR: bộ so sánh tương tự .
- OSC: mạch dao động.
- PORT 1 DRIVERS: các mạch kích port 1.
- PORT 3 DRIVERS: các mạch kích port 3.

2.2.2.2 Sơ đồ chân



Hình 2.3 Sơ đồ chân AT89C2051 24PC

Vcc: Chân cấp điện áp Vcc cho chip (Chân số 20).

GND: Chân nối mass (Chân số 10).

Port 1

Port 1 là port I/O (port nhập/xuất: input/output port) hai chiều 8-bit. Các chân của port từ P1.2 đến P1.7 cung cấp các mạch kéo lên bên trong (internal pull-ups). Các chân P1.0 và P1.1 yêu cầu các mạch kéo lên bên ngoài

. P1.0 và P1.1 cũng còn được sử dụng làm ngõ vào dương (AIN0) và ngõ vào âm (AIN1), theo thứ tự của mạch so sánh tương tự chính xác trên chip (on – chip precision analog comparator).

Các mạch đệm ngõ ra (output buffer) của port 1 có thể hút dòng 20mA và kích trực tiếp các bộ hiện thị LED. Khi các logic 1 được ghi đến các chân của port 1, các chân này có thể được sử dụng làm các ngõ vào. Khi các chân từ P1.2 đến P1.7 được sử dụng làm các ngõ vào và được kéo xuống mức thấp từ bên ngoài, chúng sẽ cung cấp dòng (I_{IL}) do các mạch kéo lên bên trong.

Port 1 cũng nhận dữ liệu chương trình hay dữ liệu mã (code data) trong thời gian lập trình và kiểm tra bộ nhớ Flash.

Port 3

Các chân của port 3 từ P3.0 đến P3.5, P3.7 là chân I/O hai chiều với các mạch kéo lên bên trong. P3.6 được nối dây cứng làm ngõ vào nối đến ngõ ra của mạch so sánh trên chip và không thể truy cập như một chân I/O có mục đích tổng quát. Các mạch đệm ngõ ra của port 3 có thể hút dòng 20mA. Khi các logic được ghi đến các chân của port 3, các chân này được kéo lên mức cao bởi các mạch kéo lên bên trong và có thể được sử dụng làm các ngõ vào. Khi là các ngõ vào, các chân nào của port 3 được kéo xuống mức thấp bởi mạch bên ngoài sẽ cung cấp dòng (I_{IL}) do các mạch kéo lên. Các chân của port 3 còn được sử dụng cho các chức năng đặc biệt khác của AT89C2051 như được liệt kê dưới đây (bảng 2.7). Port 3 cũng nhận một số tín hiệu điều khiển để lập trình và kiểm tra bộ nhớ Flash.

Bảng 2.7 Các chức năng khác của cổng P3

Port Pin	Chức năng thay thế
P3.0	RXD (chân nhận dữ liệu cổng nối tiếp)
P3.1	TXD (chân phát dữ liệu cổng nối tiếp)
P3.2	INT0 (ngắt ngoài 0)
P3.3	INT1 (ngắt ngoài 1)
P3.4	T0 (Timer 0 ngõ vào bên ngoài)
P3.5	T1 (Timer 1 ngõ vào bên ngoài)

RST: Ngõ vào reset (thiết lập lại trạng thái ban đầu). Tất cả các chân I/O được reset đến mức logic ngay sau khi RST lên mức cao. Việc duy trì chân RST ở mức cao trong 2 chu kỳ máy trong khi mạch dao động đang hoạt động sẽ reset chip.

RST=0: Chip hoạt động bình thường.

RST=1: Chip được thiết lập lại trạng thái ban đầu.

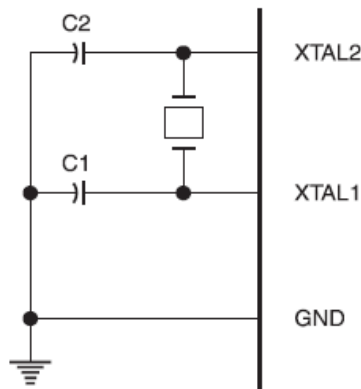
XTAL1: Ngõ vào mạch tạo xung clock trong chip và ngõ vào bộ khuếch đại đảo chiều.

XTAL2: Ngõ ra từ bộ khuếch đại đảo chiều.

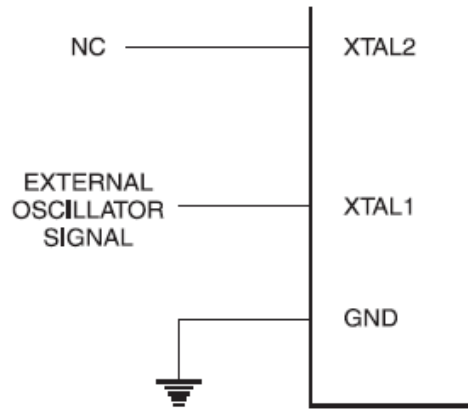
XTAL1 và XTAL2 là ngõ vào và ngõ ra, theo thứ tự của mạch khuếch đại đảo có thể được cấu hình để trở thành mạch dao động trên chip như được trình bày ở hình 2.4. Một tinh thể thạch anh hoặc mạch cộng hưởng gốm đều có thể sử dụng được. Để kích chip từ nguồn xung clock bên ngoài, chân XTAL 2 sẽ không kết nối trong khi chân XTAL1 được kích như được trình bày ở hình 2.5. Không có yêu cầu nào về chu kỳ nhiệm vụ của tín hiệu xung clock bên ngoài vì ngõ vào đến mạch tạo xung clock bên trong sẽ đi qua một flipflop làm nhiệm vụ chia 2 tần số, nhưng các đặc tính về điện áp tối thiểu và tối đa của mức cao và mức thấp phải được xem xét.

Lưu ý: $C1, C2 = 30\text{pF} \pm 10\text{pF}$ đối với các thạch anh.

$C1, C2 = 40\text{pF} \pm 10\text{pF}$ đối với các bộ cộng hưởng gốm.



Hình 2.4: Nối đồng hồ thạch anh



Hình 2.5 Nối đồng hồ ngoài

2.2.2.3 Thanh ghi có chức năng đặc biệt (SFR)

Một bản đồ vùng nhớ trên chip được gọi là không gian thanh ghi chức năng đặc biệt SFR (special function register) được trình bày ở bảng trên đây (bảng 2.8). Lưu ý rằng không phải tất cả địa chỉ đều bị chiếm bởi các thanh ghi này, các địa chỉ không bị chiếm có thể không được thực hiện trên chip. Các truy cập đọc đến các địa chỉ này trong trường hợp tổng quát, sẽ trả về dữ liệu ngẫu nhiên và các truy cập ghi sẽ có tác động không rõ ràng.

Phần mềm của người sử dụng không nên ghi các logic 1 đến các vị trí nhớ không được liệt kê vì chúng có thể được sử dụng trong các sản phẩm tương lai để đáp ứng các đặt tính mới. Trong trường hợp đó, các giá trị do reset hoặc các giá trị không tích cực của các bit mới sẽ luôn luôn bằng 0.

Bảng 2.8 Bảng AT89C2051 SFR và thiết lập giá trị

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XXX00000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0XX00000							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H		SP 00001111	DPL 00000000	DPH 00000000			PCON 0XX00000	87H

2.2.2.4 Bộ nhớ chương trình khóa bit

Trên chip có hai bộ khóa bit có thể hoạt động không cần lập trình (U), hoặc có thể lập trình (P) để bổ sung thêm nhiều tính năng được liệt kê trong bảng dưới đây.

Bảng 2.9 Các chế độ bảo vệ của bit khóa

Các bit khoá chương trình	Loại bảo vệ		
	LB1	LB2	
1	U	U	Không có tính chất khoá chương trình.
2	P	U	Việc lập trình thêm nữa cho bộ nhớ Flash bị cấm.
3	U	U	Tương tự chế độ 2, việc kiểm tra cũng bị cấm.

Lưu ý: các bit khoá chỉ có thể bị xoá bằng thao tác xoá chip

2.2.2.5 Chế độ nghỉ

Trong chế độ nghỉ CPU sẽ tự ngủ, trong khi tất cả các ngoại vi khác trên chip điều hoạt động và điều duy trì trạng thái ở chế độ tích cực. Chế độ này được yêu cầu bởi phần mềm. Nội dung của RAM trên chip và tất cả trên các thanh ghi chức năng đặc biệt điều giữ nguyên không thay đổi trong thời gian ở chế độ này. Chế độ nghỉ có thể được kết thúc bởi cách ngắt bất kì được phép hoặc bằng cách reset phần cứng.

Các chân P1.0 và P1.1 sẽ được thiết lập bằng 0 nếu không sử dụng các mạch kéo lên bên ngoài hoặc được thiết lập bằng 1 nếu có mạch kéo lên bên ngoài.

Cũng cần lưu ý rằng khi chế độ nghỉ được kết thúc bởi một reset cứng, chip sẽ tiếp tục thực thi chương trình bình thường từ nơi chương trình bị rời bỏ, đến 2 chu kỳ máy trước giải thuật reset bên trong lấy quyền điều khiển. Phần cứng trên chip ngăn cản việc truy cập đến RAM bên trong ở chế độ này nhưng không cấm việc truy cập đến các chân của port. Để loại bỏ khả năng có một thao tác không mong đợi đến một chân của port khi chế độ nghỉ được kết thúc bằng reset, lệnh theo sau lệnh yêu cầu chế độ nghỉ sẽ không thể là lệnh ghi đến một chân port hoặc bộ nhớ ngoài.

2.2.2.6 Chế độ giảm công suất (power-down)

Ở chế độ power-down, bộ dao động ngừng, chương trình sẽ gọi power-down và lệnh cuối cùng được thực hiện. Trên chip nội dung RAM và tất cả các giá trị trong thanh ghi đặc biệt cũng sẽ không đổi ở chế độ này cho đến khi chế độ này kết thúc. Chế độ power - down chỉ thoát ra khi reset lại phần cứng. Thiết lập lại giá trị các SFR (thanh ghi có chức năng đặc biệt) nhưng trên RAM vẫn giữ nguyên.

Chú ý: Không nên reset lại trước khi Vcc được phục hồi lại hoạt động bình thường và phải được giữ mức tích cực đủ dài, để cho phép bộ dao động khởi động lại và làm việc ổn định.

Lưu ý: Ở cả hai chế độ nghỉ và chế độ power-down, P1.0 và P1.1 nên set ở mức "0" nếu không sử dụng điện trở bên ngoài để kéo lên, hoặc set ở mức "1" nếu sử dụng điện trở bên ngoài để kéo lên.

2.2.2.7 Lập trình Flash

AT89C2051 trên thị trường có dải nhớ chương trình PEROM trên chip là 2K byte ở trạng thái đã được xóa (nghĩa là toàn bộ nội dung của các byte là FFH) và sẵn sàng được lập trình. Dải nhớ chương trình được lập trình một byte cho mỗi thời điểm. Một khi dải này đã được lập trình, để lập trình lại bất kì byte nào không trống, toàn bộ dải nhớ được xóa bằng điện.

Bộ đếm địa chỉ bên trong

AT89C2051 có một bộ đếm địa chỉ PEROM bên trong, bộ đếm này luôn luôn được thiết lập là 00H ở cạnh lên của RST và được tăng lên bằng cách áp dụng xung đang trở thành mức dương (positive going pluse) đến chân XTAL1.

Giải thuật chương trình

Để lập trình AT89C2051, theo trình tự sau đây.

1. Trình tự cấp điện:

Cấp điện giữa các chân V_{CC} và GND

Thiết lập RST và XTAL1 đến mức thấp (GND)

2. Thiết lập RST lên mức cao ('H')

Thiết lập chân P3.2 lên mức cao ('H')

3. Áp dụng tổ hợp các mức logic 'H' và 'L' thích hợp đến các chân P3.3, P3.4, P3.5 và P3.7 để chọn 1 trong các thao tác lập trình được trình bày trong bảng các chế độ lập trình PEROM (PEROM programming modes table).

Để lập trình và kiểm tra dải nhớ chương trình:

4. Đặt dữ liệu của byte chương trình (hay còn gọi là byte mã) ở vị trí 00h đến các chân từ P1.0 đến P1.7.

5. Tăng RST lên 12V để cho phép lập trình.

6. Đưa một xung đến chân P3.2 để lập trình một byte trong dải PEROM hoặc các bit khóa. Chu kỳ ghi byte được tự định thời và điển hình chiếm 1,2ms.

7. Để kiểm tra dữ liệu đã lập trình, giảm thấp RST từ 12V xuống mức logic cao 'H' và thiết lập các chân từ P3.3 đến P3.7 đến các mức logic thích hợp. Dữ liệu xuất có thể được đọc ở các chân của port 1.

8. Để lập trình một byte ở vị trí địa chỉ kế tiếp, đưa một xung đến XTAL1 để tăng bộ đếm địa chỉ bên trong (internal address counter), đặt dữ liệu mới đến các chân của port 1.

9. Lập lại các bước từ 6 đến 8, thay đổi dữ liệu và tăng bộ đếm địa chỉ cho toàn bộ dải byte hoặc cho đến khi kết thúc tập tin đối tượng (object file).

10. Trình tự ngắt nguồn điện.

Thiết lập XTAL1 đến mức thấp ('L')

Thiết lập RST đến mức thấp ('L')

Tắt nguồn cấp điện cho V_{CC} .

\overline{Data} Polling: AT89C2051 có \overline{Data} Polling để chỉ ra việc kết thúc một chu kỳ ghi. Trong thời gian của một chu kỳ ghi, việc thử đọc byte sau cùng được ghi sẽ dẫn đến việc lấy bù dữ liệu được ghi trên chân P1.7. Một khi chu kỳ ghi đã kết thúc, dữ liệu sẽ có hiệu lực trên tất cả các ngõ ra và chu kỳ kế tiếp có thể bắt đầu. \overline{Data} Polling có thể bắt đầu bất cứ lúc nào sau khi một chu kỳ ghi được khởi động.

Ready/ \overline{Busy} : Tiến trình lập trình byte cũng có thể giám sát bằng tín hiệu ngõ ra Ready/ \overline{Busy} . Chân P3.1 được kéo xuống mức thấp sau khi chân P3.2 trở thành mức cao trong thời gian lập trình sẽ chỉ ra trạng thái bận (Busy).

Chân P3.1 được kéo lên mức cao lần nữa khi việc lập trình kết thúc sẽ chỉ ra trạng thái sẵn sàng (Ready).

Program verify (kiểm tra chương trình): Nếu các bit khóa LB1 và LB2 đã không được lập trình, dữ liệu chương trình có thể đọc ngược về thông qua các đường dữ liệu để kiểm tra:

1. Reset bộ đếm địa chỉ bên trong về 00H để mang RST từ 'L' lên 'H'.
2. Đặt các tín hiệu thích hợp để đọc dữ liệu chương trình và đọc dữ liệu ngõ ra ở các chân của port 1.
3. Đưa một xung đến chân XTAL1 để tăng bộ đếm địa chỉ bên trong.
4. Đọc byte dữ liệu kế tiếp ở các chân của port 1.
5. Lập lại các bước 3 và 4 cho đến khi toàn bộ dải nhớ chương trình được đọc.

Các bit khóa không thể được kiểm tra trực tiếp. Việc kiểm tra các bit khóa sẽ nhận được bằng cách tuân theo các tính chất được cho phép của chúng.

Chip erase (xóa chip): Toàn bộ dải PEROM (2K byte) và hai bit khóa được xóa bằng điện bằng sử dụng tổ hợp thích hợp các tín hiệu điều khiển và bằng cách giữ cho chân P3.2 ở mức thấp trong 10ms. Dải nhớ chương trình được ghi với tất cả các bit điều là 1 trong thao tác xóa chip và phải được thực hiện trước khi bất kỳ byte nhớ không trống nào có thể được lập trình lại.

Reading the signature bytes (đọc các byte chữ ký): Các byte chữ ký được đọc với cùng thủ tục như việc kiểm tra bình thường các vị trí nhớ 000H, 001H, 002H, ngoại trừ các chân P3.3 và chân P3.5 phải được kéo xuống mức logic thấp. Các giá trị được trả về như sau:

(000H) = 1EH chỉ ra được sản xuất bởi Atmel.

(001H) = 21H chỉ ra 89C2051

2.2.2.8 Giao diện lập trình

Mọi mã byte trong mảng Flash được ghi và toàn bộ mảng có thể xóa bỏ bằng cách sử dụng kết hợp thích hợp của các tín hiệu điều khiển. Ghi chu kỳ hoạt động là tự hẹn giờ và sau mỗi lần triển khai sẽ tự động điều chỉnh phù hợp thời gian để hoàn thành.

Các giới hạn trên một số lệnh:

AT89C2051 là một thành viên tiết kiệm và có hiệu quả về giá thành của họ vi điều khiển đang phát triển của Atmel. Chip này chứa 2K bộ nhớ chương trình Flash. Chip này hoàn toàn tương thích với kiến trúc MCS-51 và có thể được lập trình bằng cách sử dụng tập lệnh MCS-51. Tuy nhiên, có vài cân nhắc mà ta phải chú ý khi sử dụng một số lệnh của chip này.

Tất cả các lệnh liên quan đến các hoạt động nhảy và rẽ nhánh sẽ bị giới hạn, chẳng hạn như địa chỉ đích rơi vào trong không gian nhớ của chip, không gian này là 2K byte với AT89C2051. Vấn đề này là trách nhiệm của người lập trình phần mềm.

Thí dụ, lệnh LJMP 7E0H sẽ là lệnh hợp lệ đối với AT89C2051 (có 2K byte bộ nhớ chương trình) trong khi đó lệnh LJMP 900H là lệnh không hợp lệ.

Các lệnh rẽ nhánh

LCALL, LJMP, ACALL, SJMP, SJMP@A+DPTR - Các lệnh rẽ nhánh không điều kiện này sẽ thực thi đúng miễn là người lập trình lưu ý rằng địa chỉ đích rẽ nhánh phải nằm trong giới hạn vật lý của kích thước bộ nhớ chương trình (các vị trí nhớ từ 00H đến 7FFH đối với AT89C2051). Việc vi

phạm các giới hạn không gian vật lý có thể gây ra hành vi không biết được của chương trình.

CJNE [. . .], DJNZ [. . .], JB, JNB, JC, JNC, JBC, JZ, JNZ - Với các lệnh rẽ nhánh có điều kiện này, các quy luật giống như ở trên cũng được áp dụng. Một lần nữa, việc vi phạm các giới hạn bộ nhớ vật lý sẽ làm cho chương trình thực thi không đúng.

Đối với các ứng dụng bao gồm các cách ngắt, các vị trí địa chỉ của chương trình phục vụ ngắt (interrupt service routine) bình thường của cấu trúc họ AT89C2051 được bảo toàn.

Các lệnh liên quan đến MOVX, bộ nhớ dữ liệu

AT89C2051 chứa 128 byte bộ nhớ dữ liệu bên trong (internal data memory). Như vậy trong AT89C2051, kích thước của bộ xếp chồng (stack depth) được giới hạn tới 128 byte, đây là dung lượng của RAM có sẵn. Việc truy cập bộ nhớ bên ngoài không được hỗ trợ trong chip này và việc thực thi chương trình bên ngoài cũng không được hỗ trợ.

Như vậy không có lệnh MOVX [. . .] nào chứa trong chương trình.

Một trình dịch hợp ngữ (assembler) điển hình của 89C51 vẫn dịch các lệnh này, ngay cả khi chúng được viết dưới dạng vi phạm các giới hạn đã đề cập ở trên. Người sử dụng bộ vi điều khiển phải có trách nhiệm phải biết các tính chất vật lý và giới hạn của linh kiện đang được sử dụng và điều chỉnh các lệnh được sử dụng một cách thích hợp.

Các giới hạn trên đây cho ta thấy các khuyết điểm của AT89C2051.

2.2.2.9 Chế độ lập trình Flash

Bảng 2.10 Các chế độ lập trình Flash

Mode		RST/VPP	P3.2/ $\overline{\text{PROG}}$	P3.3	P3.4	P3.5	P3.7
Write Code Data ⁽¹⁾⁽³⁾		12V		L	H	H	H
Read Code Data ⁽¹⁾		H	H	L	L	H	H
Write Lock	Bit - 1	12V		H	H	H	H
	Bit - 2	12V		H	H	L	L
Chip Erase		12V		H	L	L	L
Read Signature Byte		H	H	L	L	L	L

Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL 1 pin.
 2. Chip Erase requires a 10 ms $\overline{\text{PROG}}$ pulse.
 3. P3.1 is pulled Low during programming to indicate RDY/ $\overline{\text{BSY}}$.

Lưu ý:

1. Bộ đếm địa chỉ PEROM bên trong được reset về 000H ở cạnh lên của RST và được tăng bởi xung dương ở chân XTAL 1.
2. Việc xóa chip yêu cầu xung PROG kéo dài 10ms.
3. Chân P3.1 được kéo xuống mức thấp trong thời gian lập trình để chỉ ra READY/BUSY

Write code data: ghi dữ liệu chương trình.

Read code data: đọc dữ liệu chương trình.

Write lock : ghi các bit khóa.

Chip erase : xóa chip.

Read signature byte : đọc byte chữ ký

Bảng 2.11 Các đặc điểm lập trình Flash

Ký hiệu	Thông số	Min	Max	Đơn vị
V _{PP}	Điện áp cho phép lập trình.	11.5	12.5	V
I _{PP}	Dòng điện cho phép lập trình.		250	μA
t _{DVGL}	Thời gian từ lúc dữ liệu đến khi PROG ở mức thấp.	1.0		μs
t _{GHDX}	Thời gian giữ dữ liệu sau khi PROG tích cực.	1.0		μs
t _{EHS}	Thời gian P3.4 (NABLE) từ 'H' lên V _{PP} .	1.0		μs
t _{SHGL}	Thời gian từ lúc thiết lập V _{PP} đến khi PROG ở mức thấp.	10		μs
t _{GHSL}	Thời gian giữa V _{PP} sau khi PROG tích cực.	10		μs
t _{GLGH}	Độ rộng của PROG.	1	110	μs
t _{ELQV}	Thời gian từ lúc ENABLE ở mức thấp cho đến khi dữ liệu có hiệu lực.		1.0	μs
t _{EHQZ}	Thời gian thả nổi dữ liệu sau khi ENABLE tích cực.	0	1.0	μs
t _{GHBL}	Thời gian từ khi PROG ở mức cao cho đến khi BUSY ở mức thấp.		50	ns
t _{WC}	Thời gian của chu kỳ ghi byte.		2.0	ms
t _{BHH}	Trì hoãn từ RDY/BSY đến khi clock tăng.	1.0		μs
t _{HIL}	Thời gian c0lock ở mức cao.	200		ns

T_A = 0⁰C đến 70⁰ C, V_{CC} = 5.0 ± 10%.

Chỉ sử dụng ở chế độ lập trình 12 V.

2.2.2.10 Đặc tính làm việc DC

T = - 40⁰C -> 80⁰C, V_{CC} = 2,7V -> 6V.

Bảng 2.12 Đặc tính làm việc AT89C2051

Kí hiệu	Tham số	Điều kiện	Min	Max	Đơn vị
V _{IL}	Điện áp vào mức thấp		- 0,5	0,2V _{CC} - 0,1	V
V _{IH}	Điện áp vào mức cao	(loại trừ XTAL1, RST)	0,2V _{CC} + 0,9	V _{CC} + 0,5	V
V _{IH1}	Điện áp vào mức cao	(XTAL1, RST)	0,7 V _{CC}	V _{CC} + 0,5	V
V _{OL}	Điện áp ra mức thấp (Port 1, 3)	I _{OL} = 20 mA, V _{CC} = 5V I _{OL} = 10 mA, V _{CC} = 2,7V		0,5	V
V _{OH}	Điện áp ra mức cao (Port 1, 3)	I _{OH} = -80 μA, V _{CC} = 5V ± 10%	2,4		V
		I _{OH} = -30 μA	0,7 V _{CC}		V
		I _{OH} = -12 μA	0,9 V _{CC}		V
I _{IL}	Dòng vào logic 0 (Ports 1, 3)	V _{IR} = 0,45V		- 50	μA
I _{TL}	Dòng chuyển tiếp từ mức 0 → 1 (Ports 1, 3)	V _{IR} = 2V, V _{CC} = 5V ± 10%		- 750	μA
I _{LI}	Dòng vào rò rỉ (Port P1.0, P1.1)	0 < V _m < V _{CC}		± 10	μA
VOS	so sánh độ lệch áp vào	V _{CC} = 5V		20	mV
RRST	Reset điện trở kéo móng		50	300	KΩ
CIO	Chân tụ	f = 1 MHz, T _A = 25° C.		10	pF
I _{CC}	Dòng cung cấp liên thời	Chế độ làm việc, 12MHz, V _{CC} = 6V/3V		15/5,5	mA
		Chế độ nghỉ, 12MHz, V _{CC} = 6V/3V, P1.0 & P1.1 = 0		5/1	mA
	Chế độ power-down	V _{CC} = 6V, P1.0 & P1.1 = 0		100	μA
		V _{CC} = 3V, P1.0 & P1.1 = 0		20	μA

Ghi chú:

Điều kiện để trạng thái ổn định là I phải ở giới hạn ngoài những hạn chế sau :

I_{max} = 20mA

Tổng dòng cực đại của I và các chân ngõ ra là 80mA.

Nếu I vượt quá điều kiện cho phép, V có thể vượt qua các tiêu chuẩn kỹ thuật liên quan của chip. Các chân chip không đảm bảo khi dòng lớn hơn điều kiện cho phép.

V_{cc} nhỏ nhất của chế độ power - down là 2V.

Các ước lượng cực đại tuyệt đối

Tầm nhiệt độ hoạt động: từ -55°C đến $+125^{\circ}\text{C}$.

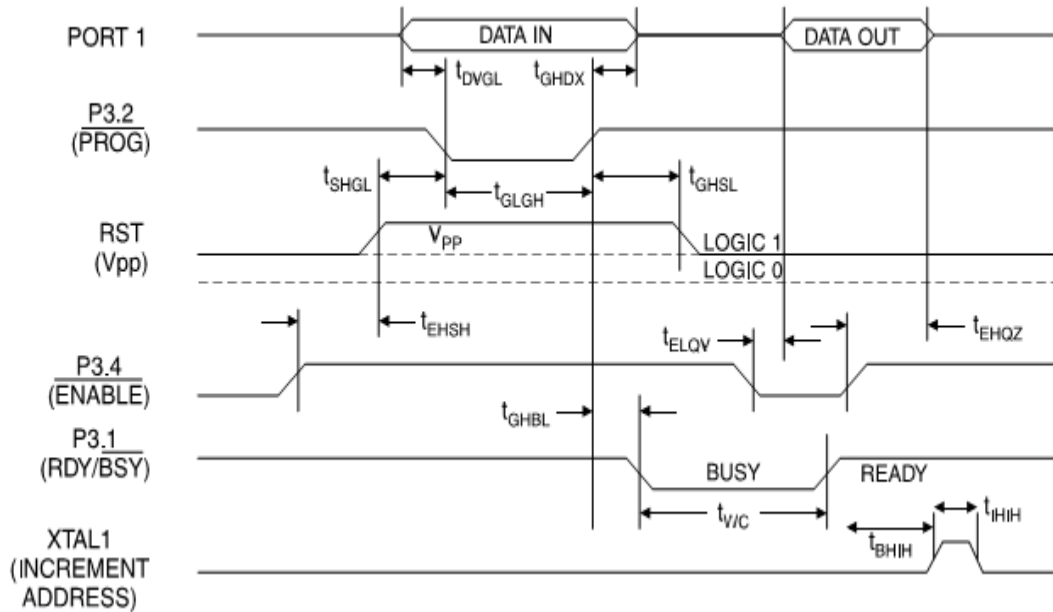
Tầm nhiệt độ tích trữ: từ -66°C đến $+150^{\circ}\text{C}$.

Điện áp trên bất kì chân nào so với đất (GND): -1.0 V đến $+7\text{ V}$.

Điện áp cấp điện cực đại: 6.6 V .

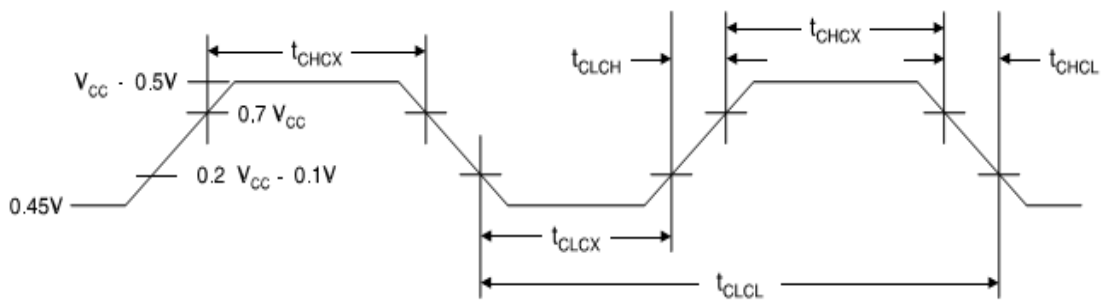
Dòng DC ngõ ra: 25.0 mA .

Các dạng sóng lập trình và kiểm tra Flash



Hình 2.6 Các dạng sóng lập trình và kiểm tra Flash

Dạng sóng mạch kích xung clock bên ngoài



Hình 2.7 Dạng sóng mạch kích xung clock bên ngoài.

Bảng 2.13 Các thông số của mạch kích xung clock bên ngoài

Ký hiệu	Thông số	$V_{CC}=2.7V$ đến $6.0V$		$V_{CC}=4.0V$ đến $6.0V$		Đơn vị
		Min	Max	Min	Max	
$1/t_{CLCL}$	Tần số dao động.	0	12	0	24	MHz
t_{CLCL}	Chu kỳ xung clock.	83.3		41.6		ns
t_{CHCX}	Thời gian mức cao.	30		15		ns
t_{CLCX}	Thời gian mức thấp.	30		15		ns
t_{CLCH}	Thời gian tăng (cạnh lên).		20		20	ns
t_{CHCL}	Thời gian giảm (cạnh xuống).		20		20	ns

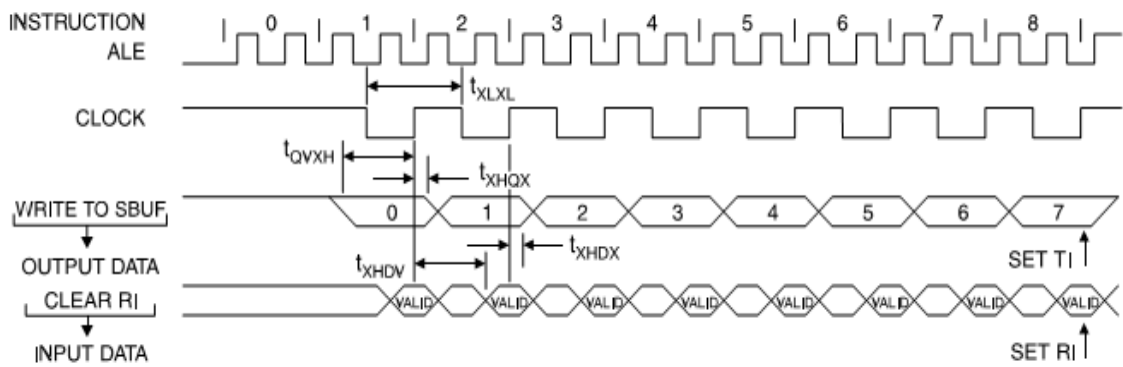
Định thời Port nối tiếp: Điều kiện kiểm tra chế độ thanh ghi dịch

$V_{CC} = 5.0 \pm 20\%$; điện dung tải = 80 pF.

Bảng 2.14 Các điều kiện kiểm tra chế độ định thời thanh ghi dịch

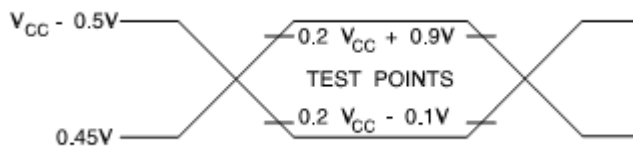
Ký hiệu	Thông số	Dao động 24 MHz		Dao động thay đổi		Đơn vị
		Min	Max	Min	Max	
	Thời gian chu kỳ xung clock port nối tiếp.	1.0		$12t_{CLCL}$		μs
	Thời gian từ lúc thiết lập dữ liệu xuất đến cạnh lên của xung clock	700		$10t_{CLCL}$	- 133	ns
	Thời gian giữ dữ liệu xuất sau cạnh lên của xung clock.	50		$2t_{CLCL}$	- 177	ns
	Thời gian giữ dữ liệu nhập sau cạnh lên của xung clock	0		0		ns
	Thời gian từ cạnh lên xung clock đến khi dữ liệu nhập có hiệu lực.		700		$10t_{CLCL}$	ns - 133

Các dạng sóng định thời chế độ thanh ghi dịch



Hình 2.8 Dạng sóng định thời chế độ thanh ghi dịch.

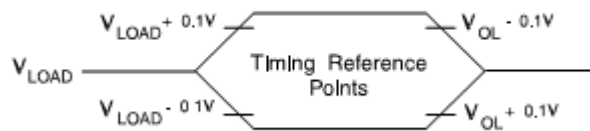
Dạng sóng ngõ vào/ra kiểm tra AC



Hình 2.9 Dạng sóng ngõ vào/ngõ ra kiểm tra AC.

Lưu ý: Các ngõ vào AC trong thời gian kiểm tra được kích ở $(V_{CC} - 0.5)$ V đối với logic 1 và 0.45 V đối với logic 0. Các phép đo định thời được thực hiện ở V_{IHmin} đối với logic 1 và V_{ILmax} đối với logic 0.

Dạng sóng thả nổi

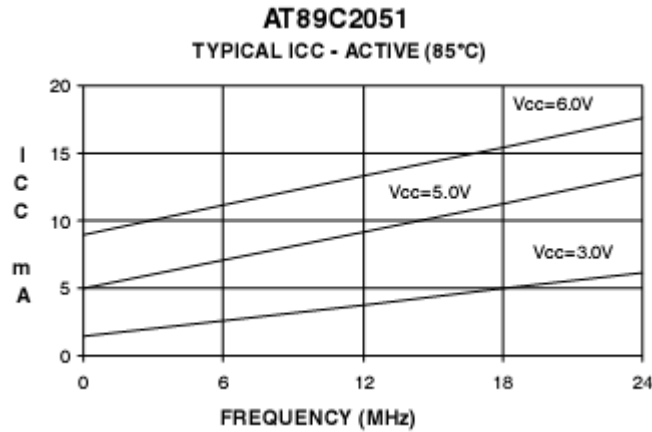


Hình 2.10 Dạng sóng thả nổi.

Timing reference points: các điểm tham chiếu định thời.

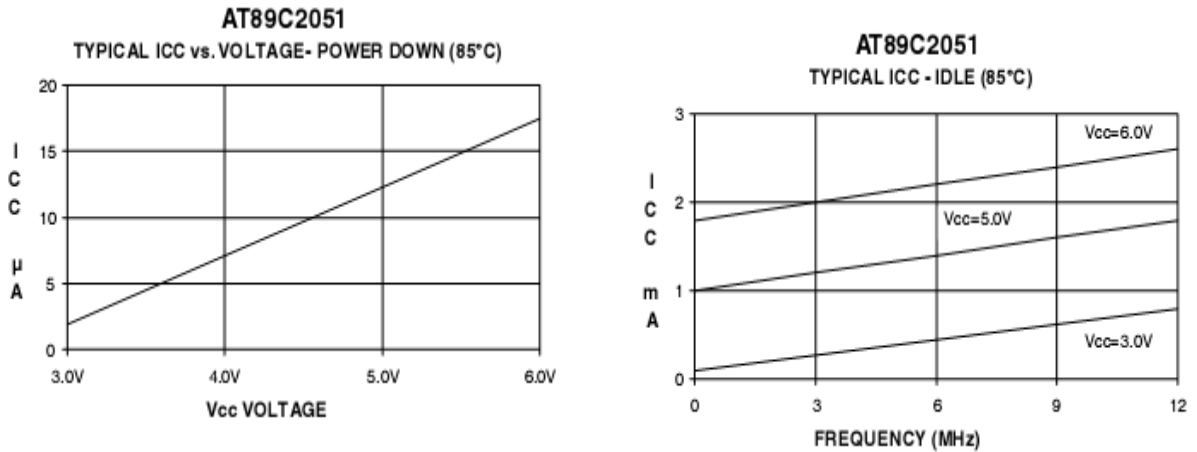
Lưu ý: Đối với mục đích định thời, một chân port sẽ không còn thả nổi khi có sự thay đổi 100mV từ điện áp trên tải. Một chân port bắt đầu thả nổi khi có sự thay đổi 100mV từ mức V_{OH}/V_{OL} (có tải).

I_{CC} ở chế độ tích cực



Hình 2.11 I_{CC} ở chế độ tích cực.

I_{CC} ở chế độ nghỉ và giảm công suất



Hình 2.12: (a) I_{CC} ở chế độ giảm công suất, (b) I_{CC} ở chế độ nghỉ.

2.3 KẾT LUẬN

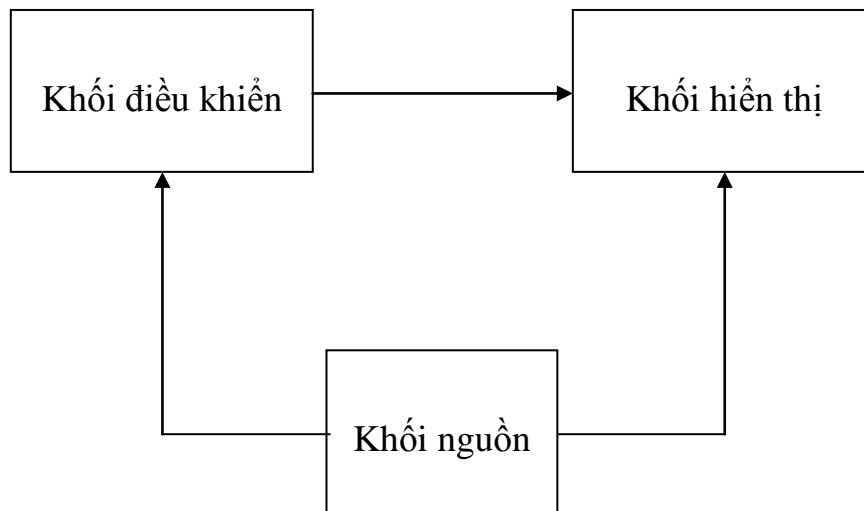
Trong chương 2 này phần đầu em giới thiệu tổng quan về vi điều khiển họ 8051 và một số loại vi điều khiển do các hãng khác nhau sản xuất. Tiếp theo em giới thiệu cụ thể về sơ đồ chân, các thông số kỹ thuật, các chế độ làm việc, lập trình... của vi điều khiển AT89C2051 mà em sử dụng trong phần thiết kế mạch của mình ở chương 3.

Chương 3

XÂY DỰNG MÔ HÌNH HỆ THỐNG ĐIỀU KHIỂN ĐÈN BÁO HIỆU LUỒNG GIAO THÔNG ĐƯỜNG THỦY

3.1 MÔ HÌNH ĐIỀU KHIỂN ĐÈN BÁO HIỆU LUỒNG GIAO THÔNG ĐƯỜNG THỦY

3.1.1 Sơ đồ khối của hệ thống



Hình 3.1 Sơ đồ khối hệ thống

Hệ thống bao gồm khối điều khiển, khối hiển thị và khối nguồn.

- Khối nguồn có nhiệm vụ cung cấp nguồn một chiều ổn định cho khối điều khiển và khối hiển thị.

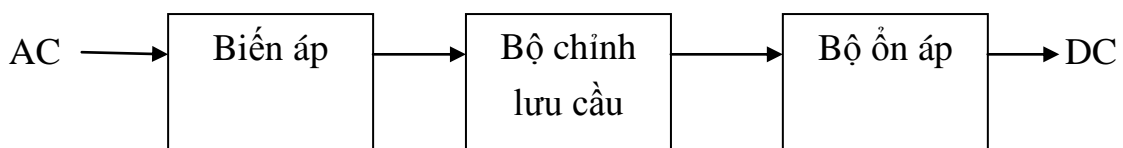
- Khối điều khiển có sử dụng IC AT89C2051 được lập trình để điều khiển đặc tính chớp của đèn báo hiệu luồng giao thông đường thủy.

- Khối hiển thị là đèn tiêu thụ điện áp 12V DC (trong thực tế chính là đèn giao thông đường thủy).

3.2 THIẾT KẾ CÁC KHỐI

3.2.1 Khối nguồn

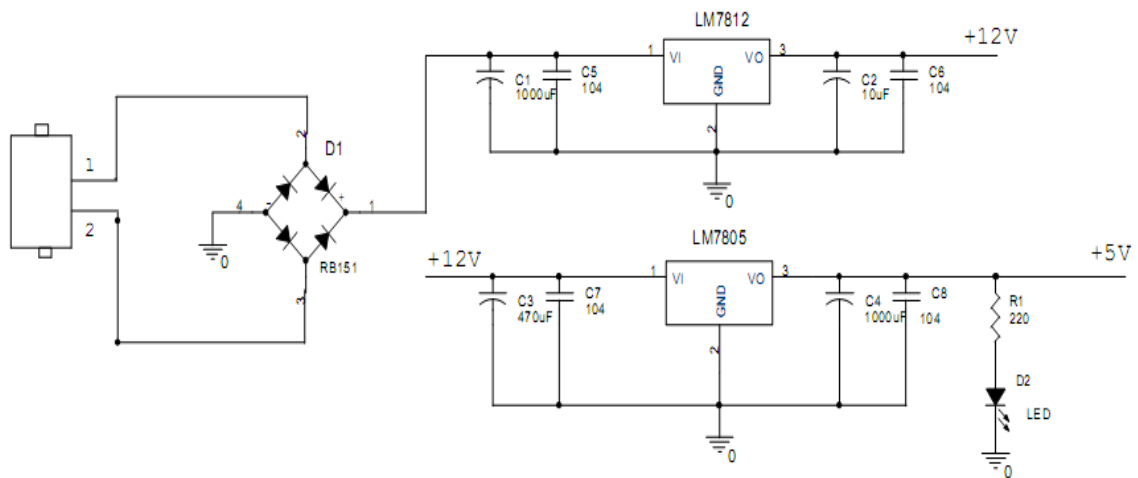
3.2.1.1 Sơ đồ khối



Hình 3.2 Sơ đồ khối mạch nguồn

Điện áp xoay chiều 220V AC qua biến áp được hạ xuống điện áp 12V AC. Sau đó điện áp xoay chiều 12V AC này được đưa qua bộ chỉnh lưu cầu để cho ra điện áp một chiều 12V. Điện áp một chiều được ổn áp qua IC 7812 để đầu ra ta được điện áp một chiều 12V DC ổn định. Trong mạch cần sử dụng điện áp 5V DC để cấp nguồn cho IC AT89C2051, vì thế ta có thể tạo điện áp 5V bằng cách cho nguồn 12V DC qua IC ổn áp 7805.

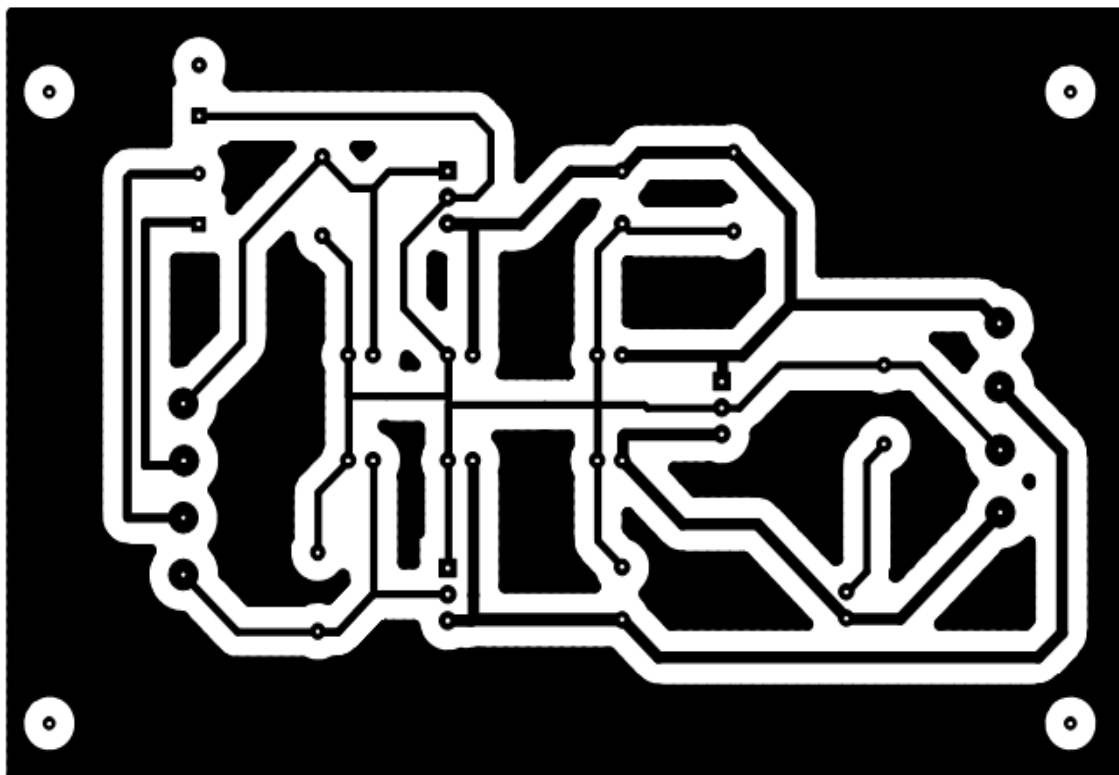
3.2.1.2 Sơ đồ nguyên lý



Hình 3.3 Sơ đồ nguyên lý khối nguồn

Điện áp AC 220V được đưa vào biến áp nguồn cho điện áp ra 12V AC. Điện áp này đưa qua bộ cầu diode RB151 và được lọc qua tụ C1 để tạo ra điện áp 12V DC. Sau đó cho qua IC ổn áp 7812 để tạo ra ngõ ra +12V ổn định cấp cho đầu vào khối hiển thị. Qua IC ổn áp 7805 tạo điện áp 5V DC cấp cho IC vi điều khiển. Led dùng để báo hiệu có nguồn.

3.2.1.3 Sơ đồ mạch in



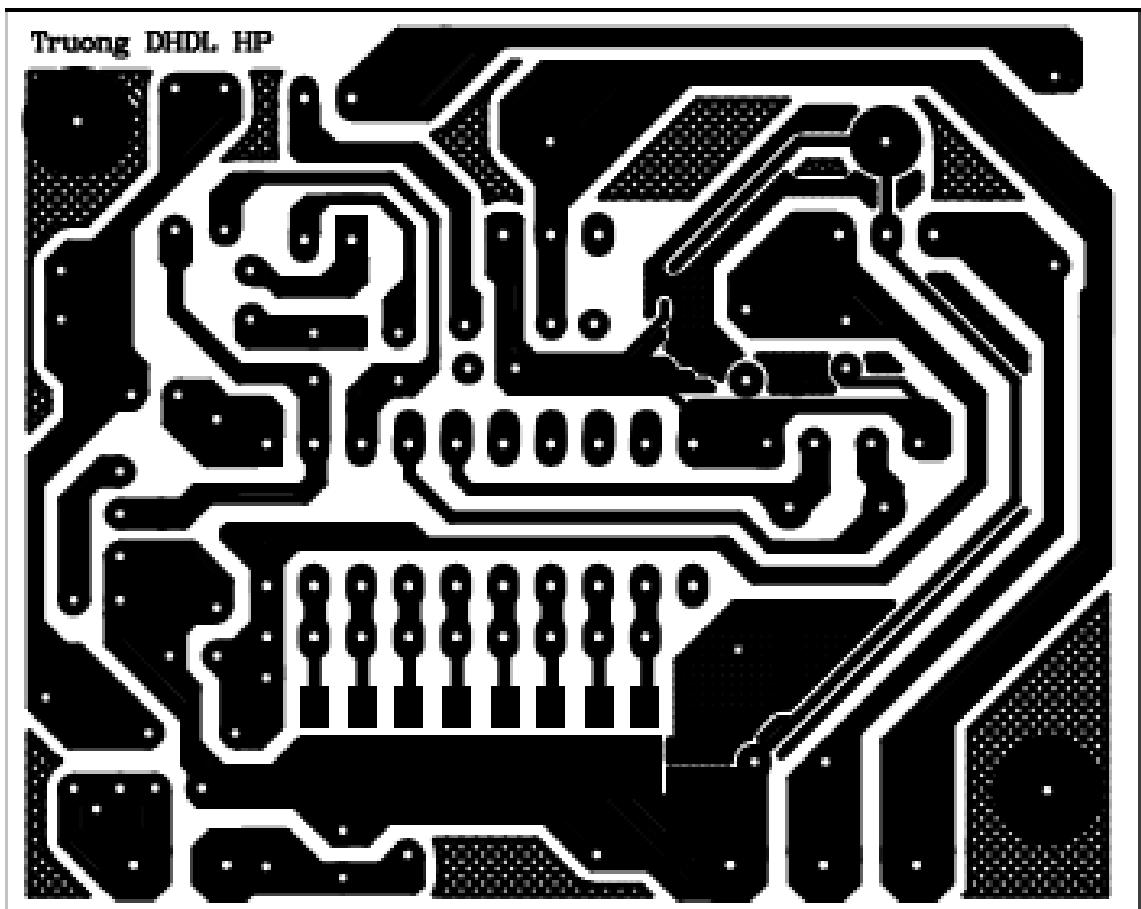
Hình 3.4. Sơ đồ mạch in khối nguồn

3.2.2 Khối điều khiển và hiển thị

3.2.2.1 Sơ đồ mạch nguyên lý

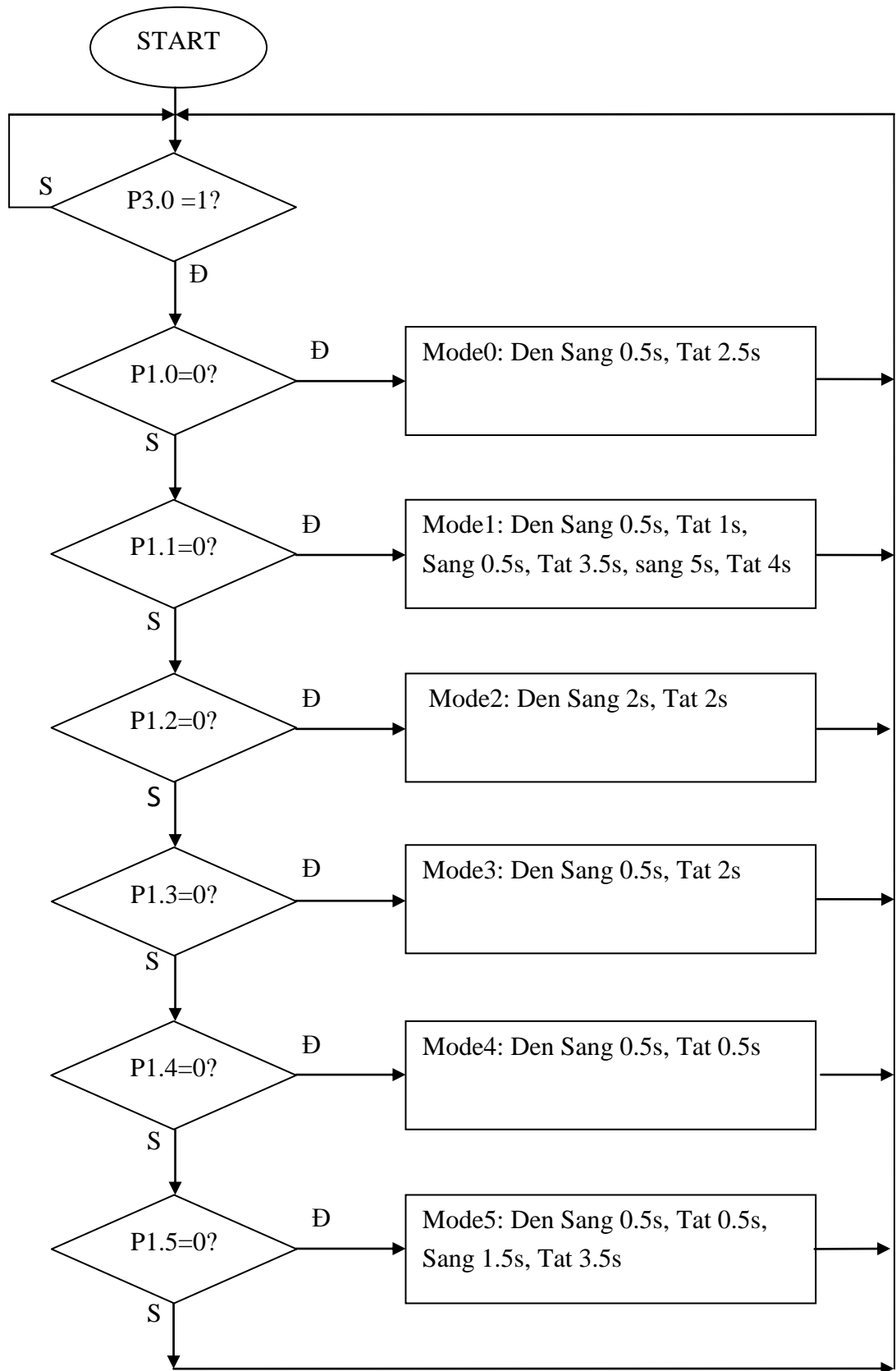
Khi ta chọn đèn chớp sáng theo chế độ nào thì ta sẽ nối chân tương ứng xuống mass để chọn Mode hoạt động. Để IC xuất dữ liệu ra hay không là nhờ chân số 2. Nếu chân số 2 của IC ở mức 0 thì tín hiệu không được xuất ra còn nếu chân số 2 ở mức 1 thì tín hiệu được xuất ra qua chân số 3. Mức logic ở chân số 2 được điều khiển nhờ mắt cảm biến ánh sáng và tranzito C1815. Khi chân 2 ở mức logic 1 tín hiệu từ Mode đã được lập trình được xuất ra tại chân 3 IC, tín hiệu này sẽ điều khiển IC PC817 từ đó điều khiển mạch công suất Darlington làm cho đèn chớp nháy theo yêu cầu.

3.2.2.2 Sơ đồ mạch in



Hình 3.6. Sơ đồ mạch in khối điều khiển và hiển thị

3.3 LƯU ĐỒ THUẬT TOÁN



Trong lưu đồ thuật toán: Khi chương trình bắt đầu sẽ kiểm tra chân số 2 của AT89C2051 (P3.0) nếu $P3.0 = 1$ là sai thì nó sẽ kết thúc chương trình. Nếu $P3.0 = 1$ là đúng thì nó sẽ chạy tiếp chương trình và kiểm tra lần lượt các điều kiện, đúng điều kiện nào thì nó sẽ chạy chương trình tương ứng còn sai sẽ quay lại thực hiện kiểm tra lại điều kiện.

3.4 CHƯƠNG TRÌNH PHẦN MỀM

```
#include <Rc51Regs.inc>
lamp          bit   P3.1;
nolamp        bit   P3.0;
Mode0Enabled  bit   P1.0; /* SFR for P3.3 */
Mode1Enabled  bit   P1.1; /* SFR for P3.4 */
Mode2Enabled  bit   P1.2; /* SFR for P3.5 */
Mode3Enabled  bit   P1.3; //P3.6
Mode4Enabled  bit   P1.4; //P3.7
Mode5Enabled  bit   P1.5;
iDelay equ 25h
org 0000h
ljmp Main
;-----
Main:
jnb nolamp, Quit

M0 :
    jb Mode0Enabled,M1
    lcall Mode0
    ljmp Quit

M1:
    jb Mode1Enabled,M2
    lcall Mode1
    ljmp Quit

M2 :
    jb Mode2Enabled, M3
    lcall Mode2
    ljmp Quit
```

M3:

```
jb Mode3Enabled, M4
lcall Mode3
ljmp Quit
```

M4:

```
jb Mode4Enabled, M5
lcall Mode4
ljmp Quit
```

M5:

```
jb Mode5Enabled,Quit
lcall Mode5
```

Quit:

```
sjmp Main
```

```
ret
```

;-----Che do 0-----Sang 0.5s, tat 2.5s-----

Mode0:

```
mov R5,#05h
clr lamp;
lcall Delay
mov R5,#19h
setb lamp
lcall Delay
```

```
ret
```

;-----Che do 1---Sang 0.5s, Tat 1s, Sang 0.5s, Tat 3.5s, sang 0.5s,
Tat 4s-----

Mode1:

```
clr lamp;
mov R5,#05h
lcall Delay
mov R5,#0Ah
setb lamp;
```

```
lcall Delay
clr lamp;
mov R5,#05h
lcall Delay
setb lamp
mov R5,#23h
lcall Delay
clr lamp
mov R5,#05h
lcall Delay
setb lamp
mov R5,#28h
lcall Delay
ret
```

;-----Che do 2, Sang 2s, Tat 2s-----

Mode2:

```
clr lamp;
mov R5,#14h
lcall Delay
setb lamp;
mov R5,#14h
lcall Delay
ret
```

;-----Che do 3, Sang 0.5s, Tat 2s, -----

Mode3:

```
clr lamp;
mov R5,#05h
lcall Delay
setb lamp;
mov R5,#14h
lcall Delay
ret
```

;-----Che do 4 : sang 0.5s, Tat 0.5s-----

Mode4:

```
    mov R5,#05h
    clr lamp;
    lcall Delay
    setb lamp;
    mov R5,#05h
    lcall Delay
```

ret

;-----Che do 5: sang 0.5s, Tat 0.5s, Sang 1.5s, Tat 3.5s -----

Mode5:

```
    clr lamp;
    mov R5,#05h
    lcall Delay
    setb lamp
    mov R5,#05h
    lcall Delay
    clr lamp;
    mov R5,#0Fh
    lcall Delay
    setb lamp;
    mov R5,#23h
    lcall Delay
```

ret

;-----

Delay: ;(delay 0.1s * R5 voi thach anh 24M)

loop1:

```
    mov R4,#64h
```

loop:

```
    mov R0,#FAh
    mov R1,#FAh
    mov R2,#F9h
    mov R3,#F9h
    djnz R0,$ ; 249 us voi thach anh 24MHZ
```

```
djnz R1,$  
djnz R2,$  
djnz R3,$  
djnz R4,loop  
djnz R5,loop1  
ret  
;-----  
end
```


3.5 KẾT QUẢ THỰC NGHIỆM

Sau khi nghiên cứu lý thuyết về đèn báo hiệu luồng hàng hải và vi điều khiển 8051 ta đã đưa ra được mạch thực nghiệm điều khiển đặc tính chớp nháy của đèn báo hiệu luồng giao thông đường thủy.

Phần thực nghiệm đã lập trình cho vi điều khiển một số chu trình cụ thể như sau:

- Mode0: (P3.0) Sáng 0.5s, tắt 2.5s.
- Mode1: (P3.1) Sáng 0.5s, tắt 1s, sáng 0.5s, tắt 3.5s, sáng 0.5s, tắt 4s.
- Mode2: (P3.2) Sáng 2s, tắt 2s.
- Mode3: (P3.3) Sáng 0.5s, tắt 2.0s.
- Mode4: (P3.4) Sáng 0.5s, tắt 0.5s.
- Mode5: (P3.5) Sáng 0.5s, tắt 0.5s, sáng 1.5s, tắt 3.5s.

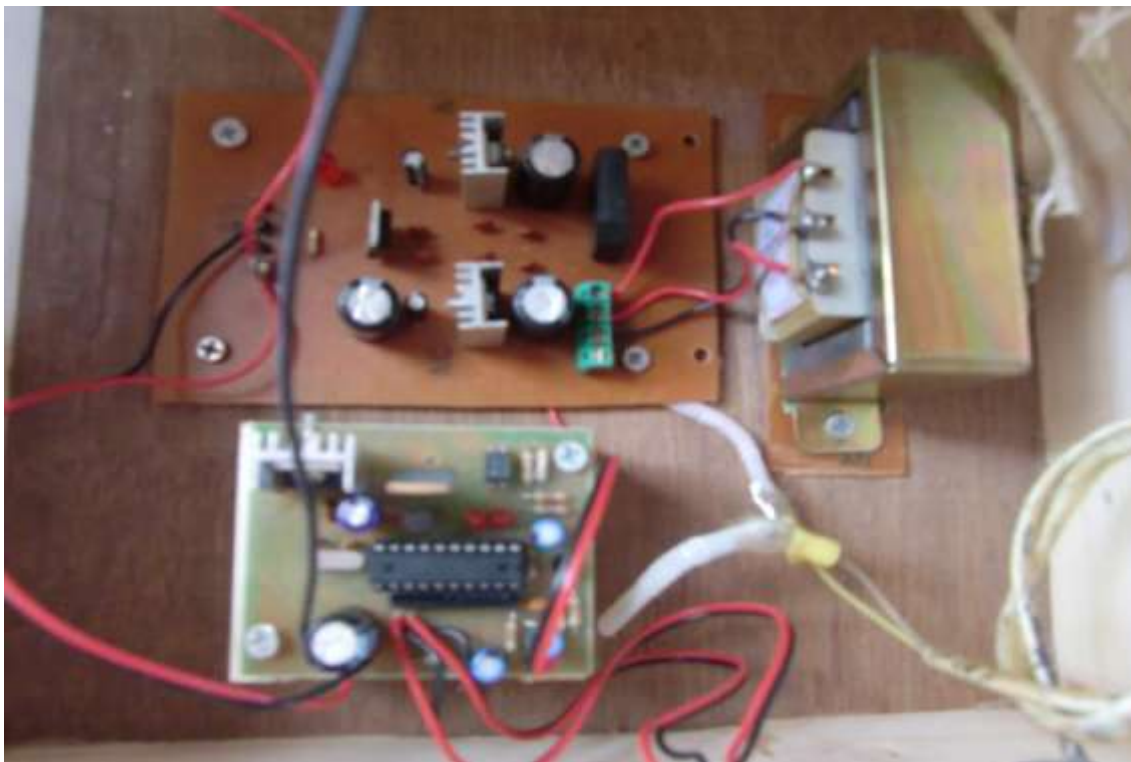
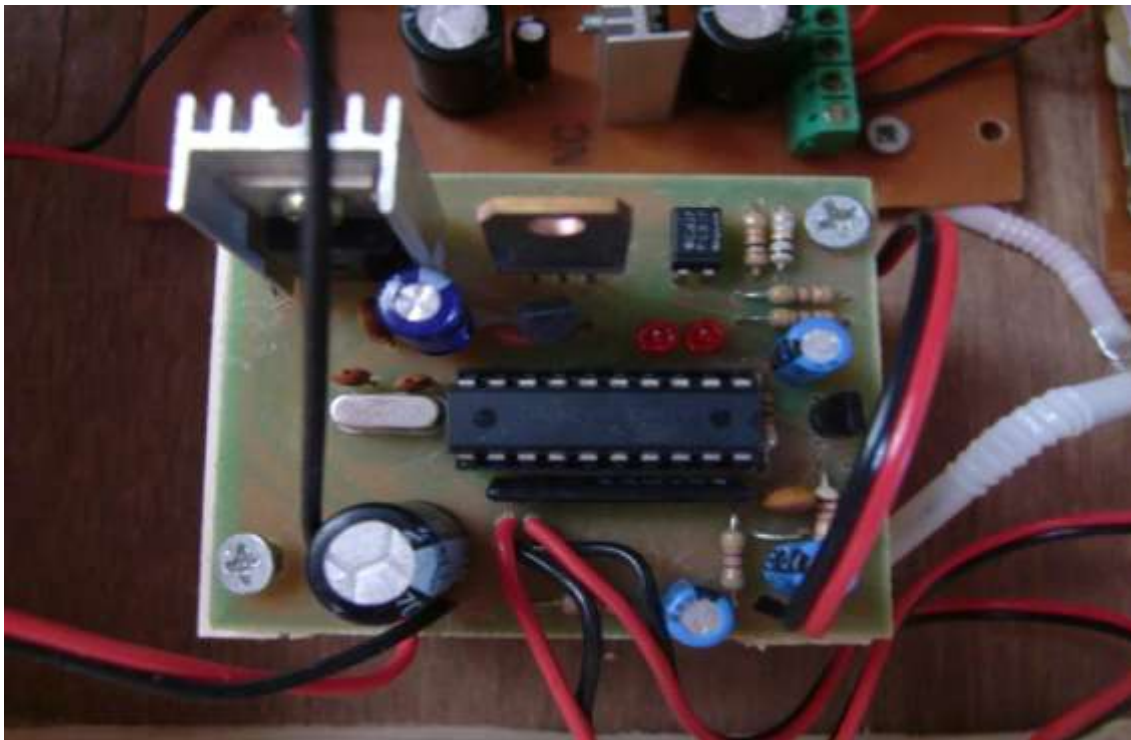
Kết quả là IC vi điều khiển đã điều khiển đặc tính chớp nháy của khối hiển thị theo đúng yêu cầu đặt ra.

Ví dụ:

Khi Mode0 chạy thì đèn sẽ chớp nháy theo chu kỳ là : Sáng 0.5s và tắt 2.5s, đó là báo hiệu phía phải luồng(nếu đèn màu xanh lục), là báo hiệu phía trái luồng (nếu đèn màu đỏ).

Khi Mode1 chạy thì đèn sẽ chớp nháy theo chu kỳ là: Sáng 0.5s, tắt 1s, sáng 0.5s, tắt 3.5s, sáng 0.5s và tắt 4s, đó là báo hiệu luồng chính phía phải (nếu đèn màu đỏ), là báo hiệu luồng chính phía trái (nếu đèn màu xanh lục)...

Một số hình ảnh mạch thực tế





Hình 3.7 Mô hình sản phẩm và các khối bên trong

3.6 KẾT LUẬN

Trong chương 3 em đã xây dựng hệ thống điều khiển đèn báo hiệu luồng giao thông đường thủy.

Với khối nguồn đưa ra điện áp 12VDC và 5VDC cung cấp cho khối hiển thị và khối điều khiển.

Khối điều khiển dùng IC AT89C2051 24PC được lập trình với một số Mode theo quy định của luật giao thông đường thủy.

Khối hiển thị dùng đèn 12V đảm bảo hiển thị đặc tính chớp nháy theo yêu cầu.

Sau khi xây dựng mô hình đã hoạt động tốt với đặc tính chớp nháy ổn định đúng với yêu cầu đề ra. Điều đó chứng tỏ tính đúng đắn, logic giữa lý thuyết và thực tiễn.

KẾT LUẬN

Sau thời gian nghiên cứu và làm đồ án, cùng với sự giúp đỡ tận tình của thầy cô giáo, gia đình và các bạn. Đặc biệt là Thạc sỹ Phạm Đức Thuận em đã hoàn thành nhiệm vụ đồ án của mình.

Qua đồ án em đã thấy được ứng dụng quan trọng của vi điều khiển trong lĩnh vực điều khiển thiết bị điện nói chung và hệ thống đèn báo hiệu luồng giao thông đường thủy nói riêng. Cũng qua đó em đã tích lũy được những kinh nghiệm làm việc quý báu và củng cố thêm kiến thức cho bản thân. (Đó là những kiến thức về vi điều khiển, kinh nghiệm thiết kế mạch, tính chủ động trong công việc...). Do đó mô hình thực nghiệm đã hoàn thành theo đúng kế hoạch và hoạt động tốt.

Mặc dù đã rất cố gắng nhưng trong quá trình làm đồ án tốt nghiệp, do sự hạn chế về thời gian, tài liệu nên không tránh khỏi những thiếu sót. Em rất mong được sự góp ý, chỉ bảo của thầy cô và các bạn để giúp em nâng cao kiến thức, chuyên môn phục vụ tốt cho công việc sau này.

Em xin chân thành cảm ơn !

TÀI LIỆU THAM KHẢO

1. Ngô Hồng Quang, Phan Quốc Thắng (2004), *Cấu trúc lập trình và họ vi điều khiển 8051*, Nhà xuất bản Khoa học và Kỹ thuật.
2. Nguyễn Tăng Cường, Phan Quốc Thắng, Vũ Hữu Nghị (2003), *Máy tính – Cấu trúc và lập trình*, Nhà xuất bản Khoa học và Kỹ thuật.
3. Phạm Minh Hà (1999), *Kỹ thuật mạch điện tử*, Nhà xuất bản Khoa học và Kỹ thuật.
4. Sencer Yeralan, Helen Emery (2000), *Programming and Interfacing the 8051 Microcontroller in C and Assembly*, Rigel Corporation.
5. Myke Predko (1999), *Programming & Customizing the 8051 Microcontroller*, McGraw – Hill.

Một số trang web :

<http://www.diendandientu.com>

<http://www.dientuvietnam.net>

<http://www.msc1.com.vn>

<http://www.AllDataSheet.com>

MỤC LỤC

LỜI MỞ ĐẦU	1
Chương 1: TỔNG QUAN VỀ HỆ THỐNG ĐÈN BÁO HIỆU LUỒNG GIAO THÔNG ĐƯỜNG THỦY	2
1.1. GIỚI THIỆU LUẬT PHÂN LUỒNG HÀNG HẢI	2
1.2 TÍN HIỆU PHÂN LUỒNG HÀNG HẢI	2
1.2.1 Giải thích các từ ngữ sử dụng	2
1.2.2. Các tín hiệu phân luồng	3
1.3 MỘT SỐ LOẠI ĐÈN BÁO HIỆU HÀNG HẢI	9
1.4 KẾT LUẬN	9
Chương 2: TỔNG QUAN VỀ HỌ VI ĐIỀU KHIỂN 8051	10
2.1 TỔNG QUAN VỀ HỌ 8051	10
2.1.1 Tóm tắt lịch sử phát triển họ vi điều khiển 8051	10
2.1.2 Các thành viên khác của họ 8051	11
2.2 KHÁI QUÁT VỀ IC AT89C2051.....	15
2.2.1 Một số đặc tính.....	15
2.2.2 Cấu hình	16
2.3 KẾT LUẬN	33
Chương 3: XÂY DỰNG MÔ HÌNH HỆ THỐNG ĐIỀU KHIỂN ĐÈN BÁO HIỆU LUỒNG GIAO THÔNG ĐƯỜNG THỦY	34
3.2 THIẾT KẾ CÁC KHỐI	34
3.2.1 Khối nguồn.....	34
3.2.2 Khối điều khiển và hiển thị	36
3.3 LƯU ĐỒ THUẬT TOÁN	39
3.4 CHƯƠNG TRÌNH PHẦN MỀM	41
3.5 KẾT QUẢ THỰC NGHIỆM	46
3.6 KẾT LUẬN	48
KẾT LUẬN	49
TÀI LIỆU THAM KHẢO	50