

ĐỀ CƯƠNG CHI TIẾT

ĐIỆN TỬ SỐ

Mã học phần: DEL32021 – Số tín chỉ: 02

Dùng cho (các) ngành: Công nghệ kỹ thuật điện, điện tử

Điều kiện tiên quyết (nếu có): Kỹ thuật mạch điện tử

Hình thức đào tạo: Trực tiếp hoặc trực tuyến

Đơn vị phụ trách: Khoa Điện - Điện tử

1. Mô tả chung về học phần

- Đây là học phần thuộc cơ sở ngành. Nhằm cung cấp kiến thức về phân tích, thiết kế, khảo sát các mạch điện tử số cơ bản.

- Nội dung học phần trình bày về: Đại số Boole, các phương pháp biểu diễn và tối thiểu hóa hàm boole. Phương pháp phân tích và thiết kế mạch tổ hợp. Phương pháp phân tích và thiết kế mạch dãy (Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng)

- Học xong học phần này sinh viên có kiến thức cơ bản về phân tích, thiết kế mạch điện tử số để tiếp tục học được các học phần chuyên ngành tiếp theo.

2. Các chữ viết tắt (nếu có)

[Các chữ viết tắt được sử dụng trong học phần]

...

3. Chuẩn đầu ra của học phần

Mã	Chuẩn đầu ra học phần
a3	Phân tích mạch tổ hợp và mạch dãy (Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng).
b1	Thiết kế mạch tổ hợp và mạch dãy (Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng).
a4	Biết sử dụng các linh kiện để thay thế, nâng cấp trong các mạch số.

4. Giáo trình và tài liệu học tập

Trong quá trình học tập, sinh viên cần phải nghiên cứu các tài liệu học tập sau:

1. Nguyễn Thuý Vân (1999), Kỹ thuật số, NXB Khoa học và kỹ thuật
2. Đặng Văn Chuyét (2005), Kỹ thuật điện tử số, NXB Giáo dục

Trong quá trình học tập sinh viên có thể đọc thêm các tài liệu sau:

3. Đại học Thanh hoa Bắc Kinh(1998), Cơ sở kỹ thuật điện tử số, NXB Khoa học và kỹ thuật
4. VN GUIDE (2000), Kỹ thuật số, NXB Thống kê
5. Nguyễn Thuý Vân(2005), Thiết kế logic mạch số, NXB Khoa học và kỹ thuật

5. Chiến lược học tập

Sinh viên cần tích cực và chủ động tham gia vào quá trình học tập; cần tham gia đầy đủ các giờ học theo quy định, không ngừng phấn đấu để duy trì sự tiến bộ liên tục trong học tập; hoàn thành nhiệm vụ học tập đúng tiến độ.

Để hoàn thành tốt học phần này, sinh viên cần:

- Tham gia đầy đủ các tiết học.
- Chủ động tham gia các thảo luận, đưa ra các câu hỏi liên quan đến vấn đề mà giảng viên nêu ra.
- Tích cực tự học tập ở nhà: Chủ động nghiên cứu tài liệu giáo trình theo nội dung giảng viên yêu cầu. Hoàn thành các bài tập về nhà mà giảng viên giao, ngoài ra sinh viên cần chủ động đọc tài liệu trước ở nhà và các tài liệu tham khảo liên quan đến từng nội dung đã học của môn học.
- Có ý thức trong việc đưa ra các ý kiến phản biện của cá nhân với giảng viên về các vấn đề liên quan đến môn học nếu thấy chưa thoả đáng.
- Chủ động tham khảo thêm kiến thức thực tế về Điện tử số dưới sự hướng dẫn của giảng viên.

6. Nội dung, kế hoạch giảng dạy và đánh giá

Nội dung và kế hoạch giảng dạy, đánh giá	Hoạt động học tập của người học				Chuẩn đầu ra
	Trên lớp	ST	Tự học	SG	
Mở đầu	<ul style="list-style-type: none"> - Giới thiệu chung về học phần, tầm quan trọng và nội dung học phần. Phương thức đánh giá kết quả và tài liệu học tập. - Giải đáp thắc mắc chung về học phần. 	1	Sinh viên nghe, nêu thắc mắc chung về học phần.		
Chương I: Đại số Boole 1.1 Biên và hàm logic 1.2 Các hàm logic căn bản 1.3 Các phương pháp biểu diễn hàm logic 1.4 Các hệ thức cơ bản và hệ quả trong đại số logic 1.5 Hệ hàm đủ	<ul style="list-style-type: none"> - Nêu các vấn đề về Đại số Boole, các hàm logic, phương pháp biểu diễn hàm logic. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 2. 	3	<ul style="list-style-type: none"> - Đọc, chuẩn bị trước nội dung chương 1. - Thảo luận, biểu diễn hàm logic, chứng minh các hệ thức và hệ quả. - Giải quyết những nội dung được giao về nhà. 		a3
Chương II: Tối thiểu hoá hàm Boole 3.1. Khái niệm về tối thiểu hoá 3.2. Các phương pháp tối thiểu hoá	<ul style="list-style-type: none"> - Nêu khái niệm về tối thiểu hàm Boole, các phương pháp tối thiểu. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Chữa bài tập, nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. 	3	<ul style="list-style-type: none"> - Đọc, chuẩn bị trước nội dung chương 2. - Thảo luận, làm bài tập tối thiểu hóa 1 hàm, 1 hệ hàm Boole. 		a3

	- Giao SV chuẩn bị nội dung chương 3.		- Giải quyết những nội dung được giao về nhà		
Chương III: Vi mạch số 3.1 Các họ vi mạch số 3.2 Các thông số kỹ thuật của IC số 3.3 Các mạch ra và bus 3.4 Giao tiếp giữa các IC khác họ	- Nêu các khái niệm về vi mạch số. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Nhận xét vấn đề. - Tổng hợp nội dung của chương. - Giao SV chuẩn bị nội dung chương 4.	1	(1) Đọc, chuẩn bị trước nội dung chương 3. (3) Trình bày, thảo luận các bài 3.1; 3.2; 3.3; 3.4		a4
Chương IV: Thiết kế mạch tổ hợp 4.1 Mô hình toán 4.2 Phương pháp thiết kế 4.3 Thiết kế mạch hai tầng 4.4 Thiết kế mạch nhiều tầng	- Nêu mô hình toán, phương pháp thiết kế mạch tổ hợp. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Nhận xét, tổng hợp vấn đề. Giao bài tập về nhà. Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 5.	3	- Đọc, chuẩn bị trước nội dung chương 4. - Thảo luận, làm bài tập thiết kế mạch 1 tầng và nhiều tầng. - Giải quyết những nội dung được giao về nhà.		b1
Chương V: Các mạch tổ hợp thường gặp - Phân tích mạch tổ hợp 5.1 Bộ so sánh 5.2 Bộ dồn kênh và phân kênh 5.3 Mạch chuyển mã 5.4 Bộ cộng nhị phân một cột số 5.5 Mạch tạo và kiểm tra chẵn lẻ 5.6 Phân tích mạch tổ hợp	- Nêu sơ đồ khối các mạch tổ hợp thường gặp. Phương pháp phân tích mạch tổ hợp. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. - Yêu cầu sinh viên trình bày bài được giao về nhà. Nhận xét, tổng hợp vấn đề. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 6.	3	- Đọc, chuẩn bị trước nội dung chương 5. - Thảo luận, thiết kế các mạch tổ hợp thường gặp. Phân tích mạch tổ hợp. - Giải quyết những nội dung được giao về nhà.		a3
Đánh Giá 1: 50% <i>Phân tích và thiết kế mạch tổ hợp.</i>	Sinh viên phải thiết kế và phân tích được mạch tổ hợp với linh kiện cho trước.	1			a3, a4,b1
Chương VI: Lý thuyết cơ bản về Otomat 6.1 Các khái niệm 6.2 Các phương pháp mô tả Otomat 6.3 Chuyển đổi giữa 2 mô hình Mealy – Moore 6.4 Otomat đồng bộ và không đồng bộ	- Nêu các khái niệm, các phương pháp mô tả Otomat, Otomat đồng bộ và không đồng bộ. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 7.	2	- Đọc, chuẩn bị trước nội dung chương 6. - Thảo luận, biểu diễn Otomat dưới dạng bảng và đồ hình trạng thái. - Chuyển đổi giữa 2 mô hình Mealy-Moore - Giải quyết những nội dung được giao về nhà bài 6.3, 6.4		a3
Chương VII: Các thành phần nhớ cơ bản 7.1 Định nghĩa và phân loại Flip-Flop (FF)	- Nêu định nghĩa và phân loại FF, các loại FF.	4	- Đọc, chuẩn bị trước nội dung chương 7.		a3 a4

7.2 Các FF không đồng bộ 7.3 FF đồng bộ 7.4 Chuyển đổi giữa các loại FF	- Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 8.		- Thảo luận, trình bày các loại FF đồng bộ và không đồng bộ. - Giải quyết những nội dung được giao về nhà bài 7.4.		
Chương VIII: Thiết kế Otomat hữu hạn 8.1 Phương pháp thiết kế 8.2 Tối thiểu hoá trạng thái trong 8.3 Mã hoá trạng thái trong 8.4 Chọn phần tử logic nhớ. Thuật toán xác định hệ phương trình đầu vào kích cho các FF. 8.5 Một số bài toán thiết kế 8.6 Bộ đếm và thanh ghi dịch	- Nêu phương pháp thiết kế Otomat hữu hạn. Nêu các vấn đề về bài toán thiết kế Otomat hữu hạn. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Chữa bài tập, nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương. - Giao SV chuẩn bị nội dung chương 9.	6	- Đọc, chuẩn bị trước nội dung chương 8. - Thảo luận, làm bài tập thiết kế Otomat hữu hạn. - Giải quyết những nội dung được giao về nhà bài 8.5 và 8.6		b1 a4
Chương IX Phân tích Otomat hữu hạn 9.1 Phương pháp phân tích 9.2 Một số bài toán phân tích	- Nêu phương pháp phân tích Otomat hữu hạn. Nêu các vấn đề về bài toán phân tích Otomat hữu hạn. - Chủ trì, đặt câu hỏi cho sinh viên thảo luận. Chữa bài tập, nhận xét, tổng hợp vấn đề. - Yêu cầu sinh viên trình bày bài được giao về nhà. - Tổng hợp lại nội dung của chương.	2	- Đọc, chuẩn bị trước nội dung chương 9. - Thảo luận, làm bài tập phân tích Otomat hữu hạn. - Giải quyết những nội dung được giao về nhà bài 9.2		a3
Đánh giá 2: 50% <i>Phân tích và thiết kế mạch dãy (Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng)</i>	Sinh viên phải phân tích và thiết kế được mạch dãy với linh kiện cho trước (Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng)	1			a3,a4,b1
Tổng số tiết/giờ học		30		120	

ST-Số tiết chuẩn. SG-Số giờ

7. Đánh giá kết quả học tập

Hoạt động đánh giá của học phần gồm:

Phân loại	Phương pháp đánh giá	Tỷ trọng	Chuẩn đầu ra		
			a3	a4	b1
Quá trình	ĐG1. Tự luận	50%	x	x	x
Kết thúc học phần	ĐG2. Tự luận	50%	x	x	x
<i>Tổng cộng:</i>		100%			

- a. Hoạt động đánh giá 1 - Chuẩn đầu ra: A3,A4,B1 - Tỷ lệ: 50% điểm học phần**
- Hình thức đánh giá: Tự luận

- Mô tả bài đánh giá : SV phải thực hiện bài tự luận về phân tích và thiết kế mạch tổ hợp mà GV giao.
- Ma trận đánh giá:

Tiêu chí đánh giá	Khung điểm				
	A	B	C	D	F
	8,5 ÷ 10	7,0 ÷ 8,4	5,5 ÷ 6,9	4,0 ÷ 5,4	< 4,0
a3, a4, b1	<ul style="list-style-type: none"> - Biểu diễn hàm: đúng. - Tối thiểu hóa: đúng, tối ưu. - Tìm phương trình logic: đúng. - Xây dựng sơ đồ logic: đúng, rõ ràng 	<ul style="list-style-type: none"> - Biểu diễn hàm: đúng. - Tối thiểu hóa: đúng, chưa tối ưu. - Tìm phương trình logic: đúng. - Xây dựng sơ đồ logic: đúng, rõ ràng 	<ul style="list-style-type: none"> - Biểu diễn hàm: đúng. - Tối thiểu hóa: đúng. - Tìm phương trình logic: đúng. - Xây dựng sơ đồ logic: Sai 	<ul style="list-style-type: none"> - Biểu diễn hàm: đúng. - Tối thiểu hóa: đúng. - Tìm phương trình logic: Sai. - Xây dựng sơ đồ logic: Sai. 	<ul style="list-style-type: none"> - Biểu diễn hàm: đúng. - Tối thiểu hóa: Sai - Tìm phương trình logic: Sai. - Xây dựng sơ đồ logic: Sai.

Kết quả đánh giá chung:

b. Hoạt động đánh giá 2 - Chuẩn đầu ra: a3,a4,b1 - Tỷ lệ: 50% điểm học phần

- Hình thức đánh giá: Tự luận
- Mô tả bài đánh giá : SV phải thực hiện bài tự luận về phân tích và thiết kế mạch dãy (*Gồm các mạch Otomat hữu hạn, một số hệ Otomat thông dụng*) mà GV giao.
- Ma trận đánh giá:

Tiêu chí đánh giá	Khung điểm				
	A	B	C	D	F
	8,5 ÷ 10	7,0 ÷ 8,4	5,5 ÷ 6,9	4,0 ÷ 5,4	< 4,0
A3	<ul style="list-style-type: none"> - Vẽ sơ đồ logic (hoặc tìm p trình đầu vào kích), xác định t.hiệu vào/ra: đúng. - Tìm p trình chuyển đổi trạng thái: đúng - Lập bảng chuyển đổi trạng thái: đúng. - Xây dựng đồ hình tt: đúng. - Kết luận, vẽ giản đồ thời gian: đúng 	<ul style="list-style-type: none"> - Vẽ sơ đồ logic (hoặc tìm p trình đầu vào kích), xác định t.hiệu vào/ra: đúng. - Tìm p trình chuyển đổi trạng thái: đúng - Lập bảng chuyển đổi trạng thái: đúng. - Xây dựng đồ hình tt: đúng. - Kết luận, vẽ giản đồ thời gian: sai 	<ul style="list-style-type: none"> - Vẽ sơ đồ logic (hoặc tìm p trình đầu vào kích), xác định t.hiệu vào/ra: đúng. - Tìm p trình chuyển đổi trạng thái: đúng - Lập bảng chuyển đổi trạng thái: đúng. - Xây dựng đồ hình tt: sai. - Kết luận, vẽ giản đồ thời gian: sai 	<ul style="list-style-type: none"> - Vẽ sơ đồ logic (hoặc tìm p trình đầu vào kích), xác định t.hiệu vào/ra: đúng. - Tìm p trình chuyển đổi trạng thái: đúng - Lập bảng chuyển đổi trạng thái: đúng - Xây dựng đồ hình tt: sai. - Kết luận, vẽ giản đồ thời gian: sai 	<ul style="list-style-type: none"> - Vẽ sơ đồ logic (hoặc tìm p trình đầu vào kích), xác định t.hiệu vào/ra: đúng. - Tìm p trình chuyển đổi trạng thái: sai - Lập bảng chuyển đổi trạng thái: sai. - Xây dựng đồ hình tt: sai. - Kết luận, vẽ giản đồ thời gian: sai
A4, B1	<ul style="list-style-type: none"> - Lập bảng đổi tr.thái (hoặc vẽ đồ hình tr.thái), x.định loại Otomat: đúng. - Tối thiểu hóa, mã hóa Tr.thái: đúng. 	<ul style="list-style-type: none"> - Lập bảng đổi tr.thái (hoặc vẽ đồ hình tr.thái), x.định loại Otomat: đúng. 	<ul style="list-style-type: none"> - Lập bảng đổi tr.thái (hoặc vẽ đồ hình tr.thái), x.định loại Otomat: đúng. 	<ul style="list-style-type: none"> - Lập bảng đổi tr.thái (hoặc vẽ đồ hình tr.thái), x.định loại 	<ul style="list-style-type: none"> - Lập bảng đổi tr.thái (hoặc vẽ đồ hình tr.thái),

Tiêu chí đánh giá	Khung điểm				
	A	B	C	D	F
	8,5 ÷ 10	7,0 ÷ 8,4	5,5 ÷ 6,9	4,0 ÷ 5,4	< 4,0
	<ul style="list-style-type: none"> - Lập bảng p.trình đầu vào kích: đúng. - Xác định p.trình đầu vào kích: đúng - Xây dựng sơ đồ logic: đúng, rõ ràng 	<ul style="list-style-type: none"> - Tối thiểu hóa, mã hóa Tr.thái: đúng. - Lập bảng p.trình đầu vào kích: đúng. - Xác định p.trình đầu vào kích: đúng - Xây dựng sơ đồ logic: Sai 	<ul style="list-style-type: none"> - Tối thiểu hóa, mã hóa Tr.thái: đúng. - Lập bảng p.trình đầu vào kích: đúng. - Xác định p.trình đầu vào kích: Sai - Xây dựng sơ đồ logic: Sai 	<ul style="list-style-type: none"> Otomat: đúng. - Tối thiểu hóa, mã hóa Tr.thái: đúng. - Lập bảng p.trình đầu vào kích: Sai. - Xác định p.trình đầu vào kích: Sai - Xây dựng sơ đồ logic: Sai 	<ul style="list-style-type: none"> x.định loại Otomat: đúng. - Tối thiểu hóa, mã hóa Tr.thái: Sai. - Lập bảng p.trình đầu vào kích: Sai. - Xác định p.trình đầu vào kích: Sai - Xây dựng sơ đồ logic: Sai

c. Cách tính kết quả học tập chung của học phần

1. Sinh viên phải chuẩn bị bài ở nhà, tích cực tham gia thảo luận ở lớp, nội dung này được tính là điểm quá trình. Điểm quá trình chiếm 30% điểm tổng

2. Sinh viên phải tham gia đầy đủ các đánh giá. Đánh giá nào sinh viên không tham gia hoặc có tham gia nhưng không đạt, được tham gia đánh giá lại vào thời gian học phần sau. Số lần tham gia đánh giá lại không vượt quá 2 lần.

3. Sinh viên vắng mặt quá 20% số giờ của học phần thì điểm tổng 'Đ' của học phần không được công nhận (Đ=0).

4. Điểm đánh giá các chuẩn đầu ra :

$$DG = \frac{DG_1 + DG_2}{2}$$

5. Điểm quá trình : Điểm quá trình được cho căn cứ vào kết quả chuẩn bị bài và điểm hoạt động tích cực trên lớp(các điểm cho này theo thang điểm mười)

$$DQT = \frac{\sum \text{Điểm chuẩn bị bài ở nhà}}{\text{Số lần}} + \frac{\sum \text{Điểm hoạt động tích cực trên lớp}}{\text{Số lần}}$$

6. **Điểm tổng** : Đ = 0,7. DG+0,3.DQT:

7. Sinh viên đạt điểm Đ<5,5 phải học lại học phần này.

8. Các phương tiện, trang thiết bị dạy và học

- Projector để giảng lý thuyết;

9. An toàn của sinh viên và giảng viên

- Cần lưu ý về an toàn cho giảng viên và sinh viên khi thực hiện bài giảng có thiết bị phải tuân thủ theo hướng dẫn sử dụng các thiết bị.

10. Kỷ luật, khiếu nại và hỗ trợ

Trong quá trình học tập sinh viên vi phạm một trong các mục sau sẽ bị trừ điểm hoặc không được dự thi:

- Sinh viên vắng mặt trên lớp quá 20% số giờ quy định của học phần sẽ không được dự thi.
- Tại các hoạt động đánh giá, sinh viên cần thể hiện khả năng hiểu biết và hoàn thành theo đúng yêu cầu của giảng viên đây là cơ sở quan trọng để quyết định kết quả đánh giá.
- Sinh viên bắt buộc phải tham gia tất cả các hoạt động đánh giá thì mới được tổng kết môn học.
- Nếu có vấn đề liên quan đến nội dung môn học sinh viên có thể khiếu nại tới giảng viên, khoa, nhà trường để giải quyết.

Sinh viên gặp bất kỳ khó khăn gì trong quá trình học tập có thể liên hệ trực tiếp với giảng viên, Trưởng khoa/bộ môn, Văn phòng hỗ trợ sinh viên, Phòng Đào tạo, Ban Thanh tra của Nhà trường để được hướng dẫn, hỗ trợ.

**Chủ tịch Hội đồng
xây dựng CTĐT ngành**

Hải Phòng, ngày ... tháng ... năm 20...

Người biên soạn