

BỘ GIÁO DỤC & ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG



**THIẾT KẾ MẠCH CHUYỂN ĐỔI DAC 16 BIT
SỬ DỤNG VI MẠCH TDA 1541**

ĐỒ ÁN TỐT NGHIỆP HỆ ĐẠI HỌC CHÍNH QUY
NGÀNH ĐIỆN TỬ TRUYỀN THÔNG

Hải Phòng – 2016

BỘ GIÁO DỤC & ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG



THIẾT KẾ MẠCH CHUYỂN ĐỔI DAC 16 BIT

SỬ DỤNG VI MẠCH TDA 1541

ĐỒ ÁN TỐT NGHIỆP HỆ ĐẠI HỌC CHÍNH QUY
NGÀNH ĐIỆN TỬ TRUYỀN THÔNG

Sinh viên: Nguyễn Văn Lâm

Giáo viên hướng dẫn: Th.S Đỗ Anh Dũng

Hải Phòng - 2016

CỘNG HÒA XÃ HỘI CHỦ NGHĨA VIỆT NAM
ĐỘC LẬP TỰ DO HẠNH PHÚC

-----o0o-----

BỘ GIÁO DỤC & ĐÀO TẠO
TRƯỜNG ĐẠI HỌC DÂN LẬP HẢI PHÒNG

NHIỆM VỤ ĐỀ TÀI TỐT NGHIỆP

Sinh viên: Nguyễn Văn Lâm

Mã sinh viên: 1212103005

Lớp: ĐT1601

Ngành: Điện Tử Truyền Thông

Tên đề tài: Thiết kế mạch chuyển đổi DAC 16 bit sử dụng vi mạch TDA 1541

NHIỆM VỤ ĐỀ TÀI

1. Nội dung và các yêu cầu cần giải quyết trong nhiệm vụ đề tài tốt nghiệp (về lý luận, thực tiễn, các số liệu tính toán và các bản vẽ).

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. Các số liệu cần thiết để thiết kế, tính toán.

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

3. Địa điểm thực tập tốt nghiệp.

.....

CÁN BỘ HƯỚNG DẪN ĐỀ TÀI TỐT NGHIỆP

Người hướng dẫn thứ nhất

Họ và tên : Đỗ Anh Dũng
Học hàm, học vị : Thạc sĩ
Cơ quan công tác : Đại Học Dân Lập Hải Phòng
Nội dung hướng dẫn : Toàn bộ đề tài

Người hướng dẫn thứ hai

Họ và tên :
Học hàm, học vị :
Cơ quan công tác :
Nội dung hướng dẫn :

Đề tài được giao ngày tháng năm 2016

Yêu cầu phải hoàn thành trước ngày tháng năm 2016

Đã nhận nhiệm vụ Đ. T. T. N
Sinh viên

Đã nhận nhiệm vụ Đ. T. T. N
Cán bộ hướng dẫn Đ. T. T. N

Nguyễn Văn Lâm

Th.S Đỗ Anh Dũng

Hải Phòng, ngàytháng năm 2016

HIỆU TRƯỞNG

GS.TS. NGUYỄN Trần Hữu Nghị

PHẦN NHẬN XÉT TÓM TẮT CỦA CÁN BỘ HƯỚNG DẪN

1. Tinh thần, thái độ của sinh viên trong quá trình thực hiện đồ án tốt nghiệp.

.....

.....

.....

.....

.....

2. Đánh giá chất lượng của Đ. T. T. N (so với nội dung yêu cầu đã đề ra trong nhiệm vụ Đ. T. T. N, trên các mặt lý luận thực tiễn, tính toán các giá trị sử dụng, chất lượng các bản vẽ ...).

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. Cho điểm của cán bộ hướng dẫn:

(Điểm ghi bằng số và chữ)

Ngàythángnăm 2016

Cán bộ hướng dẫn chính

(Họ tên và chữ ký)

NHẬN XÉT ĐÁNH GIÁ CỦA NGƯỜI CHẤM PHẢN BIỆN

1. Đánh giá chất lượng đề tài tốt nghiệp về các mặt thu thập và phân tích số liệu ban đầu, cơ sở lý luận chọn phương pháp tối ưu, cách tính toán chất lượng thuyết minh bản vẽ, giá trị lý luận và thực tiễn đề tài.

This image shows a full page of white paper with horizontal dotted lines, typical of primary school writing paper. The lines are evenly spaced and run across the entire width of the page. There are no margins, text, or other markings present.

2. Cho điểm của cán bộ chấm phản biện.

(Điểm ghi bằng số và chữ)

Ngàythángnăm 2016

Người chấm phản biện

(Ký và ghi rõ họ tên)

MỞ ĐẦU	1
CHƯƠNG 1. BỘ CHUYỂN ĐỔI TƯƠNG TỰ SANG SỐ - ADC.....	2
1.1 Sơ đồ khối.....	2
1.2 Các chỉ tiêu kỹ thuật chủ yếu của ADC.....	3
1.3 Các bước chuyển đổi ADC.....	4
1.4 ADC dạng sóng bậc thang.....	7
1.5 ADC liên tiếp - xấp xỉ.....	10
1.6 ADC nhanh	11
CHƯƠNG 2 CHUYỂN ĐỔI SỐ SANG TƯƠNG TỰ DAC	14
2.1 Độ phân giải	15
2.2 Độ chính xác	16
2.3 Sai số lệch	17
2.4 Thời gian ổn định	17
2.5 Trạng thái đơn điệu	17
2.6 DAC dùng điện trở có trọng số nhị phân và bộ khuếch đại cộng.....	18
2.7 DAC R/2R ladder	20
2.8 DAC với đầu ra dòng	21
2.9 DAC điện trở hình T	23
2.10 DAC dùng điện trở có trọng số nhị phân và bộ khuếch đại cộng	25
2.11 DAC R/2R ladder	27
2.12 DAC với đầu ra dòng	28

2.13 DAC điện trở hình T	30
2.14 Sơ đồ khối chức năng và nhiệm vụ của khối DAC.....	33
CHƯƠNG 3 : THIẾT KẾ VÀ LẮP RÁP MẠCH DAC CHO CÁC THIẾT BỊ ÂM THANH	35
3.0 Giới thiệu về ý tưởng mạch	35
3.1 Mạch nguồn	37
3.2 Mạch ổn áp nguồn 5V DC 1A.....	37
3.3 Mạch nguồn ổn áp 15V DC	41
3.4 Mạch nhận và xử lý tín hiệu đầu vào số	42
3.5 Phân tích cấu tạo và hoạt động của mạch số dùng cs8412	44
3.6 Phân tích cấu tạo và hoạt động của mạch lọc dùng IC SAA7220	51
3.7 Phân tích cấu tạo và hoạt động của mạch chuyển đổi DAC dùng IC TDA1541.....	56
3.8 Mạch khuếch đại đệm tín hiệu đầu ra dùng IC AD711.....	62
3.9 Một số hình ảnh thiết kế và thực tế của mạch.....	66
KẾT LUẬN	69
TÀI LIỆU THAM KHẢO.....	70

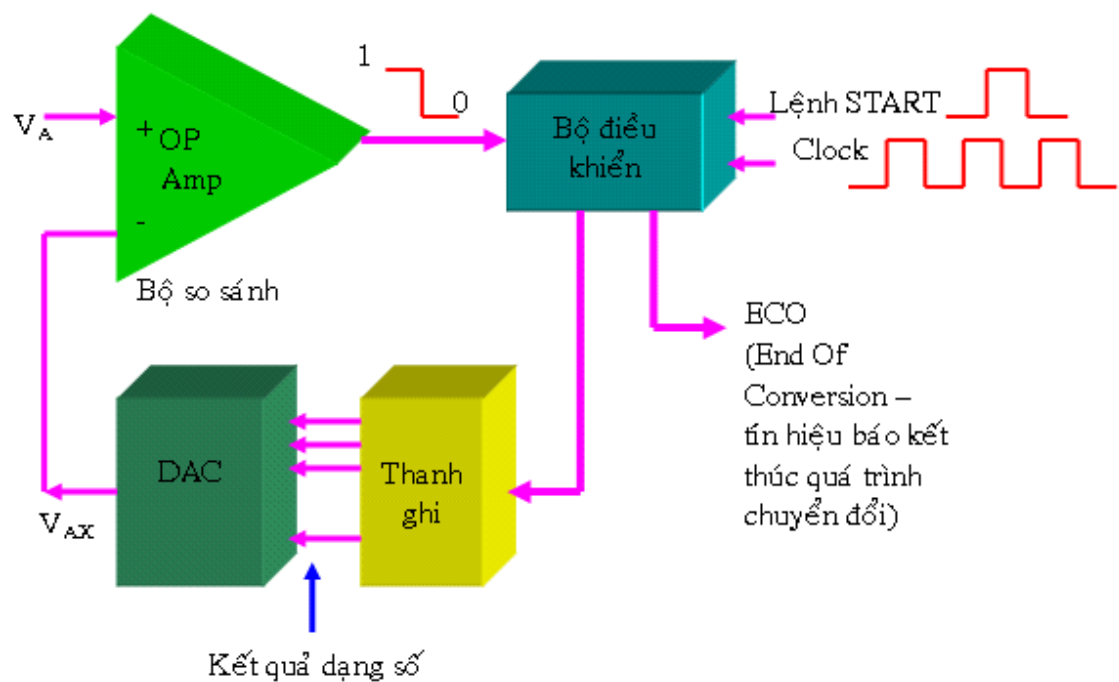
Mở Đầu

Cùng với sự tiến bộ của khoa học và công nghệ, các thiết bị điện tử đang và sẽ tiếp tục được ứng dụng ngày càng rộng rãi và mang lại hiệu quả trong hầu hết các lĩnh vực kinh tế, kỹ thuật cũng như trong đời sống xã hội. Tiếp nhận những thành tựu khoa học đó ngày nay việc gia công và truyền đạt xử lý tín hiệu trong các thiết bị điện tử từ đơn giản đến hiện đại đều dựa trên cơ sở nguyên lý số, vì những thiết bị làm việc trên cơ sở nguyên lý số có những ưu điểm hơn hẳn các thiết bị nguyên lý tương tự, đặc biệt là trong kỹ thuật tính toán kỹ thuật đo lường và điều khiển và đặc biệt hơn với sự giúp đỡ của máy tính được ứng dụng rộng rãi ngày nay. Tuy nhiên tín hiệu tự nhiên bao gồm các đại lượng vật lý, hóa học, sinh học là các đại lượng biến thiên theo thời gian hay nói cách khác nó là đại lượng tương tự, để phối ghép nguồn tín hiệu tương tự với nguồn xử lý số, nghĩa là để xử lý tín hiệu thông qua một hệ thống số ta phải có mạch chuyển đổi tín hiệu từ dạng tương tự sang dạng số ADC, tín hiệu sau khi được chuyển đổi được xử lý qua một hệ thống xử lý tín hiệu số và được trả lại dạng tín hiệu ban đầu, đó là tín hiệu tương tự thông qua mạch chuyển đổi tín hiệu số - tương tự DAC. Ngày nay cùng với sự bùng nổ của công nghệ thông tin máy tính đóng vai trò hết sức to lớn và thâm nhập ngày càng sâu vào đời sống kinh tế, xã hội và đặc biệt góp phần vào việc nghiên cứu phát triển những ngành khoa học mới như hệ thống tự động hóa đo lường và điều khiển bằng máy tính mà ta sẽ đề cập dưới đây. Để mở rộng tầm ứng dụng cũng như khả năng can thiệp sâu của kỹ thuật máy tính vào các lĩnh vực khác nhau. Chúng ta phải có mối quan hệ chặt chẽ giữa chúng, nghĩa là khả năng kết nối máy tính cũng như việc kết nối máy tính với thiết bị ngoại vi, tùy theo yêu cầu và nhiệm vụ cụ thể cũng như vật tư thiết bị có trong tay mà việc thiết kế một hệ thống ghép nối máy tính khác nhau với nhiều mục đích khác nhau cho ta biết được khả năng làm việc, độ chính xác của hệ thống cũng như độ tin cậy của hệ thống.

CHƯƠNG 1. BỘ CHUYỂN ĐỔI TƯƠNG TỰ SANG SỐ – ADC

1.1 SƠ ĐỒ KHỐI:

Bộ chuyển đổi tương tự sang số – ADC (Analog to Digital Converter) lấy mức điện thế vào tương tự sau đó một thời gian sẽ sinh ra mã đầu ra dạng số biểu diễn đầu vào tương tự. Tiến trình biến đổi A/D thường phức tạp và mất nhiều thời gian hơn tiến trình chuyển đổi D/A. Do đó có nhiều phương pháp khác nhau để chuyển đổi từ tương tự sang số. Hình vẽ 1.1 là sơ đồ khối của một lớp ADC đơn giản.



Hình 1.1 Sơ đồ tổng quát của một lớp ADC

Hoạt động cơ bản của lớp ADC thuộc loại này như sau:

- Xung lệnh START khởi động sự hoạt động của hệ thống.
- Xung Clock quyết định bộ điều khiển liên tục chỉnh sửa số nhị phân lưu trong thanh ghi.

- Số nhị phân trong thanh ghi được DAC chuyển đổi thành mức điện thế tương tự V_{AX} .

- Bộ so sánh so sánh V_{AX} với đầu vào tương tự V_A . Nếu $V_{AX} < V_A$ đầu ra của bộ so sánh lên mức cao. Nếu $V_{AX} > V_A$ ít nhất bằng một khoảng V_T (điện thế ngưỡng), đầu ra của bộ so sánh sẽ xuống mức thấp và ngừng tiến trình biến đổi số nhị phân ở thanh ghi. Tại thời điểm này V_{AX} xấp xỉ V_A , giá trị nhị phân ở thanh ghi là đại lượng số tương đương V_{AX} và cũng là đại lượng số tương đương V_A , trong giới hạn độ phân giải và độ chính xác của hệ thống.

- Logic điều khiển kích hoạt tín hiệu ECO khi chu kỳ chuyển đổi kết thúc. Tiến trình này có thể có nhiều thay đổi đối với một số loại ADC khác, chủ yếu là sự khác nhau ở cách thức bộ điều khiển sửa đổi số nhị phân trong thanh ghi.

1.2 CÁC CHỈ TIÊU KỸ THUẬT CHỦ YẾU CỦA ADC

- Độ phân giải.

Độ phân giải của một ADC biểu thị bằng số bit của tín hiệu số đầu ra. Số lượng bit nhiều sai số lượng tử càng nhỏ, độ chính xác càng cao.

- Dải động điện trở đầu vào.

Mức logic của tín hiệu số đầu ra và khả năng chịu tải (nối vào đầu vào).

- Độ chính xác tương đối

Nếu lý tưởng hóa thì tất cả các điểm chuyển đổi phải nằm trên một đường thẳng. Độ chính xác tương đối là sai số của các điểm chuyển đổi thực tế so với đặc tuyến chuyển đổi lý tưởng. Ngoài ra còn yêu cầu ADC không bị mất bit trong toàn bộ phạm vi công tác.

- Tốc độ chuyển đổi.

Tốc độ chuyển đổi được xác định thời gian bởi thời gian cần thiết hoàn thành một lần chuyển đổi A/D. Thời gian này tính từ khi xuất hiện tín hiệu điều khiển chuyển đổi đến khi tín hiệu số đầu ra đã ổn định.

● Hệ số nhiệt độ

Hệ số nhiệt độ là biến thiên tương đối tín hiệu số đầu ra khi nhiệt độ biến đổi 10°C trong phạm vi nhiệt độ công tác cho phép với điều kiện mức tương tự đầu vào không đổi.

● Tỉ số phụ thuộc công suất

Giả sử điện áp tương tự đầu vào không đổi, nếu nguồn cung cấp cho ADC biến thiên mà ảnh hưởng đến tín hiệu số đầu ra càng lớn thì tỉ số phụ thuộc nguồn càng lớn.

● Công suất tiêu hao.

1.3 CÁC BƯỚC CHUYỂN ĐỔI ADC

Quá trình chuyển đổi A/D nhìn chung được thực hiện qua 4 bước cơ bản, đó là lấy mẫu - nhớ mẫu - lượng tử hóa - mã hóa. Các bước đó luôn luôn kết hợp với nhau trong một quá trình thống nhất.

Định lý lấy mẫu

Đối với tín hiệu tương tự V_I thì tín hiệu lấy mẫu V_S sau quá trình lấy mẫu có thể khôi phục trở lại V_I một cách trung thực nếu điều kiện sau đây thỏa mãn:

$$f_s \geq 2f_{\text{Imax}}$$

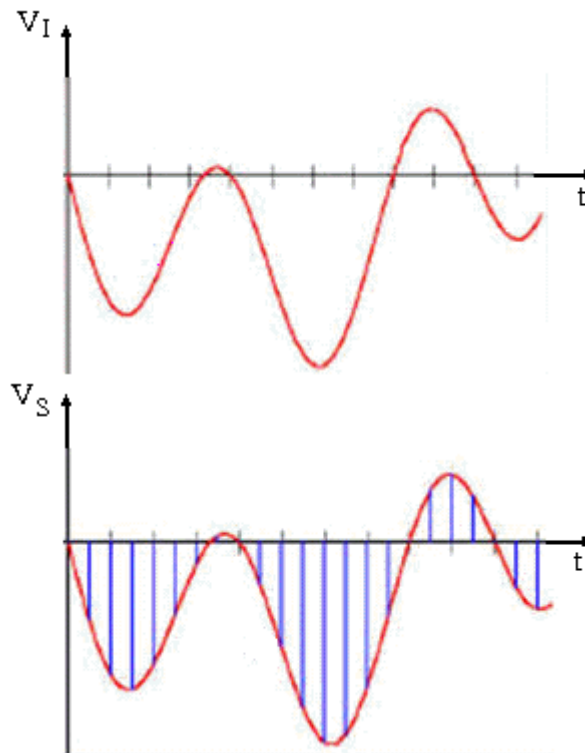
Trong đó f_s : tần số lấy mẫu

f_{Imax} : là giới hạn trên của dải tần số tương tự

Hình 1.1 biểu diễn cách lấy mẫu tín hiệu tương tự đầu vào. Nếu biểu thức trên được thỏa mãn thì ta có thể dùng bộ tụ lọc thông thấp để khôi phục V_I từ V_S .

Vì mỗi lần chuyển đổi điện áp lấy mẫu thành tín hiệu số tương ứng đều cần có một thời gian nhất định nên phải nhớ mẫu trong một khoảng thời gian cần thiết sau mỗi lần lấy mẫu. Điện áp tương tự đầu vào được thực hiện chuyển

đôi A/D trên thực tế là giá trị V_I đại diện giá trị này là kết quả của mỗi lần lấy mẫu.



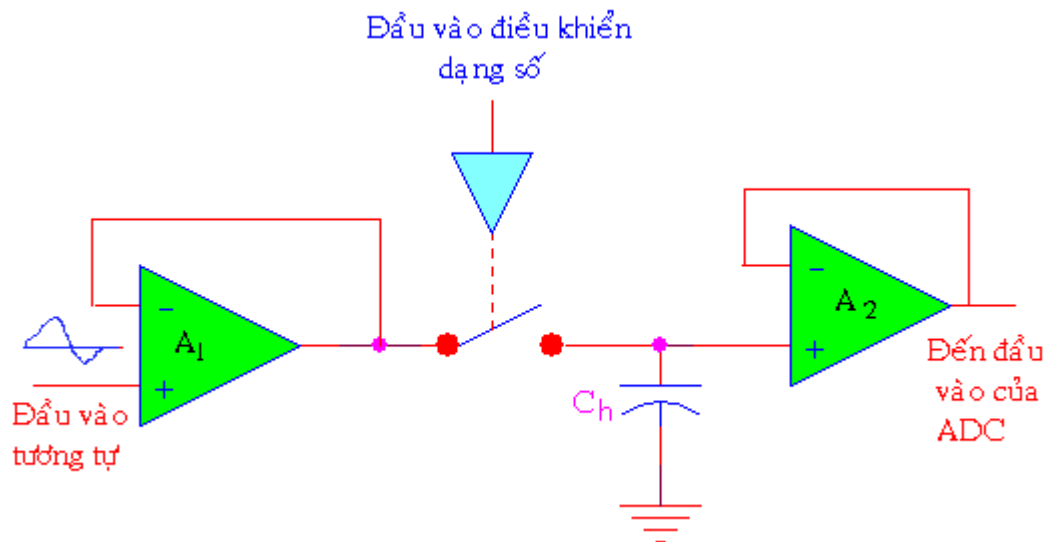
Hình 1.2 Lấy mẫu tín hiệu tương tự đầu vào.

Lượng tử hóa và mã hóa.

Tín hiệu số không những rời rạc trong thời gian mà còn không liên tục trong biến đổi giá trị. Một giá trị bất kỳ của tín hiệu số đều phải biểu thị bằng bội số nguyên lần giá trị đơn vị nào đó, giá trị này là nhỏ nhất được chọn. Nghĩa là nếu dùng tín hiệu số biểu thị điện áp lấy mẫu thì phải bắt điện áp lấy mẫu hóa thành bội số nguyên lần giá trị đơn vị. Quá trình này gọi là lượng tử hóa. Đơn vị được chọn theo qui định này gọi là đơn vị lượng tử, kí hiệu D. Như vậy giá trị bit 1 của LSB tín hiệu số bằng D. Việc dùng mã nhị phân biểu thị giá trị tín hiệu số là mã hóa. Mã nhị phân có được sau quá trình trên chính là tín hiệu đầu ra của chuyển đổi A/D.

Mạch lấy mẫu và nhớ mẫu.

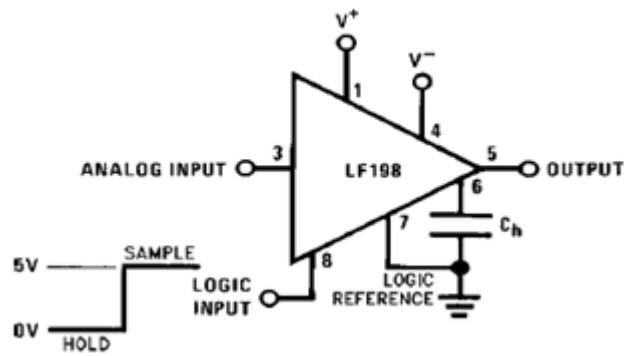
Khi nối trực tiếp điện thế tương tự với đầu vào của ADC, tiến trình biến đổi có thể bị tác động ngược nếu điện thế tương tự thay đổi trong tiến trình biến đổi. Ta có thể cải thiện tính ổn định của tiến trình chuyển đổi bằng cách sử dụng mạch lấy mẫu và nhớ mẫu để ghi nhớ điện thế tương tự không đổi trong khi chu kỳ chuyển đổi diễn ra. Hình 1.3 là một sơ đồ của mạch lấy mẫu và nhớ mẫu.



Hình 1.3 Sơ đồ của mạch lấy mẫu và nhớ mẫu.

Khi đầu vào điều khiển = 1 lúc này chuyển mạch đóng mạch ở chế độ lấy mẫu
 Khi đầu vào điều khiển = 0 lúc này chuyển mạch hở mạch chế độ giữ mẫu
 chuyển mạch được đóng một thời gian đủ dài để tụ C_h nạp đến giá trị dòng điện của tín hiệu tương tự. Bộ khuếch đại đệm A_2 đặt trở kháng cao tại đầu vào nhằm không xả điện thế tụ một cách đáng kể trong thời gian chuyển đổi của ADC do đó ADC chủ yếu sẽ nhận được điện thế DC vào, tức là V_0 .

Trong thực tế người ta sử dụng vi mạch LF198 (hình 1.4) là mạch S/H tích hợp có thời gian thu nhận dữ liệu tiêu biểu là 4ms ứng với $C_h = 1000\text{pF}$, và 20ms ứng với $C_h = 0.01\text{mF}$. Tín hiệu máy tính sau đó sẽ mở chuyển mạch để cho phép C_h duy trì giá trị của nó và cung cấp mức điện thế tương tự tương đối ổn định tại đầu ra A_2 .

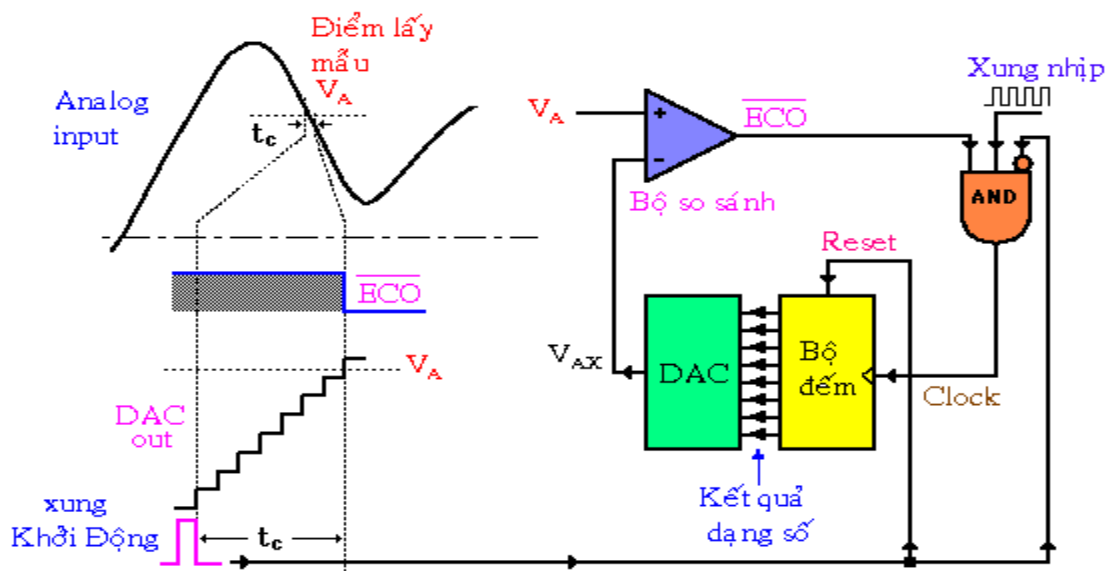


Hình 1.4 Sơ đồ chân của LF198

1.4 ADC DẠNG SÓNG BẬC THANG

Sơ đồ khối

Phiên bản đơn giản nhất của lớp ADC sử dụng bộ đếm nhị phân làm thanh ghi và cho phép xung nhịp đẩy bộ đếm tăng mỗi một bước cho đến khi $V_{AX} > V_A$. Đây gọi là ADC sóng dạng bậc thang vì dạng sóng tại V_{AX} có từng bậc đi lên. Người ta còn gọi là ADC loại bộ đếm.



Hình 1.5 DAC dạng sóng bậc thang

Các thành phần của DAC dạng sóng bậc thang hình 1.5 gồm: một bộ đếm, một DAC, một bộ so sánh tương tự, một cổng NAND 3 ngõ vào điều khiển.

Đầu ra của bộ so sánh dùng làm tín hiệu $\overline{EOC}$ (End Of Conversion – kết thúc chuyển đổi).

Hoạt động của bộ ADC dạng sóng bậc thang

Giả sử V_A , tức mức điện thế cần chuyển đổi là dương thì tiến trình hoạt động diễn ra như sau:

- Xung Khởi Động được đưa vào để Reset bộ đếm về 0. Mức cao của xung Khởi Động cấm không cho xung nhịp đi qua cổng AND vào bộ đếm.
- Nếu đầu của DAC toàn bit 0 thì đầu ra của DAC sẽ là $V_{AX} = 0V$. Vì $V_A > V_{AX}$ nên đầu ra bộ so sánh $\overline{EOC}$ sẽ lên mức cao.
- Khi xung Khởi Động về thấp thì cổng AND cho phép xung nhịp đi qua cổng này và vào bộ đếm.
- Khi giá trị bộ đếm tăng lên thì đầu ra DAC là V_{AX} sẽ tăng mỗi lần mỗi bậc, như minh họa hình 1.5.
- Tiến trình cứ tiếp tục cho đến khi V_{AX} lên đến bậc vượt quá V_A một khoảng $\geq V_T$. Tại thời điểm này ngõ ra của bộ so sánh $\overline{EOC}$ về thấp và cấm không cho xung nhịp đi vào bộ đếm nên bộ đếm sẽ ngừng đếm.

Tiến trình chuyển đổi hoàn tất khi tín hiệu $\overline{EOC}$ chuyển từ trạng thái cao xuống thấp và nội dung của bộ đếm là biểu thị dạng số của điện áp tương tự vào V_A .

Bộ đếm sẽ duy trì giá trị số cho đến khi nào xung Khởi Động kế tiếp vào bắt đầu tiến trình chuyển đổi mới.

Độ phân giải và độ chính xác của ADC dạng sóng bậc thang.

Trong ADC dạng sóng bậc thang có nhiều yếu tố ảnh hưởng đến sai số của quá trình chuyển đổi như: kích cỡ bậc thang, tức độ phân giải của DAC cài trong đơn vị nhỏ nhất. Nếu giảm kích cỡ bậc thang ta có thể hạn chế bớt sai số nhưng luôn có khoảng cách chênh lệch giữa đại lượng thực tế và giá trị gán cho nó. Đây gọi là sai số lượng tử. Cũng như trong DAC, độ chính xác không ảnh hưởng đến độ phân giải nhưng lại tùy thuộc vào độ chính xác của linh

kiện trong mạch như: bộ so sánh, điện trở chính xác và chuyển mạch dòng của DAC, nguồn điện quy chiếu,...Mức sai số = 0.01% giá trị cực đại (đầy thang) cho biết kết quả ra từ ADC có thể sai biệt một khoảng như thế, do các linh kiện không lý tưởng.

Thời gian chuyển đổi.

Thời gian chuyển đổi là khoảng thời gian giữa điểm cuối của xung khởi động đến thời điểm kích hoạt đầu ra của $\overline{EOC}$. Bộ đếm bắt đầu đếm từ 0 lên cho đến khi V_{AX} vượt quá V_A , tại thời điểm đó $\overline{EOC}$ xuống mức thấp để kết thúc tiến trình chuyển đổi. Như vậy giá trị của thời gian chuyển đổi t_C phụ thuộc vào V_A . Thời gian chuyển đổi cực đại xảy ra khi V_A nằm ngay dưới bậc thang cao nhất. Sao cho V_{AX} phải tiến lên bậc cuối cùng để kích hoạt $\overline{EOC}$.

Với bộ chuyển đổi N bit, ta có:

$$t_C(\max) = (2^N - 1) \text{ chu kỳ xung nhịp}$$

ADC ở hình 1.5 sẽ có thời gian chuyển đổi cực đại

$$t_C(\max) = (2^{10} - 1) \times 1\text{ms} = 1023\text{ms}$$

Đôi khi thời gian chuyển đổi trung bình được quy định bằng $\frac{1}{2}$ thời gian chuyển đổi cực đại.

Với bộ chuyển đổi dạng sóng bậc thang, ta có:

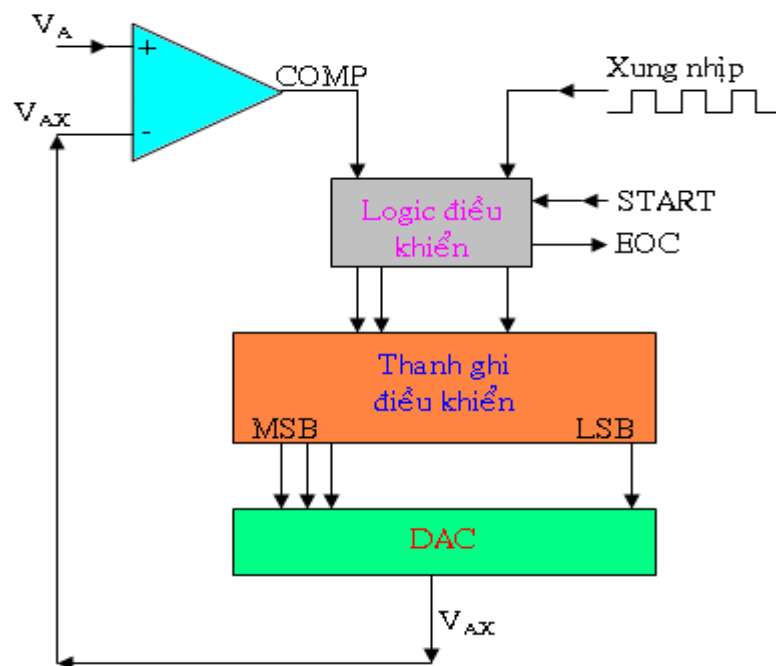
$$t_C(\text{avg}) = \frac{t_C(\max)}{2} \approx 2^{N-1} \text{ chu kỳ xung nhịp}$$

Nhược điểm của ADC dạng sóng bậc thang là thời gian chuyển đổi tăng gấp đôi với từng bit thêm vào bộ đếm. Do vậy ADC loại này không thích hợp với những ứng dụng đòi hỏi phải liên tục chuyển đổi một tín hiệu tương tự thay đổi nhanh thành tín hiệu số. Tuy nhiên với các ứng dụng tốc độ chậm thì bản chất tương đối đơn giản của ADC dạng sóng bậc thang là một ưu điểm so với các loại ADC khác.

1.5 ADC LIÊN TIẾP - XẤP XỈ

Bộ chuyển đổi liên tiếp - xấp xỉ (Successive Approximation Converter-SAC) là một trong những loại ADC thông dụng nhất. SAC có sơ đồ phức tạp hơn nhiều so với ADC dạng sóng bậc thang. Ngoài ra SAC còn có giá trị t_C cố định, không phụ thuộc vào giá trị của đầu vào tương tự.

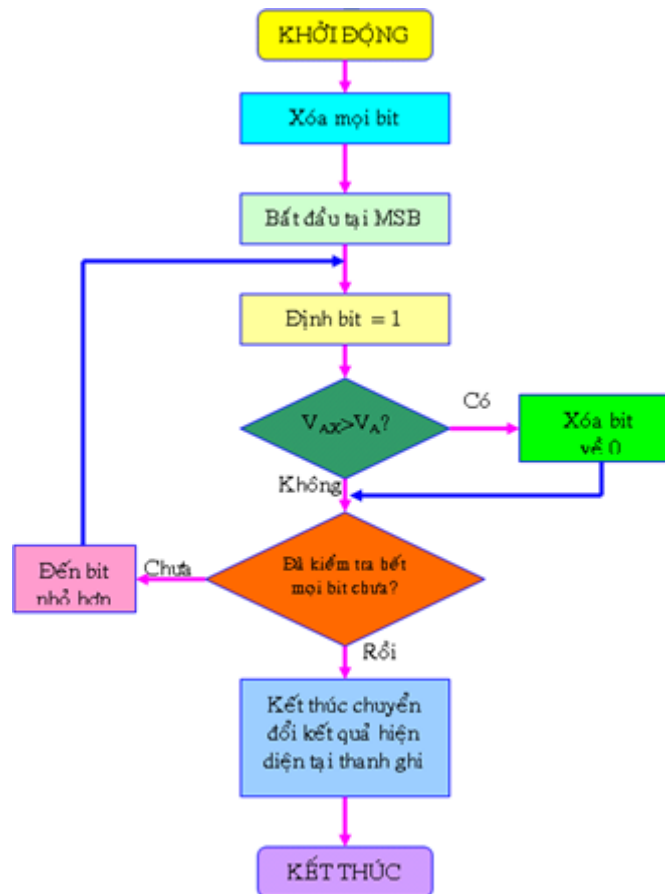
Hình 1.6 là một cấu hình cơ bản của SAC, tương tự cấu hình của ADC dạng sóng bậc thang. Tuy nhiên SAC không sử dụng bộ đếm cung cấp đầu vào cho DAC mà thay vào đó là thanh ghi. Logic điều khiển sửa đổi nội dung lưu trên thanh ghi theo từng bit một cho đến khi dữ liệu ở thanh ghi biến thành giá trị số tương đương với đầu vào tương tự V_A trong phạm vi độ phân giải của bộ chuyển đổi.



Hình 1.6 Sơ đồ khối ADC liên tiếp xấp xỉ.

Hoạt động của ADC liên tiếp – xấp xỉ như sau:

Mạch ADC hoạt động theo lưu đồ hình 1.7.

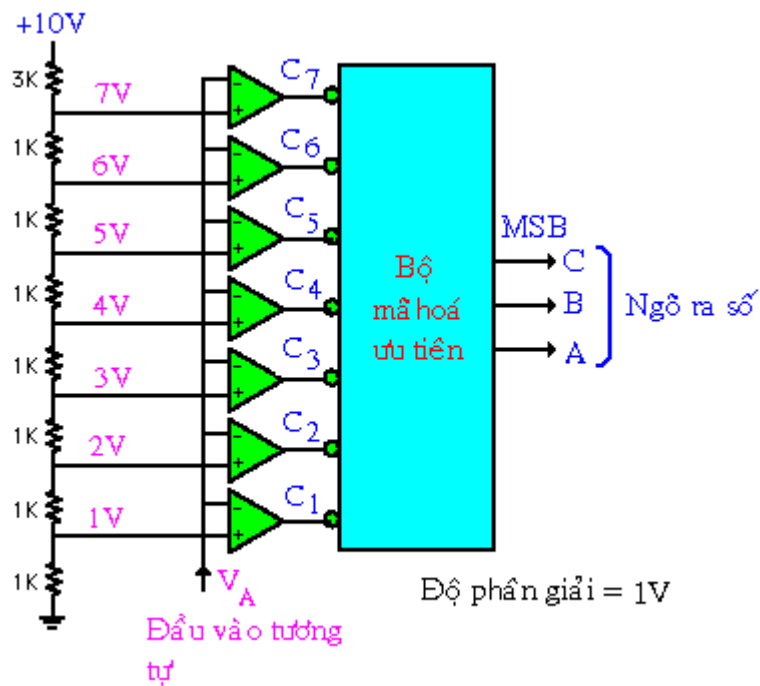


Hình 1.7 Lưu đồ hoạt động

Chúng ta có thể giải thích hoạt động của ADC này bằng cách dựa vào lưu đồ.

1.6 ADC NHANH

Bộ chuyển đổi nhanh (flash converter) là ADC tốc độ cao nhất hiện nay có mặt trên thị trường, nhưng sơ đồ mạch phức tạp hơn các loại khác. Như vậy số lượng bộ so sánh quá lớn đã giới hạn kích cỡ của ADC nhanh.



Hình 1.8 Là sơ đồ của một ADC nhanh

ADC nhanh ở hình 1.8 có độ phân giải 3 bit kích thước bậc thang là 1V. Bộ chia điện thế thiết lập mức quy chiếu cho từng bộ so sánh để có được 7 mức ứng với 1V (trọng số của LSB), 2V, 3V, ...7V (đầy thang). Đầu vào tương tự V_A được nối đến đầu vào còn lại của từng bộ so sánh.

Với $V_A < 1V$ thì tất cả đầu ra của bộ so sánh đều lên mức cao. Với $V_A > 1V$ thì từ một đầu ra trở lên sẽ xuống mức thấp. Đầu ra của bộ so sánh được đưa vào bộ mã hoá ưu tiên tích cực ở mức thấp sinh đầu ra ứng với đầu ra có số thứ tự cao nhất ở mức thấp của bộ so sánh. Lý luận tương tự ta sẽ có được bảng giá trị như bảng 1.1a

Bảng 1.1a Bảng sự thật của ADC nhanh 3 bit

Đầu vào tương tự	Ngõ ra của bộ so sánh							Ngõ ra số		
V_A	C1	C2	C3	C4	C5	C6	C7	C	B	A
0-1V	1	1	1	1	1	1	1	0	0	0
1-2V	0	1	1	1	1	1	1	0	0	1
2-3V	0	0	1	1	1	1	1	0	1	0
3-4V	0	0	0	1	1	1	1	0	1	1
4-5V	0	0	0	0	1	1	1	1	0	0
5-6V	0	0	0	0	0	1	1	1	0	1
6-7V	0	0	0	0	0	0	1	1	1	0
>7V	0	0	0	0	0	0	0	1	1	1

ADC nhanh có độ phân giải 1V vì đầu vào tương tự phải thay đổi mỗi lần 1V mới có thể đưa đầu ra số lên bậc kế tiếp. Muốn có độ phân giải tinh hơn thì phải tăng tổng số mức điện thế vào (nghĩa là sử dụng nhiều điện trở chia thế hơn) và tổng số bộ so sánh. Nói chung ADC nhanh N bit thì cần $2^N - 1$ bộ so sánh, 2^N điện trở, và logic mã hoá cần thiết.

Thời gian chuyển đổi

Bộ chuyển đổi nhanh không cần thiết tín hiệu xung nhịp vì tiến trình này xảy ra liên tục. Khi giá trị đầu vào thay đổi thì đầu ra của bộ so sánh sẽ thay đổi làm cho ngõ ra của bộ mã hóa thay đổi theo. Như vậy thời gian chuyển đổi là thời gian cần thiết để xuất hiện một đầu ra số mới đáp lại một thay đổi ở V_A . Thời gian chuyển đổi chỉ phụ thuộc vào khoảng trễ do truyền của bộ so sánh và bộ mã hóa. Vì vậy mà ADC nhanh có thời gian chuyển đổi vô cùng ngắn.

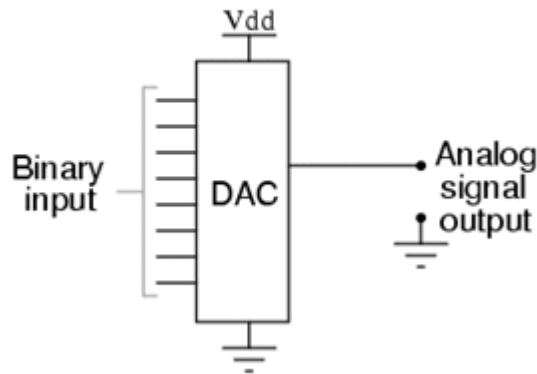
CHƯƠNG II- CHUYỂN ĐỔI SỐ SANG TƯƠNG TỰ DAC

Trong kỹ thuật số, ta thấy đại lượng số có giá trị xác định là một trong hai khả năng là 0 hoặc 1, cao hay thấp, đúng hoặc sai, vv... Trong thực tế chúng ta thấy rằng một đại lượng số (chẳng hạn mức điện thế) thực ra có thể có một giá trị bất kỳ nằm trong khoảng xác định và ta định rõ các giá trị trong phạm vi xác định sẽ có chung giá trị dạng số.

Ngược lại trong kỹ thuật tương tự đại lượng tương tự có thể lấy giá trị bất kỳ trong một khoảng giá trị liên tục. Và điều quan trọng hơn nữa là giá trị chính xác của đại lượng tương tự là yếu tố quan trọng.

Hầu hết trong tự nhiên đều là các đại lượng tương tự như nhiệt độ, áp suất, cường độ ánh sáng, ... Do đó muốn xử lý trong một hệ thống kỹ thuật số, ta phải chuyển đổi sang dạng đại lượng số mới có thể xử lý và điều khiển các hệ thống được. Và ngược lại có những hệ thống tương tự cần được điều khiển chúng ta cũng phải chuyển đổi từ số sang tương tự. Trong phần này chúng ta sẽ tìm hiểu về quá trình chuyển đổi từ số sang tương tự -DAC (Digital to Analog Converter).

Chuyển đổi số sang tương tự là tiến trình lấy một giá trị được biểu diễn dưới dạng mã số (digital code) và chuyển đổi nó thành mức điện thế hoặc dòng điện tỉ lệ với giá trị số. *Hình 2.1* minh họa sơ đồ khối của một bộ chuyển đổi DAC.



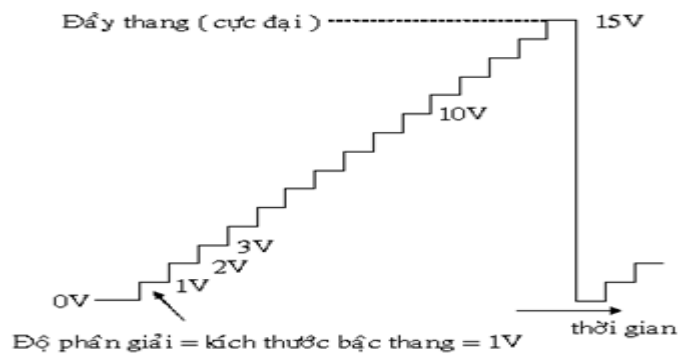
Hình 2.1 Sơ đồ khối của một DAC

2.1 ĐỘ PHÂN GIẢI

Độ phân giải (resolution) của bộ biến đổi DAC được định nghĩa là thay đổi nhỏ nhất có thể xảy ra ở đầu ra tương tự bởi kết quả của một thay đổi ở đầu vào số.

Độ phân giải của DAC phụ thuộc vào số bit, do đó các nhà chế tạo thường ấn định độ phân giải của DAC ở dạng số bit. DAC 10 bit có độ phân giải tinh hơn DAC 8 bit. DAC có càng nhiều bit thì độ phân giải càng tinh hơn.

Độ phân giải luôn bằng trọng số của LSB còn gọi là kích thước bậc thang (step size), vì đó là khoảng thay đổi của V_{out} khi giá trị của đầu vào số thay đổi từ bước này sang bước khác.



Hình 2.2 Dạng sóng bậc thang của 1 DAC

Dạng sóng bậc thang *hình 2.2* có 16 mức với 16 trạng thái đầu vào nhưng chỉ có 15 bậc giữa mức 0 và mức cực đại. Với DAC có N bit thì tổng số mức khác nhau sẽ là 2^N và tổng số bậc sẽ là $2^N - 1$.

Do đó độ phân giải bằng với hệ số tỷ lệ trong mối quan hệ giữa đầu vào và đầu ra của DAC.

Đầu ra tương tự = K x đầu vào số

Với K là mức điện thế (hoặc cường độ dòng điện) ở mỗi bậc.

Như vậy ta có công thức tính độ phân giải như sau:

$$\text{Độ phân giải} = K = \frac{A_{fs}}{(2^N - 1)}$$

Với A_{fs} là đầu ra cực đại (đầy thang)

N là số bit

Nếu tính theo phần trăm ta có công thức như sau:

$$\% \text{ độ phân giải} = \frac{\text{kích thước bậc thang}}{\text{Đầu ra cực đại (đầy thang)}} \times 100\%$$

2.2 ĐỘ CHÍNH XÁC

Có nhiều cách đánh giá độ chính xác có hai cách thông dụng nhất là sai số toàn thang (full scale error) và sai số tuyến tính (linearity error) thường được biểu diễn ở dạng phần trăm đầu ra cực đại (đầy thang) của bộ chuyển đổi.

Sai số toàn thang là khoảng lệch tối đa ở đầu ra DAC so với giá trị dự kiến lý tưởng được biểu diễn ở dạng phần trăm.

Sai số tuyến tính là khoảng lệch tối đa ở kích thước bậc thang so với kích thước bậc thang lý tưởng.

Điều quan trọng của một DAC là độ chính xác và độ phân giải phải tương thích với nhau.

2.3 SAI SỐ LỆCH

Theo lý tưởng thì đầu ra của DAC sẽ là 0V khi tất cả đầu vào nhị phân toàn là bit 0. Tuy nhiên trên thực tế thì mức điện thế ra cho trường hợp này sẽ rất nhỏ gọi là sai số lệch (offset error). Sai số này nếu không điều chỉnh thì sẽ được cộng vào đầu ra DAC dự kiến trong tất cả các trường hợp.

Nhiều DAC có tính năng điều chỉnh sai số lệch ở bên ngoài, sẽ cho phép chúng ta triệt tiêu độ lệch này bằng cách áp mọi bit 0 ở đầu vào DAC và theo dõi đầu ra. Khi đó ta điều chỉnh chiết áp điều chỉnh độ lệch cho đến khi nào đầu ra bằng 0V.

2.4 THỜI GIAN ỔN ĐỊNH

Thời gian ổn định (settling time) là thời gian cần thiết để đầu ra DAC đi từ zero đến bậc thang cao nhất khi đầu vào nhị phân biến thiên từ chuỗi bit toàn 0 đến chuỗi bit toàn là 1. Thực tế thời gian ổn định là thời gian để đầu vào DAC ổn định trong phạm vi $\pm 1/2$ kích thước bậc thang (độ phân giải) của giá trị cuối cùng.

Thời gian ổn định có giá trị biến thiên trong khoảng 50ns đến 10ns DAC với đầu ra dòng có thời gian ổn định ngắn hơn thời gian ổn định của DAC có đầu ra điện thế.

2.5 TRẠNG THÁI ĐƠN ĐIỀU

DAC có tính chất đơn điệu (monotonic) nếu đầu ra của nó tăng khi đầu vào nhị phân tăng dần từ giá trị này lên giá trị kế tiếp. Nói cách khác là đầu ra bậc thang sẽ không có bậc đi xuống khi đầu vào nhị phân tăng dần từ zero đến đầy thang.

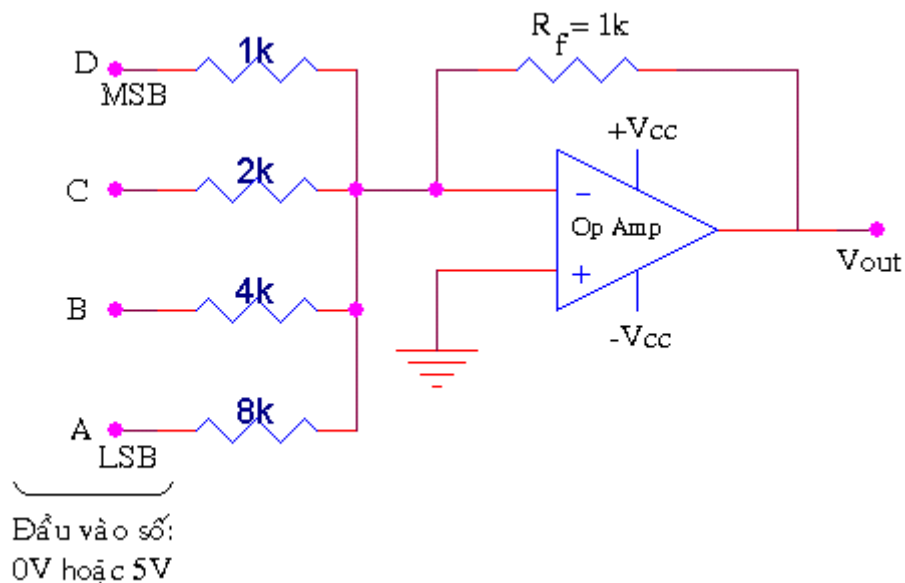
Tỉ số phụ thuộc dòng:

DAC chất lượng cao yêu cầu sự ảnh hưởng của biến thiên điện áp nguồn đối với điện áp đầu ra vô cùng nhỏ. Tỉ số phụ thuộc nguồn là tỉ số biến thiên mức điện áp đầu ra với biến thiên điện áp nguồn gây ra nó.

Ngoài các thông số trên chúng ta cần phải quan tâm đến các thông số khác của một DAC khi sử dụng như: các mức logic cao, thấp, điện trở, điện dung, của đầu vào; dải rộng, điện trở, điện dung của đầu ra; hệ số nhiệt, ...

2.6 DAC DÙNG ĐIỆN TRỞ CÓ TRỌNG SỐ NHỊ PHÂN VÀ BỘ KHUẾCH ĐẠI CỘNG

Hình 2.3 là sơ đồ mạch của một mạch DAC 4 bit dùng điện trở và bộ khuếch đại đảo bốn đầu vào A, B, C, D có giá trị giả định lần lượt là 0V và 5V.



Hình 2.3 DAC dùng điện trở có trọng số nhị phân và bộ khuếch đại cộng

Bộ khuếch đại thuật toán (Operational Amplifier – Op Amp) được dùng làm bộ cộng đảo cho tổng trọng số của bốn mức điện thế vào. Ta thấy các điện trở đầu vào giảm dần 1/2 lần điện trở trước nó. Nghĩa là đầu vào D

(MSB) có $R_{IN} = 1k$, vì vậy bộ khuếch đại cộng chuyển ngay mức điện thế tại D đi mà không làm suy giảm (vì $R_f = 1k$). Đầu vào C có $R = 2k$, suy giảm đi $1/2$, tương tự đầu vào B suy giảm $1/4$ và đầu vào A giảm $1/8$. Do đó đầu ra bộ khuếch đại được tính bởi biểu thức:

$$V_{OUT} = -(V_D + \frac{1}{2}V_C + \frac{1}{4}V_B + \frac{1}{8}V_A)$$

dấu âm (-) biểu thị bộ khuếch đại cộng ở đây là khuếch đại cộng đảo. Dấu âm này chúng ta không cần quan tâm.

Như vậy ngõ ra của bộ khuếch đại cộng là mức điện thế tương tự, biểu thị tổng trọng số của các đầu vào. Dựa vào biểu thức trên ta tính được các mức điện áp ra tương ứng với các tổ hợp của các ngõ vào (*bảng 2.1a*)

Bảng 2.1a Đầu ra ứng với điều kiện các đầu vào thích hợp ở 0V hoặc 5V.

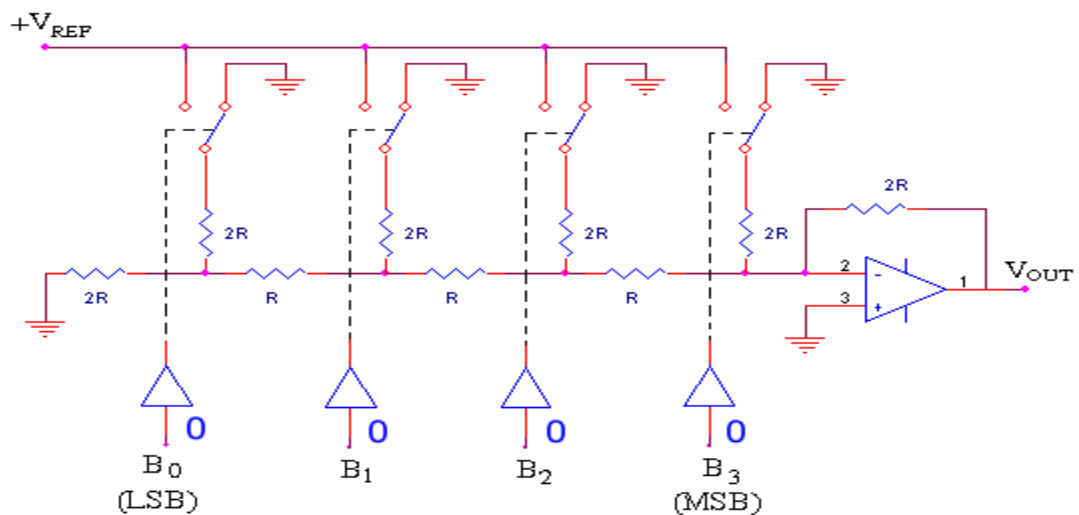
Mã đầu vào				Ngõ ra	
D	C	B	A	V_{OUT} (volts)	
0	0	0	0	0	
0	0	0	1	-0.625	← LSB
0	0	1	0	-1.250	
0	0	1	1	-1.875	
0	1	0	0	-2.500	
0	1	0	1	-3.125	
0	1	1	0	-3.750	
0	1	1	1	-4.375	
1	0	0	0	-5.000	
1	0	0	1	-5.625	
1	0	1	0	-6.250	
1	0	1	1	-6.875	
1	1	0	0	-7.500	
1	1	0	1	-8.125	
1	1	1	0	-8.750	
1	1	1	1	-9.375	← MSB

Độ phân giải của mạch DAC hình 2.2 bằng với trọng số của LSB, nghĩa là bằng $5V = 0.625V$. Nhìn vào *bảng 2.1a* ta thấy đầu ra tương tự tăng $0.625V$ khi số nhị phân ở đầu vào tăng lên một bậc.

2.7 DAC R/2R LADDER

Mạch DAC ta vừa khảo sát sử dụng điện trở có trọng số nhị phân tạo trọng số thích hợp cho từng bit vào tuy nhiên có nhiều hạn chế trong thực tế, hạn chế lớn nhất đó là khoảng cách chênh lệch đáng kể ở giá trị điện trở giữa LSB và MSB, nhất là trong các DAC có độ phân giải cao (nhiều bit), điều này rất khó cho việc chế tạo các IC có độ biến thiên rộng về điện trở để có thể duy trì tỷ lệ chính xác.

Để khắc phục được nhược điểm này người ta đã tìm ra một mạch DAC đáp ứng được yêu cầu đó là mạch DAC mạng R/2R ladder, các điện trở trong mạch này chỉ biến thiên trong khoảng từ 2 đến 1 *hình 2.4* là một mạch DAC R/2R ladder cơ bản.



Hình 2.4 DAC R/2R ladder cơ bản.

Từ *hình 2.4* ta thấy được cách sắp xếp các điện trở chỉ có hai giá trị được sử dụng là R và 2R, dòng I_{OUT} phụ thuộc vào vị trí của 4 chuyển mạch đầu vào nhị phân $B_0B_1B_2B_3$ chi phối trạng thái của các chuyển mạch này. Dòng ra I_{OUT} được phép chạy qua bộ biến đổi dòng thành điện (Op-Amp) để biến dòng thành điện thế ra V_{OUT} điện thế ngõ ra V_{OUT} được tính theo công thức sau.

$$V_{OUT} = \frac{-V_{REF}}{8} \times B$$

Với B là giá trị đầu vào nhị phân, biến thiên từ 0000 (0) đến 1111(15)

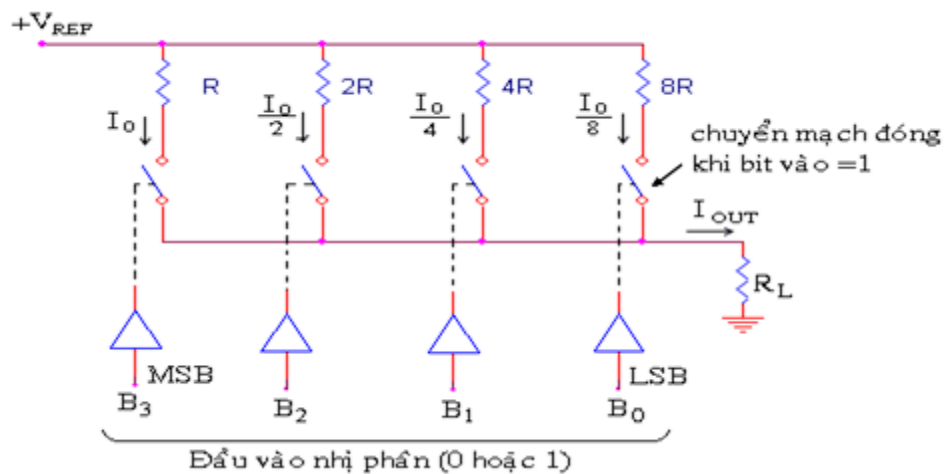
$$\text{Độ phân giải} = \frac{-5V \times 1}{8} = -0.625V$$

Đầu ra cực đại xác định được khi $B = 1111_2 = 15_{10}$ ta có:

$$\text{Đầu ra cực đại} = \frac{-5V \times 15}{8} = -9.375V$$

2.8 DAC VỚI ĐẦU RA DÒNG

Trong các thiết bị kỹ thuật số đôi lúc cũng đòi hỏi quá trình điều khiển bằng dòng điện, do đó người ta đã tạo ra các DAC với ngõ ra dòng để đáp ứng yêu cầu đó. Hình 2.5 là một DAC với ngõ ra dòng tương tự tỷ lệ với đầu vào nhị phân mạch DAC này 4 bit, có 4 đường dẫn dòng song song mỗi đường có một chuyển mạch điều khiển trạng thái của mỗi chuyển mạch bị chi phối bởi mức logic đầu vào nhị phân.



Hình 2.5 DAC có đầu ra dòng cơ bản

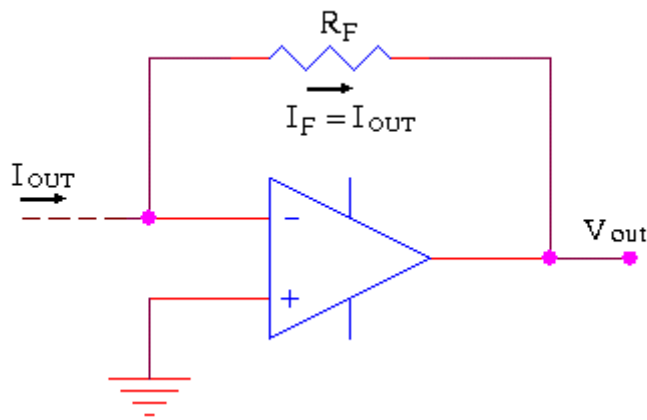
Dòng chảy qua mỗi đường là do mức điện thế quy chiếu V_{REF} và giá trị điện trở trong đường dẫn quyết định giá trị điện trở có trọng số theo cơ số 2, nên

cường độ dòng điện cũng có trọng số theo hệ số 2 và tổng cường độ dòng điện ra I_{OUT} sẽ là tổng các dòng của các nhánh.

$$I_{OUT} = B_3 \times I_0 + B_2 \times \frac{I_0}{2} + B_1 \times \frac{I_0}{4} + B_0 \times \frac{I_0}{8} \quad (6)$$

$$\text{Với } I_0 = \frac{V_{REF}}{R}$$

DAC với đầu dòng ra có thể chuyển thành DAC có đầu ra điện thế bằng cách dùng bộ khuếch đại thuật toán (Op-Amp) như hình 2.6



Hình 2.6 Nối với bộ đổi dòng thành điện thế

Ở hình trên I_{OUT} ra từ DAC phải nối đến đầu vào “–” của bộ khuếch đại thuật toán hồi tiếp âm của bộ khuếch đại thuật toán buộc dòng I_{OUT} phải chạy qua R_F và tạo điện áp ngõ ra V_{OUT} và được tính theo công thức:

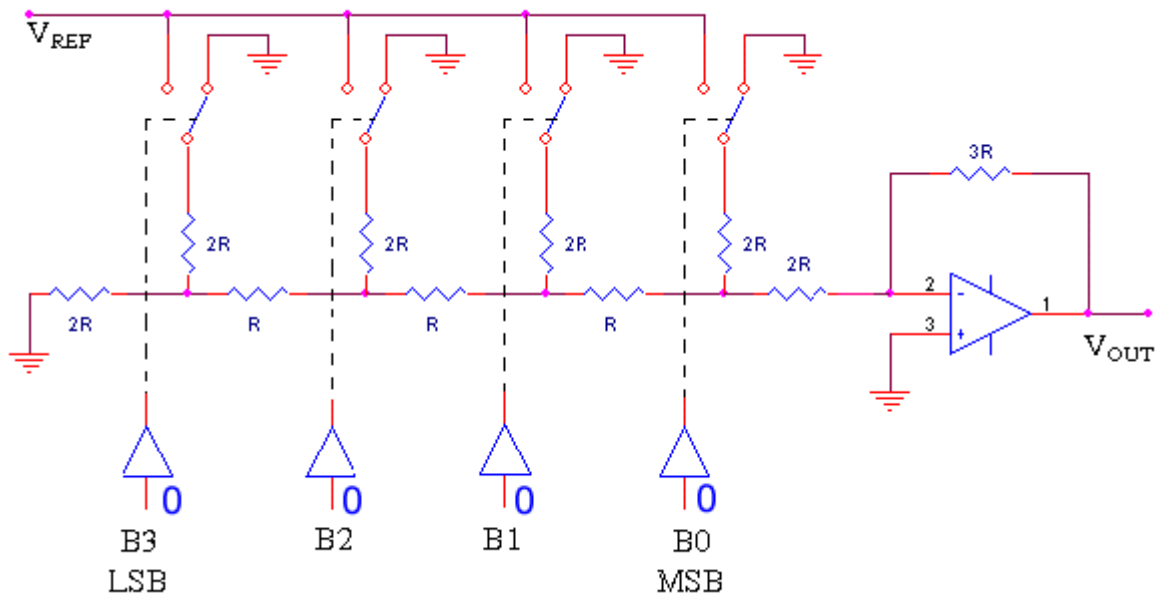
$$V_{OUT} = -I_{OUT} \times R_F$$

Do đó V_{OUT} sẽ là mức điện thế tương tự, tỷ lệ với đầu vào nhị phân của DAC.

2.9 DAC ĐIỆN TRỞ HÌNH T

Hình 2.7 là sơ đồ DAC điện trở hình T 4 bit trong sơ đồ có hai loại điện trở là R và $2R$ được mắc thành 4 cực hình T nối dây chuyển, các S_3, S_2, S_1, S_0 là các

chuyển mạch điện tử. Mạch DAC này dùng bộ khuếch đại thuật toán (Op-Amp) khuếch đại đảo V_{REF} là điện áp chuẩn làm tham khảo, B_3, B_2, B_1, B_0 là mã nhị phân 4 bit V_o là điện áp tương tự ngõ ra. Ta thấy các chuyển mạch chịu sự điều khiển của số nhị phân tương ứng với các công tắc: khi $B_i = 1$ thì công tắc S_i đóng vào V_{REF} , khi $B_i = 0$ thì S_i nối đất.



Hình 2.7 DAC điện trở hình T

Nguyên lý làm việc của DAC này cũng đơn giản người đọc có thể giải thích được hoạt động của mạch dựa trên hình vẽ và những kiến thức đã học, chúng ta chỉ cần cho lần lượt các bit B_i bằng logic 1 và 0 ta sẽ tính được V_{OUT} sau đó dùng nguyên lý xếp chồng ta sẽ tính được điện áp ra.

$$V_{OUT} = -\frac{V_{REF}}{2^4} (B_3 2^3 + B_2 2^2 + B_1 2^1 + B_0 2^0)$$

Biểu thức trên chứng tỏ rằng biên độ điện áp tương tự đầu ra tỉ lệ thuận với giá trị tín hiệu số đầu vào, chúng ta có thể thấy rằng đối với DAC điện trở hình T N bit thì điện áp tương tự đầu ra V_{OUT} sẽ là.

$$V_{OUT} = -\frac{V_{REF}}{2^N} (B_{N-1} 2^{N-1} + B_{N-2} 2^{N-2} + \dots + B_1 2^1 + B_0 2^0)$$

Sai Số chuyển đổi

Đối với mạch DAC điện trở hình T thì sai số chuyển đổi do các nguyên nhân sau:

- Sai lệch điện áp chuẩn tham chiếu V_{REF}

Từ công thức trên ta có thể tính sai số chuyển đổi DA do riêng sai số lệch điện áp chuẩn tham chiếu V_{REF} gây ra như sau:

$$\Delta V_{OUT} = -\frac{1}{2^N} (B_{N-1} 2^{N-1} + B_{N-2} 2^{N-2} + \dots + B_1 2^1 + B_0 2^0) \Delta V_{REF}$$

Biểu thức trên, cho thấy sai số của điện áp tương tự ΔV_{OUT} tỉ lệ với sai lệch ΔV_{REF} và tỉ lệ thuận với giá trị tín hiệu số đầu vào.

- Sự trôi điểm 0 của khuếch đại thuật toán

Sự trôi điểm 0 của bộ khuếch đại thuật toán ảnh hưởng như nhau đối với mọi giá trị tín hiệu số được biến đổi sai số ΔV_{OUT} do trôi điểm 0 không phụ thuộc giá trị tín hiệu số.

- Điện áp rơi trên điện trở tiếp xúc của tiếp điểm chuyển mạch

Các chuyển mạch không phải là lý tưởng, thực tế điện áp rơi khi nối thông của mạch điện chuyển mạch không thể tuyệt đối bằng 0 vậy điện áp rơi này đóng vai trò tín hiệu sai số đưa đến đầu vào mạng điện trở hình T.

- Sai số của điện trở

Sai số điện trở cũng gây ra sai số phi tuyến, sai số của các điện trở không như nhau tác động gây sai số chuyển đổi DA của những điện trở khác nhau về vị trí là khác nhau.

Tốc độ chuyển đổi

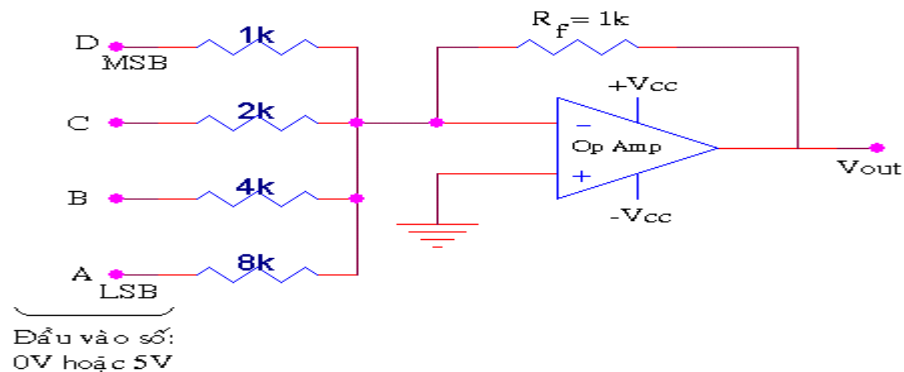
DAC điện trở hình T công tác song song (các bit tín hiệu số đầu vào được đưa vào song song) nên có tốc độ chuyển đổi cao, thời gian cần thiết cho một lần chuyển đổi gồm hai giai đoạn thời gian trễ truyền đạt của bit tín hiệu vào xa

nhất đến bộ khuếch đại thuật toán và thời gian cần thiết để bộ khuếch đại thuật toán ổn định tín hiệu ra.

Có nhiều phương pháp và sơ đồ mạch giúp tạo DAC vận hành như đã giới thiệu, sau đây là một số dạng mạch DAC cơ bản sẽ giúp chúng ta hiểu rõ và sâu hơn về quá trình chuyển đổi từ số sang tương tự.

2.10 DAC DÙNG ĐIỆN TRỞ CÓ TRỌNG SỐ NHỊ PHÂN VÀ BỘ KHUẾCH ĐẠI CỘNG

Hình 2.8 là sơ đồ mạch của một mạch DAC 4 bit dùng điện trở và bộ khuếch đại đảo bốn đầu vào A, B, C, D có giá trị giả định lần lượt là 0V và 5V.



Hình 2.8 DAC dùng điện trở có trọng số nhị phân và bộ khuếch đại cộng

Bộ khuếch đại thuật toán (Operational Amplifier – Op Amp) được dùng làm bộ cộng đảo cho tổng trọng số của bốn mức điện thế vào, ta thấy các điện trở đầu vào giảm dần 1/2 lần điện trở trước nó nghĩa là đầu vào D (MSB) có $R_{IN} = 1k$, vì vậy bộ khuếch đại cộng chuyển ngay mức điện thế tại D đi mà không làm suy giảm (vì $R_f = 1k$). Đầu vào C có $R = 2k$, suy giảm đi 1/2, tương tự đầu vào B suy giảm 1/4 và đầu vào A giảm 1/8. Do đó đầu ra bộ khuếch đại được tính bởi biểu thức.

$$V_{OUT} = -(V_D + \frac{1}{2}V_C + \frac{1}{4}V_B + \frac{1}{8}V_A)$$

Dấu âm (-) biểu thị bộ khuếch đại cộng ở đây là khuếch đại cộng đảo, dấu âm này chúng ta không cần quan tâm.

Như vậy ngõ ra của bộ khuếch đại cộng là mức điện thế tương tự, biểu thị tổng trọng số của các đầu vào dựa vào biểu thức trên ta tính được các mức điện áp ra tương ứng với các tổ hợp của các ngõ vào (bảng 2.1b).

Bảng 2.1b Đầu ra ứng với điều kiện các đầu vào thích hợp ở 0V hoặc 5V

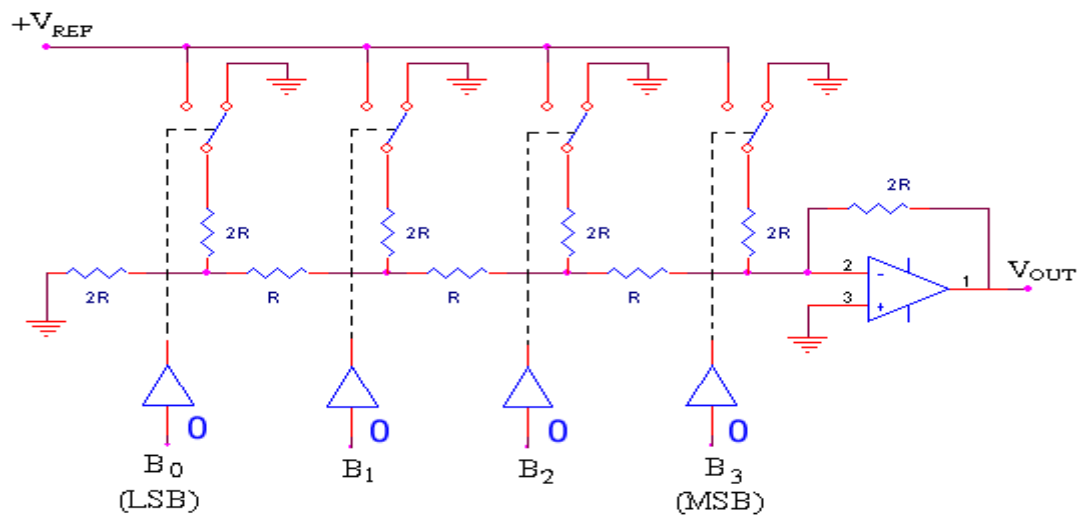
Mã đầu vào				Ngõ ra	
D	C	B	A	V_{out} (volts)	
0	0	0	0	0	
0	0	0	1	-0.625	← LSB
0	0	1	0	-1.250	
0	0	1	1	-1.875	
0	1	0	0	-2.500	
0	1	0	1	-3.125	
0	1	1	0	-3.750	
0	1	1	1	-4.375	
1	0	0	0	-5.000	
1	0	0	1	-5.625	
1	0	1	0	-6.250	
1	0	1	1	-6.875	
1	1	0	0	-7.500	
1	1	0	1	-8.125	
1	1	1	0	-8.750	
1	1	1	1	-9.375	← MSB

2.11 DAC R/2R LADDER

Mạch DAC ta vừa khảo sát sử dụng điện trở có trọng số nhị phân tạo trọng số thích hợp cho từng bit vào tuy nhiên có nhiều hạn chế trong thực tế, hạn chế lớn nhất đó là khoảng cách chênh lệch đáng kể ở giá trị điện trở giữa LSB và MSB, nhất là trong các DAC có độ phân giải cao (nhiều bit), điều này rất khó cho việc chế tạo các IC có độ biến thiên rộng về điện trở để có thể duy trì tỷ lệ chính xác.

Để khắc phục được nhược điểm này, người ta đã tìm ra một mạch DAC đáp ứng được yêu cầu đó là mạch DAC mạng R/2R ladder các điện trở trong

mạch này chỉ biến thiên trong khoảng từ 2 đến 1. Hình 2.9 là một mạch DAC R/2R ladder cơ bản.



Hình 2.9 DAC R/2R ladder cơ bản

Từ hình 2.9 ta thấy được cách sắp xếp các điện trở chỉ có hai giá trị được sử dụng là R và 2R dòng I_{OUT} phụ thuộc vào vị trí của 4 chuyển mạch, đầu vào nhị phân $B_0B_1B_2B_3$ chi phối trạng thái của các chuyển mạch này. Dòng ra I_{OUT} được phép chạy qua bộ biến đổi dòng thành điện (Op Amp) để biến dòng thành điện thế ra V_{OUT} điện thế ngõ ra V_{OUT} được tính theo công thức sau.

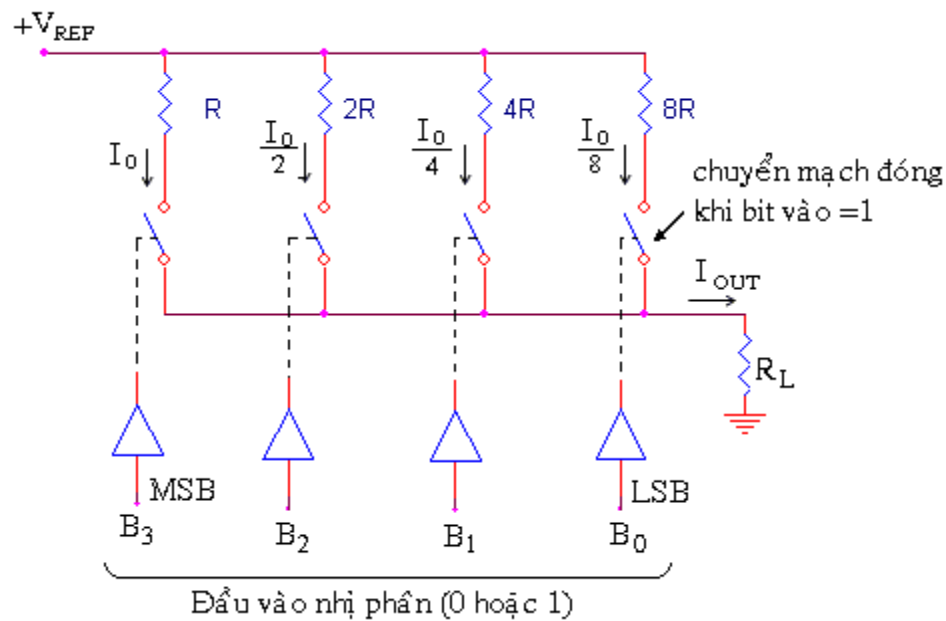
$$V_{OUT} = \frac{-V_{REF}}{8} \times B$$

Với B là giá trị đầu vào nhị phân, biến thiên từ 0000 (0) đến 1111 (15)

2.12 DAC VỚI ĐẦU RA DÒNG

Trong các thiết bị kỹ thuật số đôi lúc cũng đòi hỏi quá trình điều khiển bằng dòng điện đó người ta đã tạo ra các DAC với ngõ ra dòng để đáp ứng yêu cầu đó, hình 2.10 là một DAC với ngõ ra dòng tương tự tỷ lệ với đầu vào nhị phân. Mạch DAC này 4 bit, có 4 đường dẫn dòng song song mỗi đường

có một chuyển mạch điều khiển trạng thái của mỗi chuyển mạch bị chi phối bởi mức logic đầu vào nhị phân.



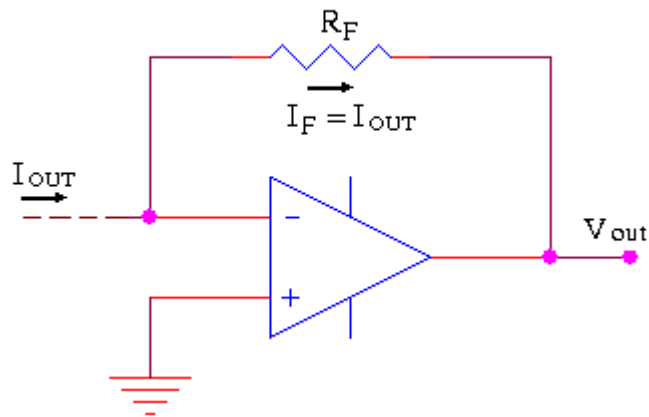
Hình 2.10 DAC có đầu vào dòng cơ bản

Dòng chảy qua mỗi đường là do mức điện thế quy chiếu V_{REF} và giá trị điện trở trong đường dẫn quyết định giá trị điện trở có trọng số theo cơ số 2, nên cường độ dòng điện cũng có trọng số theo hệ số 2 và tổng cường độ dòng điện ra I_{OUT} sẽ là tổng các dòng của các nhánh.

$$I_{OUT} = B_3 \times I_0 + B_2 \times \frac{I_0}{2} + B_1 \times \frac{I_0}{4} + B_0 \times \frac{I_0}{8}$$

$$\text{Với } I_0 = \frac{V_{REF}}{R}$$

DAC với đầu dòng ra có thể chuyển thành DAC có đầu ra điện thế bằng cách dùng bộ khuếch đại thuật toán (Op Amp) như hình 2.11



Hình 2.11 Nối với bộ đổi dòng thành điện thế

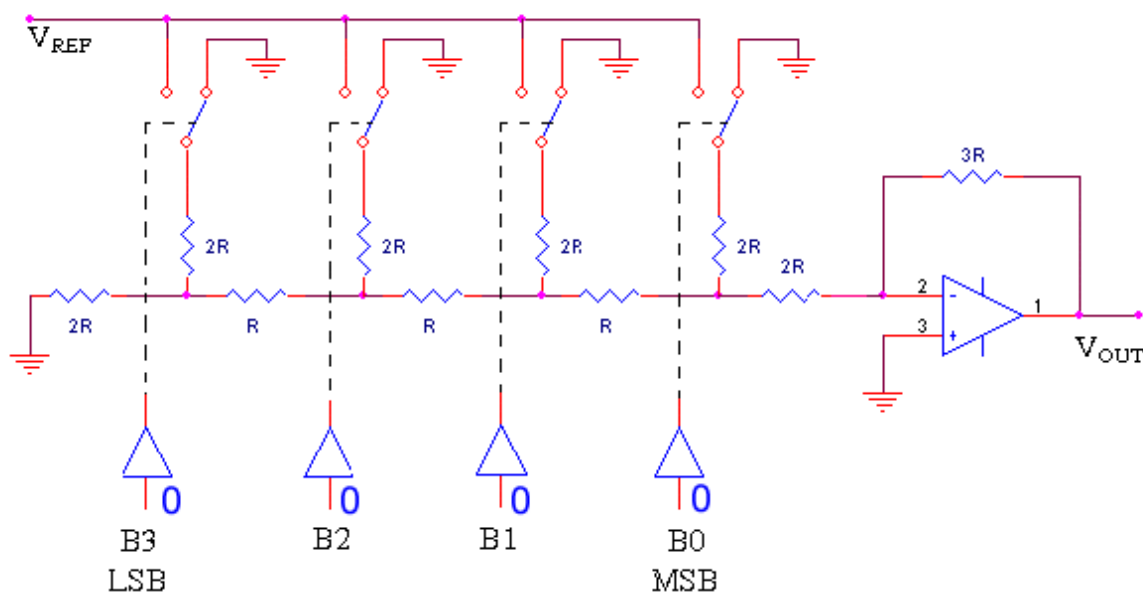
Ở hình trên I_{OUT} ra từ DAC phải nối đến đầu vào “–” của bộ khuếch đại thuật toán hồi tiếp âm của bộ khuếch đại thuật toán buộc dòng I_{OUT} phải chạy qua R_F và tạo điện áp ngõ ra V_{OUT} và được tính theo công thức:

$$V_{OUT} = -I_{OUT} \times R_F$$

Do đó V_{OUT} sẽ là mức điện thế tương tự, tỷ lệ với đầu vào nhị phân của DAC.

2.13 DAC ĐIỆN TRỞ HÌNH T

Hình 2.12 là sơ đồ DAC điện trở hình T 4 bit trong sơ đồ có hai loại điện trở là R và $2R$ được mắc thành 4 cực hình T nối dây chuyển các S_3, S_2, S_1, S_0 là các chuyển mạch điện tử. Mạch DAC này dùng bộ khuếch đại thuật toán (Op Amp) khuếch đại đảo V_{REF} là điện áp chuẩn làm tham khảo, B_3, B_2, B_1, B_0 là mã nhị phân 4 bit. V_o là điện áp tương tự ngõ ra ta thấy các chuyển mạch chịu sự điều khiển của số nhị phân tương ứng với các công tắc: khi $B_i = 1$ thì công tắc S_i đóng vào V_{REF} , khi $B_i = 0$ thì S_i nối đất.



Hình 2.12 DAC điện trở hình T

Nguyên lý làm việc của DAC này cũng đơn giản người đọc có thể giải thích được hoạt động của mạch dựa trên hình vẽ và những kiến thức đã học, chúng ta chỉ cần cho lần lượt các bit B_i bằng logic 1 và 0 ta sẽ tính được V_{OUT} sau đó dùng nguyên xếp chồng ta sẽ tính được điện áp ra:

$$V_{OUT} = -\frac{V_{REF}}{2^4} (B_3 2^3 + B_2 2^2 + B_1 2^1 + B_0 2^0)$$

Biểu thức trên chứng tỏ rằng biên độ điện áp tương tự đầu ra tỉ lệ thuận với giá trị tín hiệu số đầu vào chúng ta có thể thấy rằng đối với DAC điện trở hình T N bit thì điện áp tương tự đầu ra V_{OUT} sẽ là:

$$V_{OUT} = -\frac{V_{REF}}{2^N} (B_{N-1} 2^{N-1} + B_{N-2} 2^{N-2} + \dots + B_1 2^1 + B_0 2^0)$$

Sai Số Chuyển Đổi

Đối với mạch DAC điện trở hình T thì sai số chuyển đổi do các nguyên nhân sau:

- Sai lệch điện áp chuẩn tham chiếu V_{REF}

Từ công thức trên ta có thể tính sai số chuyển đổi DA riêng, sai số lệch điện áp chuẩn tham chiếu V_{REF} gây ra như sau:

$$\Delta V_{OUT} = -\frac{1}{2^N} (B_{N-1} 2^{N-1} + B_{N-2} 2^{N-2} + \dots + B_1 2^1 + B_0 2^0) \Delta V_{REF}$$

Biểu thức trên, cho thấy sai số của điện áp tương tự ΔV_{OUT} tỉ lệ với sai lệch ΔV_{REF} và tỉ lệ thuận với giá trị tín hiệu số đầu vào .

- Sự trôi điểm 0 của khuếch đại thuật toán.

Sự trôi điểm 0 của bộ khuếch đại thuật toán ảnh hưởng như nhau đối với mọi giá trị tín hiệu số được biến đổi, sai số ΔV_{OUT} do trôi điểm 0 không phụ thuộc giá trị tín hiệu số.

- Điện áp rơi trên điện trở tiếp xúc của tiếp điểm chuyển mạch.

Các chuyển mạch không phải là lý tưởng, thực tế điện áp rơi khi nối thông của mạch điện chuyển mạch không thể tuyệt đối bằng 0, vậy điện áp rơi này đóng vai trò tín hiệu sai số đưa đến đầu vào mạng điện trở hình T.

- Sai số của điện trở .

Sai số điện trở cũng gây ra sai số phi tuyến, sai số của các điện trở không như nhau, tác động gây sai số chuyển đổi DA của những điện trở khác nhau về vị trí là khác nhau.

Tốc độ chuyển đổi:

DAC điện trở hình T công tác song song (các bit tín hiệu số đầu vào được đưa vào song song) nên có tốc độ chuyển đổi cao, thời gian cần thiết cho một lần chuyển đổi gồm hai giai đoạn thời gian trễ truyền đạt của bit tín hiệu vào xa

nhất đến bộ khuếch đại thuật toán và thời gian cần thiết để bộ khuếch đại thuật toán ổn định tín hiệu ra.

Ứng dụng của DAC trong giải mã âm thanh.



DAC (hay còn gọi là D/A, D2A hay D-to-A) là viết tắt của cụm từ Digital Analog Converter – bộ chuyển đổi tín hiệu điện tử thành analog, ngay cái tên đã nói lên công dụng của thành phần quan trọng hàng đầu trong hệ thống nghe nhạc này. Sở dĩ cần tới DAC bởi ampli chỉ nhận tín hiệu dạng analog, trong khi các tập tin nhạc số lại lưu trữ dưới dạng tín hiệu điện tử và đây chính là nhiệm vụ của DAC.

Một bộ DAC hoàn chỉnh được sử dụng để thay thế các máy chơi nhạc phổ biến trước đây như đầu CD, máy quay đĩa than, băng đĩa cối... Với độ thuận tiện về mặt lưu trữ, quản lý áp đảo. Tuy nhiên, DAC không chỉ tồn tại dưới dạng một thiết bị chuyên biệt (stand alone DAC), mà còn được tích hợp sẵn vào các thiết bị chơi nhạc kỹ thuật số như máy nghe nhạc, máy tính, TV hay điện thoại... dưới dạng chip DAC chuyên trách xử lý tín hiệu âm thanh. Qua đó, một số máy nghe nhạc cao cấp như Astell & Kern AK100 với phần mềm tiên tiến và ngõ xuất Lineout có thể sử dụng như DAC cho cả hệ thống lớn.

Khi không đi kèm ampli, một mình DAC gần như không thể khiến loa hay tai nghe phát ra nhạc. Do vậy, trong thời gian gần đây, nhiều nhà sản xuất DAC

chuyên nghiệp có xu hướng tích hợp cả mạch amply, preamp hoặc headamp cho DAC song đây thường chỉ là lựa chọn gọn gàng, chứ không mang tính tối ưu về chất lượng.

Khi quan tâm đến chất lượng trình diễn của DAC, người ta thường quan tâm đầu tiên đến chip DAC, thường được coi là trái tim của hệ thống. Chip DAC sẽ nắm vai trò quyết định liệu có thể giải mã được độ phân giải tối đa của tín hiệu gồm sampling rate (Số lần lấy mẫu) và bit depth (Dung lượng 1 mẫu), độ chính xác, cùng nhiều tính năng khác. Song chất lượng tổng thể của DAC phụ thuộc không kém vào mạch đi kèm vậy nên dù tích hợp chip DAC cao cấp cũng chưa chắc trình diễn được đẳng cấp hi-fi.

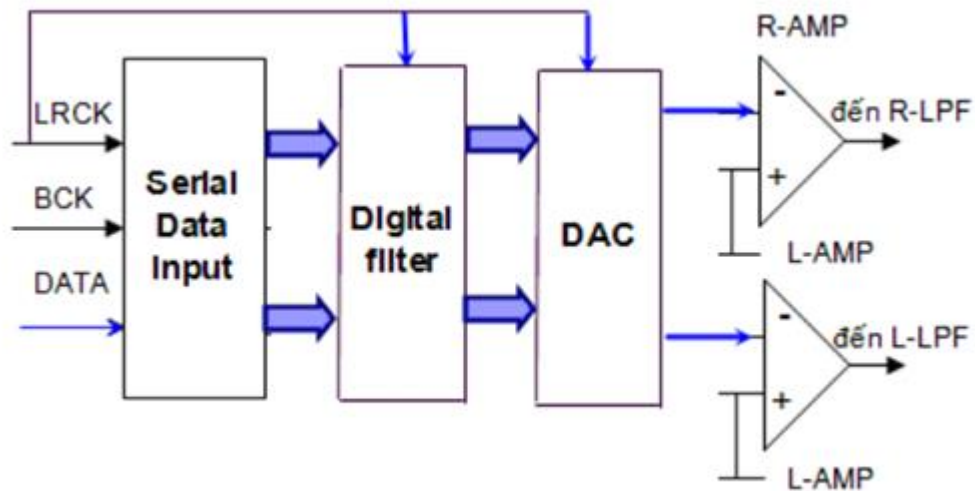
Giá trị của một bộ DAC hoàn chỉnh dựa trên nhiều yếu tố đầu tiên và quan trọng nhất luôn là khả năng trình diễn chính xác, song các tính năng đi kèm như cổng kết nối, màn hình hiển thị hay thiết kế, vật liệu cũng chi phối đáng kể. Ngoài ra, nhiều người cũng quan tâm đến yếu tố thương hiệu và phương thức sản xuất. Những bộ DAC dạng DIY(tự thiết kế và lắp ráp) thường có hiệu năng cao cho chất lượng rất tốt so với giá thành nhưng chất lượng phụ thuộc vào sơ đồ mạch giải mã và linh kiện sử dụng.

2.14 SƠ ĐỒ KHỐI CHỨC NĂNG VÀ NHIỆM VỤ CỦA KHỐI DAC.

Sơ đồ chức năng và nhiệm vụ của khối DAC

Nhiệm vụ của khối DAC

Mạch DAC có nhiệm vụ biến đổi dòng dữ liệu (Data) âm thanh nối tiếp dưới dạng tín hiệu Digital thành tín hiệu âm thanh Analog để cấp cho mạch khuếch đại âm tần, do tín hiệu âm thanh trong đĩa CD bao giờ cũng là âm thanh Stereo tức có 2 kênh âm thanh riêng biệt được ghép tuần tự và liên tiếp với nhau nên phải có thêm mạch tách kênh lấy ra 2 tín hiệu L-R riêng biệt trong chuỗi nối tiếp đó



Hình 2.13 Sơ đồ khối DAC

Nguyên lý hoạt động của mạch DAC

Trong máy CD yêu cầu của mạch DAC như sau .

Biến đổi DAC 16 bit .

Tốc độ thay đổi :48Khz/2 kênh.

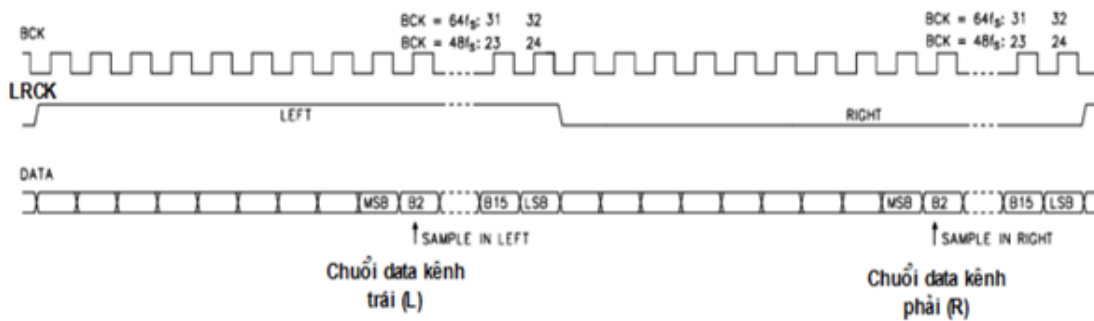
Độ méo hài :0.003%.

Dải rộng :96dB.

Hoạt động của mạch như sau .

Khối Data số đầu vào .

Thực hiện đồng thời các nhiệm vụ : Tách Data kênh L và R thành 2 kênh riêng biệt – Chuyển đổi Data vào nối tiếp thành song song . Quá trình tách kênh được thể hiện thông qua dạng sóng như hình 2.14.



Hình 2.14 Định dạng tách sóng data thành 2 kênh riêng biệt R-L .

Trong đó :

- BCK đóng vai trò là xung clock để dịch chuyển bit data
- LRCK đóng vai trò để phân đường chọn Data kênh trái và phải tương ứng với mức 0 và 1.
- Ứng với LRCK=1 thì cho các bit Data qua kênh L.
- Ứng với LRCK=0 thì cho các bit Data qua kênh R.

Khối lọc số Digital có nhiệm vụ khôi phục các bit Data một cách chính xác hơn.

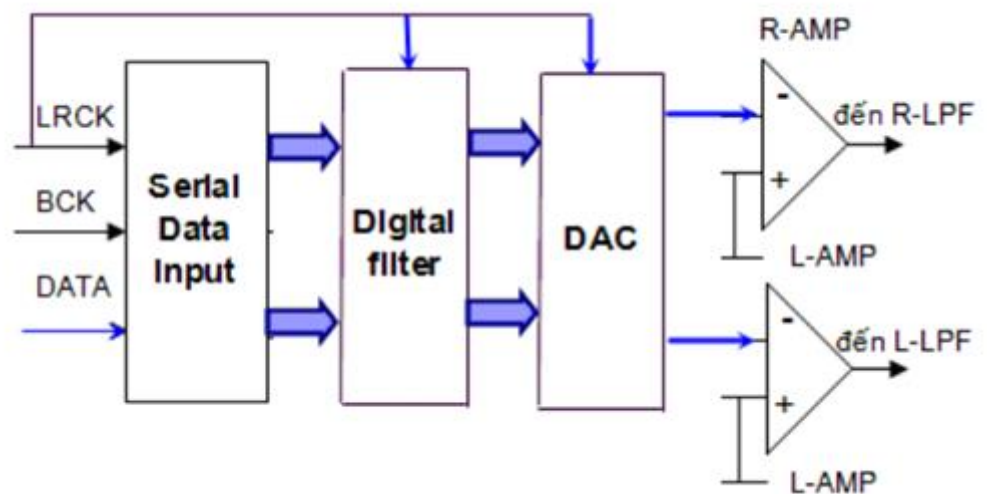
Khối DAC sau khi có các từ mã của kênh L và R tương ứng với một mức lượng tử , khối DAC thực hiện chuyển đổi tín hiệu số sang tương tự .

Các Opamp đóng vai trò như phần tử khuếch đại đệm . Tín hiệu ra của 2 Opamp sẽ đưa đến mạch lọc thông thấp LPF để khôi phục lại âm thanh tương tự của kênh L và R.

CHƯƠNG 3 : THIẾT KẾ VÀ LẮP RÁP MẠCH DAC CHO CÁC THIẾT BỊ ÂM THANH.

3.0 GIỚI THIỆU VỀ Ý TƯỞNG MẠCH .

Mạch chuyển đổi DAC đóng vai trò quan trọng trong cuộc sống của con người chúng ta, nhất là khi khoa học kỹ thuật phát triển mọi thứ đã được số hóa thì việc khôi phục lại một cách chính xác để phù hợp với mức cảm nhận của con người đòi hỏi phải có một bộ chuyển đổi DAC . Bên cạnh những tín hiệu tương tự như nhiệt độ áp suất ... Thì tín hiệu âm thanh ngày nay cũng được lưu trữ và xử lý dưới dạng số, vì vậy việc thưởng thức lại một bản nhạc thì cần phải có một bộ chuyển đổi tín hiệu âm thanh số sang tín hiệu âm thanh tương tự .Sau đây là sơ đồ khối của mạch DAC.



Hình 3.1 Sơ đồ khối của mạch DAC

Trong lần nghiên cứu đồ án tốt nghiệp này em thực hiện việc thiết kế bộ chuyển đổi DAC cho thiết bị âm thanh sử dụng IC TDA1541 của hãng Phillip sản xuất .



Hình 3.2 IC chuyển đổi DAC TDA1541

Đây là dòng IC giải mã tín hiệu âm thanh 16 bit thông dụng trong các bộ chuyển đổi DAC cũng như các đầu đĩa CD trên thị trường hiện nay . Việc sử dụng TDA 1541 có rất nhiều ưu điểm, như giá thành rẻ , tín hiệu âm thanh sau khi khôi phục tốt , khả năng khử nhiễu triệt để , rất dễ tìm kiếm linh kiện, chính vì vậy việc lựa chọn TDA1541 cho việc thiết kế mạch là hoàn toàn hợp lý .

Mạch bao gồm bốn phần :

- Mạch nguồn cung cấp cho toàn bộ hệ thống
- Mạch nhận và xử lý tín hiệu số đầu vào
- Mạch lọc kỹ thuật số âm thanh
- Mạch chuyển đổi DAC
- Mạch khuếch đại đệm tín hiệu đầu ra

Sau đây sẽ tìm hiểu từng phần của mạch .

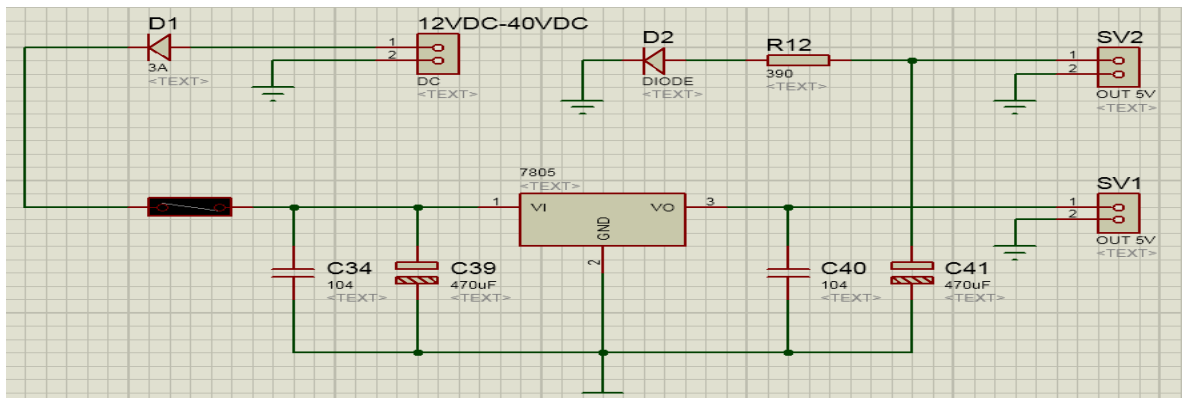
3.1 MẠCH NGUỒN .

Trong mạch sử dụng nhiều loại nguồn khác nhau để phù hợp với từng phần của mạch, nguồn ổn áp hoạt động theo nguyên tắc nguồn bù , tầng xử lý tín hiệu số đầu vào sử dụng nguồn DC 5V , tầng biến đổi DAC sử dụng

nguồn +5V , tầng khuếch đại sử dụng nguồn +15V và -15V DC . Chính vì mạch sử dụng đa dạng các loại nguồn khác nhau nên đối với từng tầng ta phải thiết kế một mạch ổn áp nguồn riêng để phù hợp với yêu cầu của hệ thống.

3.2 MẠCH ỔN ÁP NGUỒN 5V DC 1A

Sơ đồ nguyên lý .



Hình 3.3 Sơ đồ ổn áp nguồn 5V DC

Thông số chính của mạch

Điện áp đầu vào từ 12V DC đến 40V DC

Điện áp đầu ra 5V-1A

Có bảo vệ quá tải bằng cầu chì 1A

Có bảo vệ chống dòng ngược

Linh kiện cần có trong mạch

Cọc nguồn đầu vào 3A - Diode 3A - Cầu chì 1A - Tụ hóa 470uF – 50V

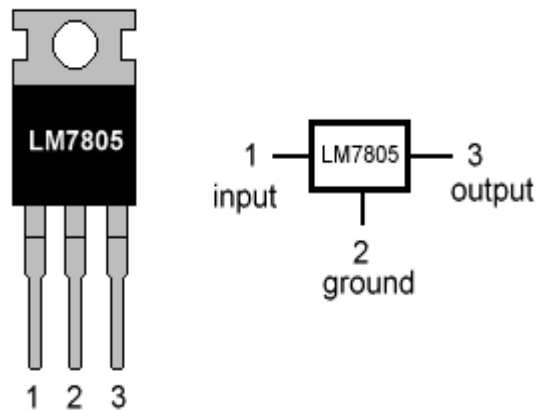
Tụ điện không phân cực 104 - LED báo nguồn và điện trở LED - Ổn áp 7805

Nguyên tắc hoạt động của mạch

Nguyên tắc hoạt động của mạch trên là mạch ổn áp 5V khá đơn giản sử dụng 7805, mạch có bảo vệ chống dòng ngược, bảo vệ quá tải. Công suất đầu ra khá thấp (5W) mạch được sử dụng nhiều trong các mạch điều khiển, mạch cấp nguồn cho các mạch tín hiệu...Mạch chỉ xoay quanh chức năng ổn định điện áp của con 7805, bây giờ chúng ta hãy đi phân tích mạch để hiểu rõ mạch hoạt động như thế nào? Do mạch sử dụng linh kiện ổn áp 7805 nên hoạt động của mạch chính là sự hoạt động bên trong của 7805.

Trên thực tế thì linh kiện ổn áp 7805 được dùng rất nhiều trong các mạch điện điều khiển dùng để cấp nguồn ổn định cho mạch, với ưu điểm là dễ ghép nối, dễ thiết kế với chi phí thấp, nguồn đầu ra ổn định. Nhược điểm của nó là công suất đầu ra khá thấp (1A) và hoạt động không ổn định khi có nhiễu bên ngoài, hoạt động được ở dải nhiệt độ khá cao là 0 -125⁰ C.

LM7805 PINOUT DIAGRAM



Hình 3.4 Cấu tạo chân IC 7805

7805 có 3 chân cho ta kết nối với nó : Chân 1 là chân nguồn đầu vào, chân 2 là chân GND , chân 3 là chân lấy điện áp ra.

Chân 1 - 2 (Chân điện áp đầu vào) đây là chân cấp nguồn đầu vào cho 7805 hoạt động dải điện áp cho phép đầu vào lớn nhất là 40V, theo datasheet thì dải điện áp đầu ra là 5V ta nên cho điện áp vào là 35V để mạch lúc nào cũng hoạt động ổn định điện áp không bị lên xuống do nguồn đầu vào + Chân 3 (Chân điện áp đầu ra), chân này cho chúng ta lấy điện áp đầu ra ổn định 5V, đảm bảo đầu ra ổn định luôn nằm trong giải từ (4.75V đến 5.25V).

Đảm bảo thông số $V_i - V_O > 3V$. Thông số này phải luôn đảm bảo khi cấp nguồn cho 7805, tức là điện áp cấp vào cho 7805 phải nằm trong 8V đến 40V. Nếu dưới 8V thì mạch ổn áp không còn tác dụng. Thông thường người ta không bao giờ cấp nguồn 8V vào cả mà người ta phải cấp nguồn lớn hơn ít nhất là gấp đôi nguồn đầu ra để tránh trường hợp sụt áp đầu vào sinh ra nguồn đầu ra không ổn định trong thời gian ngắn.

Đảm bảo tản nhiệt tốt cho 7805 khi chạy với tải. Khi công suất tăng lên thì do 7805 là linh kiện bán dẫn nên rất nóng khi tải lớn. Để tránh hỏng linh kiện và cho linh kiện hoạt động trong điều kiện thường thì cần phải tản nhiệt tốt.

Thành phần lọc nguồn và lọc nhiễu.

Như chúng ta đã biết thì các tụ C1 và C4 là các tụ hóa dùng để lọc điện áp. Vì đây là điện áp 1 chiều nhưng chưa được phẳng vẫn còn các gợn nhấp nhô nên các tụ này có tác dụng lọc nguồn cho thành điện áp một chiều phẳng

+ Tụ C1 là lọc nguồn đầu vào cho 7805. Tụ này là tụ hóa phải có điện dung đủ lớn để lọc phẳng điện áp đầu vào và điện áp tụ chịu đựng phải lớn hơn điện áp đầu vào

+ Tụ C4 là lọc nguồn đầu ra cho 7805. Tụ này cũng là tụ hóa dùng để lọc nguồn đầu ra cho bằng phẳng

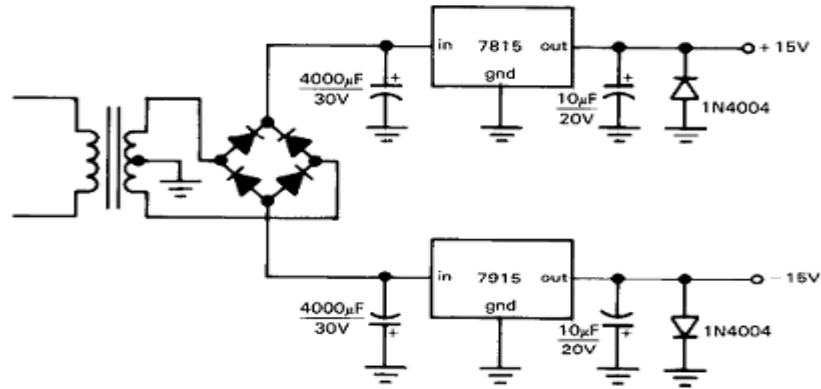
Trong thành phần một chiều còn có các sóng điều hòa bậc 2, 3..., sóng nhấp nhô có tần số cao, nhiễu bên ngoài. Các sóng này ảnh hưởng đến hoạt động của 7805. Nếu trong mạch tồn tại những thành phần sóng này sẽ làm sai sót khó phát hiện trong mạch làm cho mạch hoạt động không ổn định. Hai tụ lọc nhiễu tần số cao C2 và C4. Tụ này phải là tụ không phân cực, tụ Ceramic. Hai tụ này lọc các thành phần trên cho đầu ra đảm bảo cho mạch hoạt động bình thường.

Thành phần bảo vệ và chống dòng ngược .

Để bảo vệ cho 7805 chúng ta cần phải dùng 1 cầu chì bảo vệ cho 7805. Trường hợp 7805 quá tải ($>1A$) thì cầu chì sẽ đứt. Do đó cầu chì sẽ bảo vệ trường hợp này.

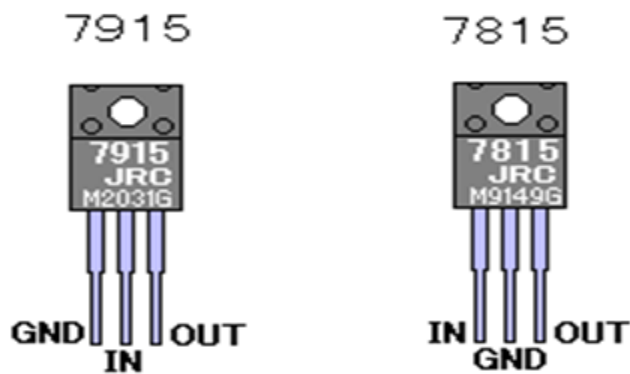
Chống dòng ngược hay bảo vệ mạch chống dòng ngược là mạch nào cũng phải có trong mạch 1 chiều. Tránh được trường hợp người sử dụng lắp ngược nguồn sinh ra hỏng mạch và cháy mạch. Diode 3A có tác dụng bảo vệ hiện tượng lắp ngược nguồn đầu vào để bảo vệ mạch điều đó rất quan trọng trong mạch 1 chiều .

3.3 MẠCH NGUỒN ỔN ÁP + - 15V DC .



Hình 3.5 Sơ đồ nguyên lý của mạch nguồn 15V

Mạch được thiết kế kết hợp để tạo ra nguồn $\pm 15V$ DC sử dụng 2 ic ổn áp 7815 và 7915.



Hình 3.6 Hình ảnh chân thực tế của ic 7815 và 7915

Chân - của cầu diode được nối với chân số 1 của 7815 để tạo nguồn 15V DC suất ra chân số 2 chân số 3 của ic được nối với nguồn 0V của biến áp .

Chân + của cầu diode được nối với chân số 3 của ic 7915 để tạo nguồn -15V DC để xuất ra chân số 2 . Chân số 1 của ic được nối với đường 0V của biến áp .

Ngoài ra các thông số khác cũng tương tự như mạch nguồn 5V ở trên .

3.4 MẠCH NHẬN VÀ XỬ LÝ TÍN HIỆU ĐẦU VÀO SỐ

Giới thiệu về mạch

Mạch nhận tín hiệu đầu vào âm thanh số hết sức quan trọng và bắt buộc phải có đối với hầu hết các bộ chuyển DAC rời hoặc đầu CD . Phần lớn các bộ chuyển DAC đều nhận tín hiệu vào qua cổng SPDIF một chuẩn giao diện do Sony và Phillip đồng phát triển, đây cũng là một trong những chuẩn giao diện thông dụng nhất trong các thiết bị âm thanh kỹ thuật số hiện nay .



Hình 3.7 Chuẩn kết nối của thiết bị âm thanh

Những thiết bị âm thanh có hỗ trợ chuẩn này sẽ giúp cho việc truyền tải âm thanh một cách chính xác, trong sạch, không bị suy hao truyền tải. Đặc điểm kỹ thuật của SPDIF cho phép nhiều loại cáp khác nhau và việc kết nối phải kết nối đến thiết bị đã từng sử dụng .

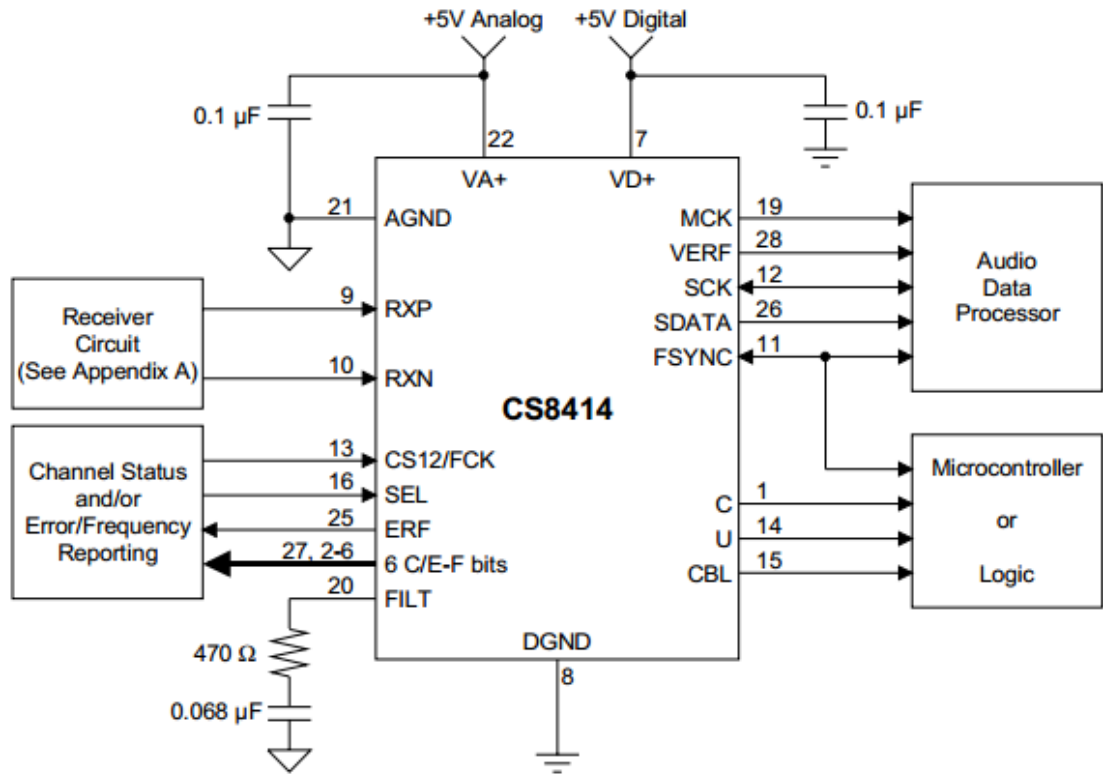
Quay trở lại với mạch nhận và xử lý tín hiệu đầu vào, vì mạch DAC được thiết kế để nhận âm thanh số đầu vào thông qua SPDIF nên cần phải có một mạch chuyên dụng để xử lý tín hiệu. Nó có tác dụng tiếp nhận và xử lý tín hiệu spdif đầu vào, tách tín hiệu Data và Clock để cung cấp cho phần tiếp theo .

IC được chọn cho nhiệm vụ trên là CS8414 do hãng Cirrus sản xuất . Đây là chip chuyên dụng để xử lý tín hiệu âm thanh số nối tiếp và tương thích với rất nhiều tiêu chuẩn giao diện đầu vào như AES/EBU , SPDIF, IEC958 , EIAJ ...



Hình 3.8 IC cs8414-cs

Trong mạch này tôi sử dụng CS 8414 dạng chân dán có để cắm vì lý do đây là loại dễ tìm kiếm và chức năng thì tương tự các dạng còn lại như Cs8412 .



Hình 3.9 Sơ đồ nguyên lý mạch nhận và xử lý tín hiệu đầu vào .

Thực chất mạch nhận và xử lý tín hiệu âm thanh số đầu vào của DAC chỉ một IC Cs8414 đảm nhiệm. Ngoài ra còn một số linh kiện khác bên ngoài nhằm hỗ trợ cho mạch hoạt động tốt hơn chứ không có tác dụng giúp mạch chạy đúng chức năng .

Vì vậy việc phân tích hoạt động của mạch chính là việc tìm hiểu về cấu tạo và hoạt động của IC Cs8414.

3.5 PHÂN TÍCH CẤU TẠO VÀ HOẠT ĐỘNG CỦA MẠCH SỐ DÙNG CS8414

Nguyên lý hoạt động.

Cs 8414 được cung cấp nguồn 5V DC cho việc hoạt động của IC , IC tiếp nhận 2 nguồn VD là nguồn Digital và VA là nguồn Analog , trên thực tế cả hai nguồn này đều là nguồn 5V DC nên khi thiết kế mạch có thể đấu chung lại với nhau . Hai tụ hóa C2 và C3 có giá trị là 47uF và tụ gốm 0.1uF có tác dụng lọc nhiễu nguồn để IC hoạt động chính xác hơn.

Để tách ra 3 xung LRCK, BCK và Data thì đầu vào là xung coaxial từ đầu ra của CD

Chân số 7 và chân số 22 lần lượt là VD và VA trong mạch chúng được nối với nhau chung nguồn là 5V DC

Ứng với 2 chân VD và VA là chân số 8 và chân 21 là hai chân được nối với đất .

Hai chân số 9 là RXP và chân số 10 RXN là 2 chân nhận chuỗi tín hiệu âm thanh số trực tiếp từ cổng SPDIF thông qua trở 75Ω có tác dụng phân áp tín hiệu và tụ gốm 0.1uF làm nhiệm vụ lọc nhiễu tín hiệu . Chân RXP được nối với tín hiệu mức cao còn chân RXN được nối với tín hiệu ở mức thấp.

Các chân 23(M₀)18(M₂)24(M₁) 17(M₃) lần lượt là các chân thiết lập chế độ làm việc cho IC chuyên xử lý tín hiệu âm thanh số nên có rất nhiều chế độ làm việc khác nhau . Trong mạch này vì phần chuyển đổi DAC chỉ xử lý được âm thanh 16 bit nên Cs8414 được thiết lập hoạt động ở chế độ xử lý tín hiệu

âm thanh 16 bit . Khi đó chân M0 và M2 được nối với nguồn 5V DC còn M3 và M1 được nối với đất.

Chân 16(SEL) được nối với nguồn nhằm mục đích sửa hoặc bù nếu có lỗi xảy ra trong quá trình giải mã.

Chân 13(FCK) được nối với chân số 9 của IC 74HC4040 thực hiện chức năng như một bộ so sánh tần số của tín hiệu đầu vào và tần số dao động nội của IC

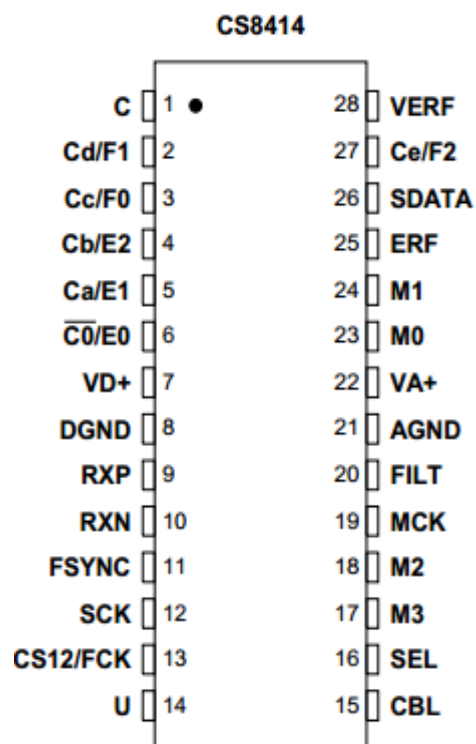
Chân số 20(FILT) được nối đất thông qua trở 470Ω và tụ $68nF$

Chân 11(FSYNC) là chân cấp xung cho phép

Chân 12 (CLK) cấp xung clock cho chip giải mã DAC đằng sau

Chân 26 (Data) xuất dữ liệu sau khi đã phục hồi và được tách tín hiệu clock

Cấu tạo và các thông số kỹ thuật của Cs8414

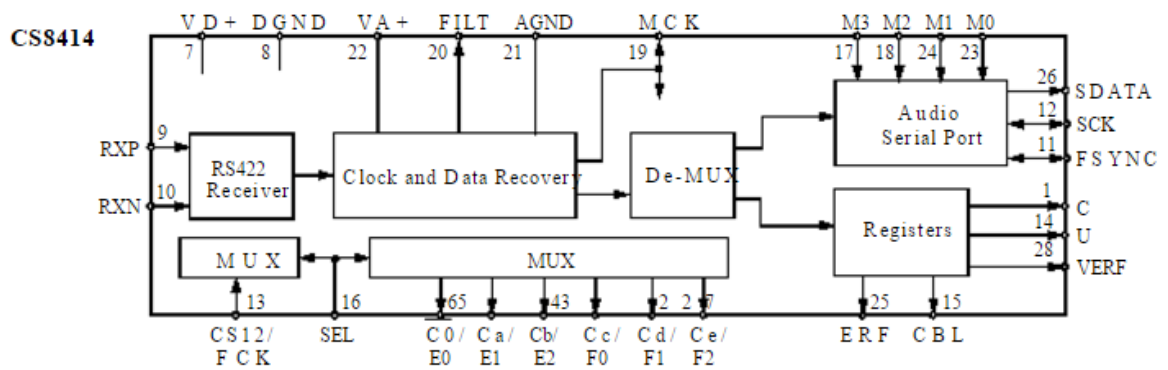


Hình 3.10 Sơ đồ các chân của CS8414

Bảng 3.1 Chức năng các chân của Cs8414

Số thứ tự chân	Chức năng
1	Bít lựa chọn khi SEL ở mức cao
2	Thiết lập điều khiển
3	Thiết lập điều khiển
4	Thiết lập điều khiển
5	Thiết lập điều khiển

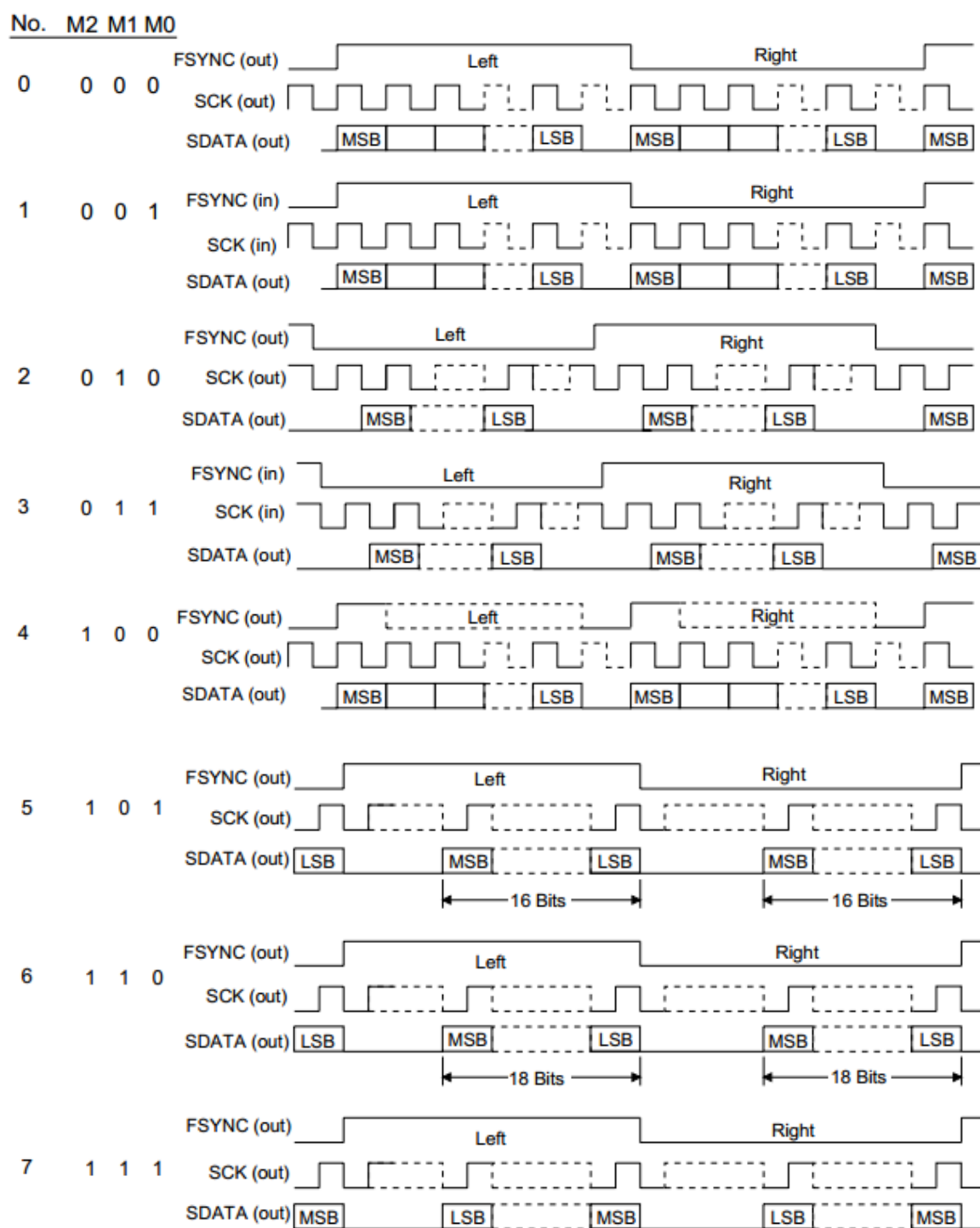
6	Thiết lập điều khiển
7	Cung cấp nguồn cho phần kỹ thuật số
8	Nối đất phần kỹ thuật số
9	Nhận tín hiệu tích cực
10	Nhận tín hiệu tích cực
11	Cấp tín hiệu fsync
12	Cung cấp tín hiệu CLK
13	Tần số dao động nội
14	User dữ liệu đầu ra
15	Bắt đầu kênh trạng thái
16	Chân lựa chọn
17	Thiết lập chế độ hoạt động
18	Thiết lập chế độ hoạt động
19	Master clock
20	Bộ lọc
21	Nối đất thành phần Analog
22	Cung cấp nguồn thành phần Analog
23	Thiết lập chế độ hoạt động
24	Thiết lập chế độ hoạt động
25	Cờ báo lỗi
26	Dữ liệu đầu ra
27	Báo cáo
28	Giá trị cờ báo lỗi



Hình 3.11 Sơ đồ cấu tạo của IC Cs8414

Bảng 3.2 là các chế độ hoạt động của Cs8414

	M1	M2	M3	M4	Định dạng hoạt động
0	0	0	0	0	Out L/R 16-24 bit
1	0	0	0	1	In L/R 16-24 bit
2	0	0	1	0	Out L/R tương thích I2S
3	0	0	1	1	In L/R tương thích I2S
4	0	1	0	0	Out WSYNC 16-24 bit
5	0	1	0	1	Out L/R 16 bit LSBJ
6	0	1	1	0	Out L/R 18 bit LSBJ
7	0	1	1	1	Out L/R MSB last
8	1	0	0	0	Giống định dạng 1 không lặp lại các lỗi
9	1	0	0	1	Giống định dạng 2 không lặp lại các lỗi
10	1	0	1	0	Giống định dạng 3 không lặp lại các lỗi
11	1	0	1	1	SCK đầu vào
12	1	1	0	0	Nhận NRZ dữ liệu
13	1	1	0	1	Nhận dữ liệu Bi
14	1	1	1	0	Resever
15	1	1	1	1	Thiết lập lại



Hình 3.12 Giải đồ xung các chế độ hoạt động của Cs8414

Bảng 3.3 Các lỗi thường gặp

E2	E1	E0	Lỗi
0	0	0	Không có bit
0	0	1	Hiệu lực bit cao
0	1	0	AM
0	1	1	Trượt mẫu
1	0	0	CRC Error
1	0	1	Lỗi chẵn lẻ
1	1	0	Lỗi mã Bi-pha
1	1	1	Không có khóa

Bảng 3.4 Mẫu tần số giải mã

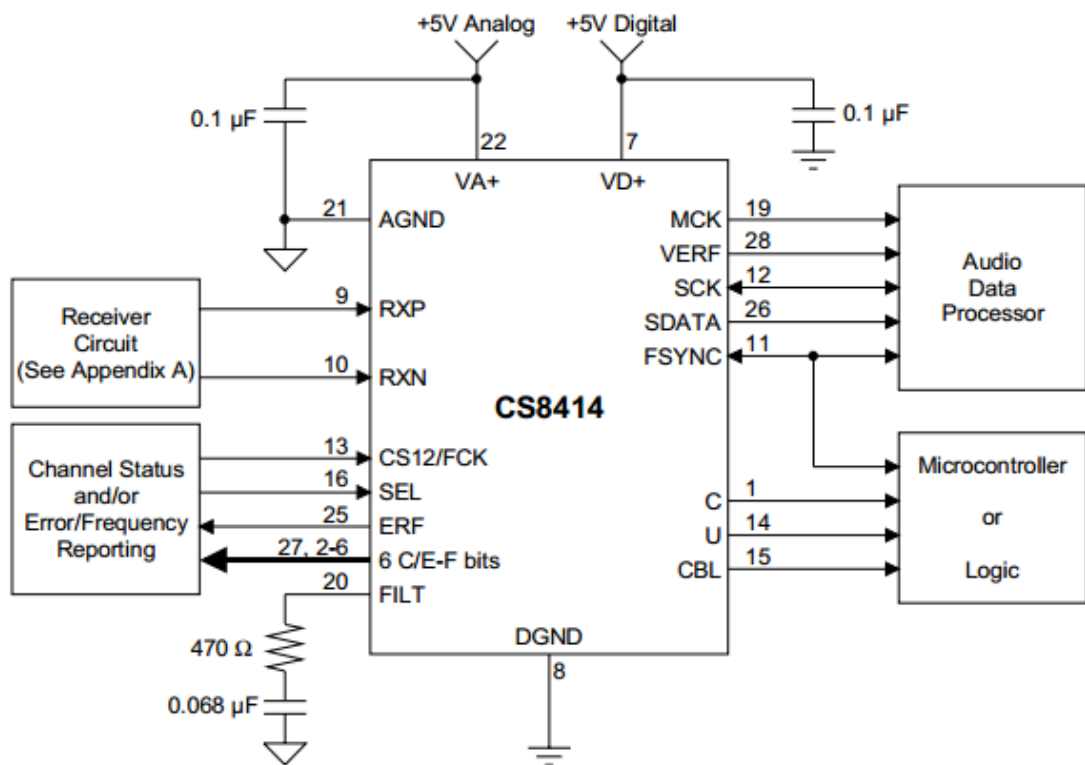
F2	F1	F0	Sample Frequency
0	0	0	Out of Range
0	0	1	reserved
0	1	0	reserved
0	1	1	96 kHz $\pm 4\%$
1	0	0	88.2 kHz $\pm 4\%$
1	0	1	48 kHz $\pm 4\%$
1	1	0	44.1 kHz $\pm 4\%$
1	1	1	32 kHz $\pm 4\%$

Bảng 3.5 Đặc điểm Digital của cs8414

Parameters	Symbol	Min	Typ	Max	Units
High-Level Input Voltage except RXP, RXN	V_{IH}	2.0	-	-	V
Low-Level Input Voltage except RXP, RXN	V_{IL}	-	-	+0.4	V
High-Level Output Voltage ($I_O = 200 \mu A$)	V_{OH}	(VD+) - 1.0	-	-	V
Low-Level Output Voltage ($I_O = -3.2 \text{ mA}$)	V_{OL}	-	-	0.5	V
Input Leakage Current	I_{in}	-	1.0	10	μA
Input Sample Frequency: (Note 3)	F_S	28.4	-	100	kHz
Master Clock Frequency (Note 3)	MCK	7.28	$256 \times F_S$	25.6	MHz
MCK Clock Jitter	t_j	-	200	-	psRMS
MCK Duty Cycle (high time/cycle time)		-	50	-	%

Bảng 3.6 Thông số kỹ thuật của cs8414

Parameters	Symbol	Min	Typ	Max	Units
Power Supply Voltage	VD+, VA+	4.75	5.0	5.25	V
Supply Current	VA+ VD+	I_A I_D	- 20	30 30	mA mA
Ambient Operating Temperature: (Note 2)	T_A	0	25	70	$^{\circ}C$
Power Consumption	P_D	-	175	315	mW



Hình 3.13 Sơ đồ kết nối của cs8414

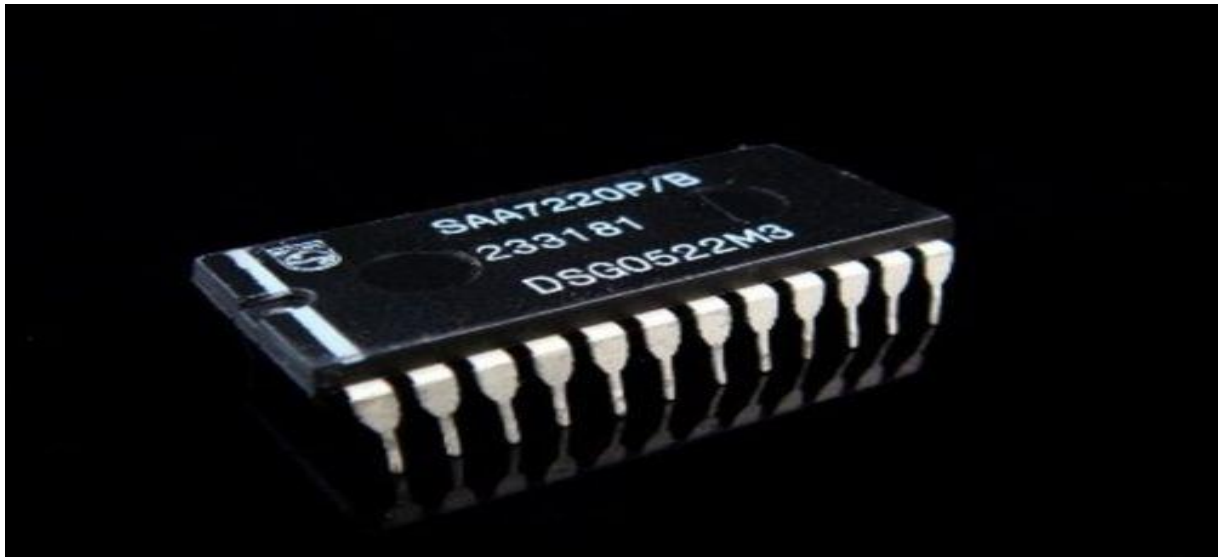
3.6 PHÂN TÍCH CẤU TẠO VÀ HOẠT ĐỘNG CỦA MẠCH LỌC DÙNG IC SAA7220

Giới thiệu về mạch

IC được dùng để lọc số chính là SAA 7220 do hãng Phillip sản xuất , SAA 7220 là một bộ lọc kỹ thuật số âm thanh được thiết kế cho các hệ thống âm thanh kỹ thuật số .

Các SAA7220P / A (chip A) đầu được thiết kế cho các ứng dụng âm thanh kỹ thuật số sử dụng một tần số tỷ lệ lấy mẫu 44.1kHz ($\pm 10\%$). Nó cũng có thể được sử dụng cho 32kHz ($\pm 10\%$) và 48kHz (không có dung sai).

Các SAA7220P / B(chip B) là một phiên bản cải tiến của thiết bị 'A' cho 1dB hiệu suất tốt hơn trong dải thông của bộ lọc FIR, đạt được bằng cách sử dụng hệ số ROM khác nhau. Các SAA7220P / A cần $\pm 5\%$ bù đắp để cho hiệu suất tối ưu khi sử dụng với các TDA1541 kép DAC. Tuy nhiên, với phiên bản 'B' này bù đắp là không còn cần thiết cho hiệu suất tối ưu.



Hình 3.14 IC SAA7220

Nguyên lý hoạt động

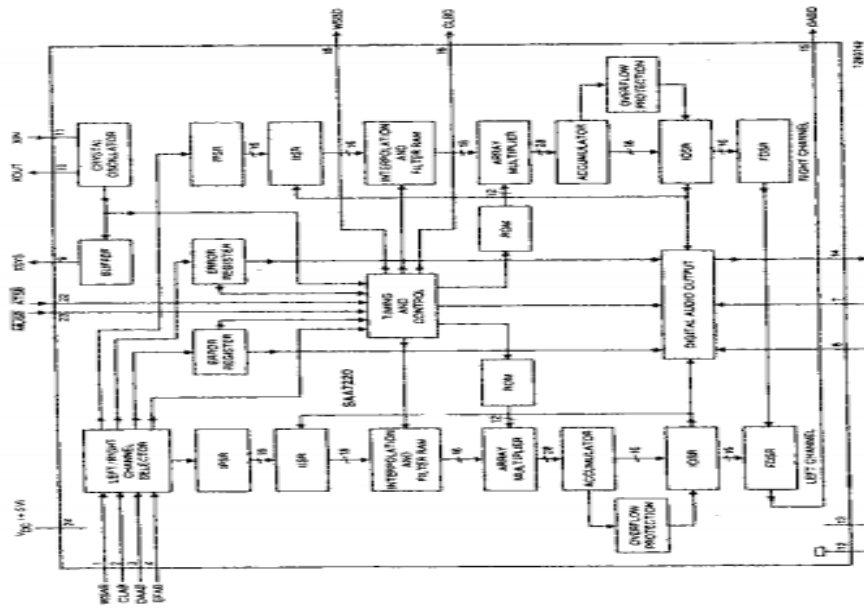
SAA 7220 được cung cấp nguồn +5V cho IC hoạt động, pin 22 23 24 được nối với nguồn VD +5V và qua tụ xuống mass, tụ 0.1uF trên có tác dụng lọc nhiễu nguồn để IC hoạt động chính xác hơn.

Pin số 1 nhận tín hiệu ở mã nhị phân từ IC 74HC4040 và được cấp xung cho phép hoạt động ở mức thấp hoặc cao từ Pin số 11 của CS8414, tín hiệu xung clock từ chân số 12 của CS8414 được đưa vào chân số 2 của SAA7220 và tần số dao động thạch anh 11,289Mhz được đưa vào Pin số 11 của SAA7220 giúp IC làm việc ổn định hơn.

Pin số 4 nhận dữ liệu sau khi đã được phục hồi và được tách tín hiệu clock từ pin 26 của CS8414.

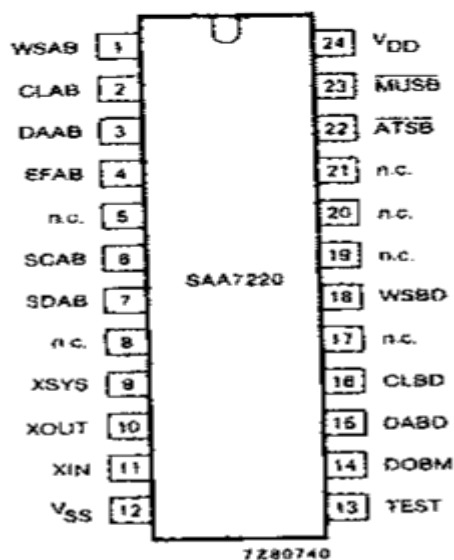
Pin số 15 là đầu ra Data, cùng với xung clock ở chân số 16 (CLBD) và lựa chọn từ ở chân 18 (WSBD) được đưa tới bộ DAC.

Sự suy giảm được kiểm soát bởi các đầu vào ATSB tại pin 22, khi đầu vào là tích cực thấp mẫu được nhân với một hệ số suy hao 12 db, nếu đầu vào là cao hệ số nhân là 1.



WHERE:
 IPSR = Input Shift Register
 IOSR = Intermediate Output Shift Register
 ISR = Intermediate Input Shift Register
 FDSR = Filter Data Shift Register
 Fig. 1 Digital filter block diagram.

Hình 3.15 Sơ đồ khối bộ lọc kỹ thuật số SAA7220



Hình 3.16 Sơ đồ chân của saa7220

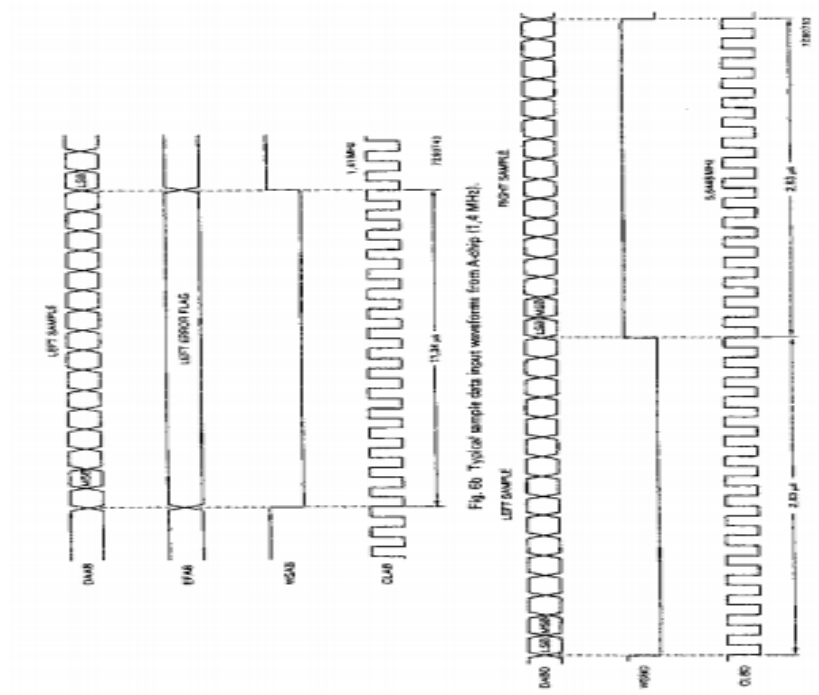
Bảng 3.7 Chức năng các chân của SAA 7220.

Stt	Chân	Chức năng các chân
1	WSAB	Lựa chọn từ
2	CLAB	Đầu vào xung clock
3	DAAB	Dữ liệu đầu vào
4	EFAB	Cờ báo lỗi
5	n.c	Không kết nối
6	SCAB	Subcode clock
7	SDAB	Subcode data
8	n.c	Không kết nối
9	XSYS	Hệ thống xung clock đầu ra
10	X _{OUT}	Đầu ra dao động thạch anh 12MHz
11	X _{IN}	Đầu vào dao động thạch anh 12MHz
12	V _{ss}	Nối mass
13	TEST	Kiểm tra đầu vào chân
14	DOBM	Audio số ra
15	DABD	Dữ liệu ra (dữ liệu ra được đưa trực tiếp vào DAC)

16	CLBD	Đầu ra xung clock tới DAC
17	n.c	Không kết nối
18	WSBD	Lựa chọn tiếng đưa tới DAC
19	n.c	Không kết nối
20	n.c	Không kết nối
21	n.c	Không kết nối
22	ATSB	Attenuation (khi ở mức tích cực thấp kiểm soát đầu vào này cung cấp 12dB)
23	MUSB	Mute (điều khiển đầu vào hoạt động thấp)
24	V _{DD}	Nguồn +5V

Bảng 3.8 Các thông số kỹ thuật phần cứng

Tham số	Kí hiệu	Giá trị
Điện áp cung cấp pin 24	V _{DD}	-0.5 to 0.7V
Điện áp đầu vào lớn nhất	V _I	-0.5V to +125V
Nhiệt độ an toàn	T _{stg}	-55 to +125°C
Nhiệt độ mt xung quanh	V _{es}	-20 to +70°C



Hình 3.18 Giản đồ xung dạng sóng của dữ liệu đầu ra tới bộ DAC

3.7 PHÂN TÍCH CẤU TẠO VÀ HOẠT ĐỘNG CỦA MẠCH CHUYỂN ĐỔI DAC DÙNG TDA 1541

Giới thiệu về mạch .

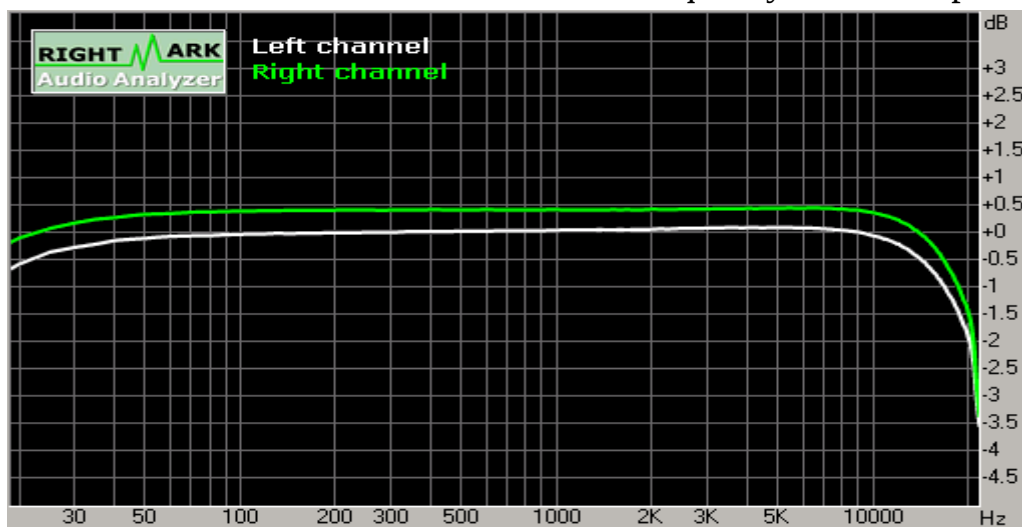
Đây là phần quan trọng nhất của bộ chuyển đổi DAC .Chíp DAC có tác dụng chuyển đổi tín hiệu Digital sang tín hiệu analog có nghĩa là nó sẽ chuyển đổi tín hiệu spdif thành dòng điện cực nhỏ khi nhận đồng thời 3 tín hiệu Data , Clock , FSYNC từ mạch xử lý tín hiệu đầu vào. Trong thiết kế của mạch DAC có nhiệm vụ chuyển đổi từ tín hiệu số sang tương tự chính là IC TDA1541 do hãng Phillip sản xuất .

Đây là 1 IC chuyên dụng dùng để chuyển đổi tín hiệu âm thanh số 16 bit sang tương tự , nó được đánh giá là một trong những IC cho chất lượng đầu ra tốt nhất hiện nay .

Với những ưu điểm như :

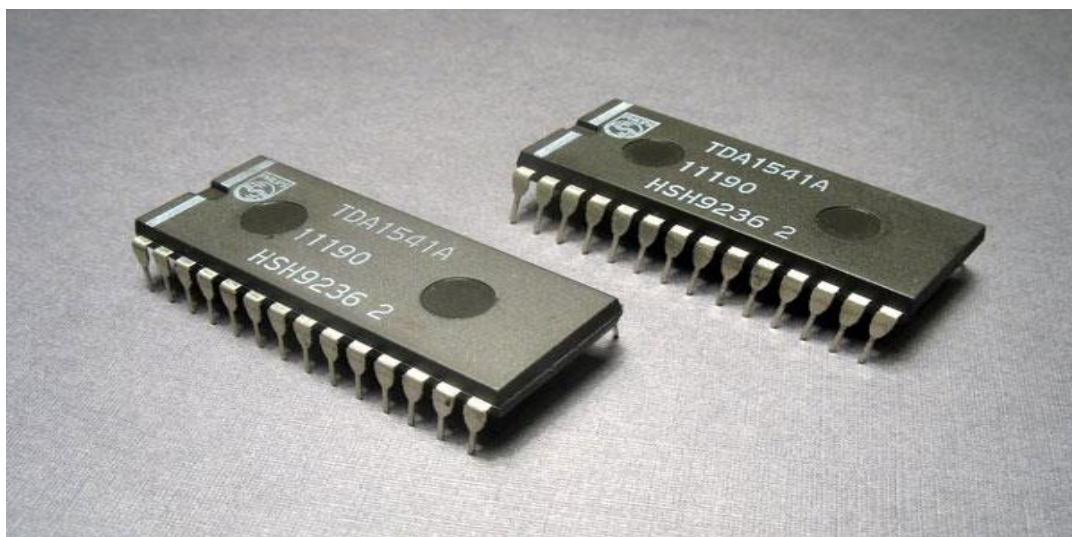
Tần số đáp ứng (từ 40Hz đến 15kHz), dB:	+0.05, -0.70	Tốt
Độ ồn, dB (A):	-86.5	Tốt
Phạm vi hoạt động, dB (A):	86.5	Tốt
IMD + Độ ồn , %:	0.031	Trung bình
nhiều của âm thanh	-84.2	Rất tốt

Hình 3Z. Frequency response

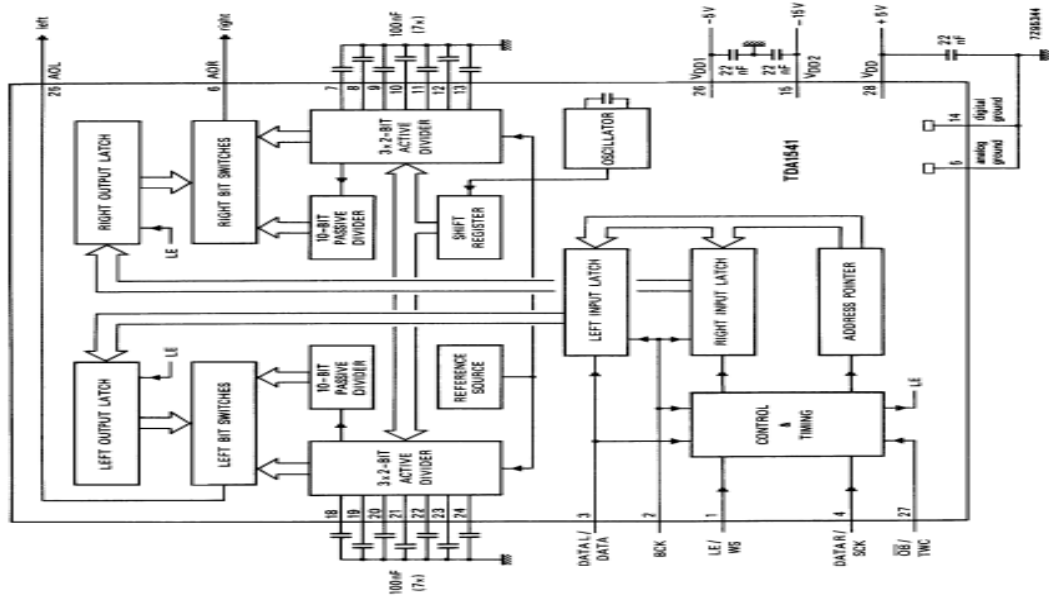


Dải tần số	Đáp ứng
Từ 20 Hz tới 20 kHz, dB	-1.86, +0.05
Từ 40 Hz tới 15 kHz, dB	-0.70, +0.05

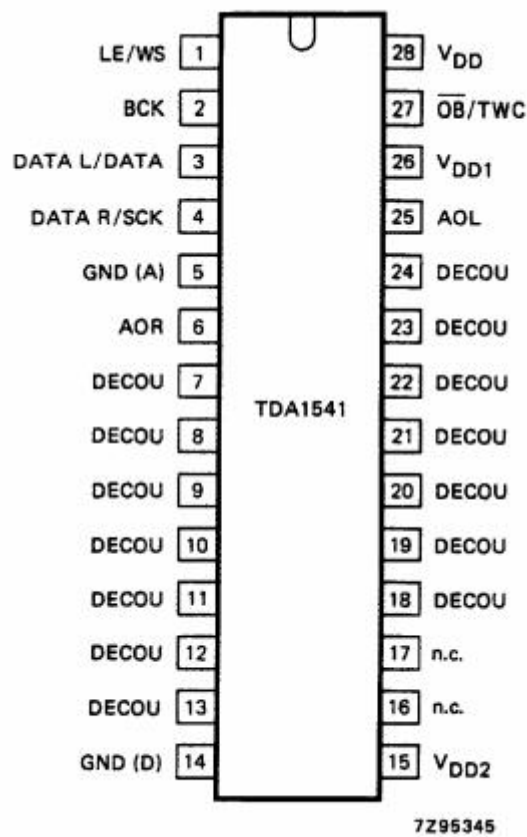
Và với nhiều ưu điểm khác thì TDA 1541 hoàn toàn có thể đáp ứng được yêu cầu của người sử dụng hiện nay.



Hình 3.20 Cấu tạo và các thông số kỹ thuật của TDA1541 .



Hình 3.21 Sơ đồ cấu tạo của IC TDA1541



Hình 3.22 Sơ đồ chân của TDA 1541

Bảng 3.9 Các chức năng của TDA 1541.

stt	Chân	Chức năng các chân
1	LE/WS	Nhận xung chốt cho phép hoạt động
2	BCK	Đầu vào xung clock
3	DATAL/DATA	Dữ liệu vào bên trái
4	DATA R/SYS	Dữ liệu vào bên phải
5	GND (A)	Nối đất thành phần analog
6	AOR	Kênh ra bên phải
7	DECOU	Cách ly
8	DECOU	Cách ly
9	DECOU	Cách ly
10	DECOU	Cách ly
11	DECOU	Cách ly
12	DECOU	Cách ly
13	DECOU	Cách ly
14	GND (D)	Nối đất thành phần kĩ thuật số
15	VDD2	Cấp nguồn 15v
16	n.c.	Để trống
17	n.c.	Để trống
18	DECOU	Cách ly
19	DECOU	Cách ly
20	DECOU	Cách ly
21	DECOU	Cách ly
22	DECOU	Cách ly
23	DECOU	Cách ly
24	DECOU	Cách ly
25	AOL	Kênh ra bên phải
26	VDD1	Cấp nguồn -5v
27	OB/TWC	Đầu vào chế độ chọn
28	VDD	Cấp nguồn +5v

Nguyên lý hoạt động của mạch.

IC TDA 1541 được cung cấp nguồn Analog +5V cho chân số 27 và 28 , cấp nguồn Analog -5V cho chân 26 và $V_A = -15V$ cho chân 15.

Với đầu vào OB / TWC kết nối với mass , dữ liệu đầu vào phải ở chế độ ghép thời gian. Nó được đi kèm với một từ chọn (WS) từ chân 18 của SAA 7220 được đưa vào chân số 1 và một tín hiệu xung clock được đưa vào chân 2 (BCK) của TDA1541 và một hệ thống đầu vào xung clock riêng biệt được đưa vào chân 4(SCK) của TDA 1541 giúp hệ thống hoạt động ổn định hơn và tương ứng ta có đầu ra là Analog kênh trái AOL chân 25 và kênh phải AOR chân số 6.

Với OB / TWC kết nối với $V_A = +5V$ chế độ là như nhau nhưng định dạng dữ liệu phải được bù nhân 2.

Khi đầu vào OB / TWC được kết nối (VDD1) hay $V_A = -5V$ thì Data từ chân số 15 của SAA 7220 được đưa đến chân số 3 của TDA 154, đi kèm với đó là xung clock BCK và một chốt kích hoạt đầu vào(LE). Với chế độ này được lựa chọn dữ liệu phải được trong hệ nhị phân.

Đúng hiệu suất 16-bit được thực hiện bởi mỗi kênh sử dụng ba ngăn hoạt động 2-bit, hoạt động trên các yếu tố động phù hợp với nguyên tắc, kết hợp với một bộ chia dòng thụ động 10-bit, dựa trên bức xạ rộng.

Bảng 3.10 Lựa chọn đầu vào Input.

$\overline{OB}/TWC$	MODE	PIN 1	PIN 2	PIN 3	PIN 4
-5 V	simultaneous	LE	BCK	DATA L	DATA R
0 V	time MUX OB	WS	BCK	DATA OB	SCK
+5 V	time MUX TWC	WS	BCK	DATA TWC	SCK

Bảng 3.11 Các thông số kỹ thuật phần cứng .

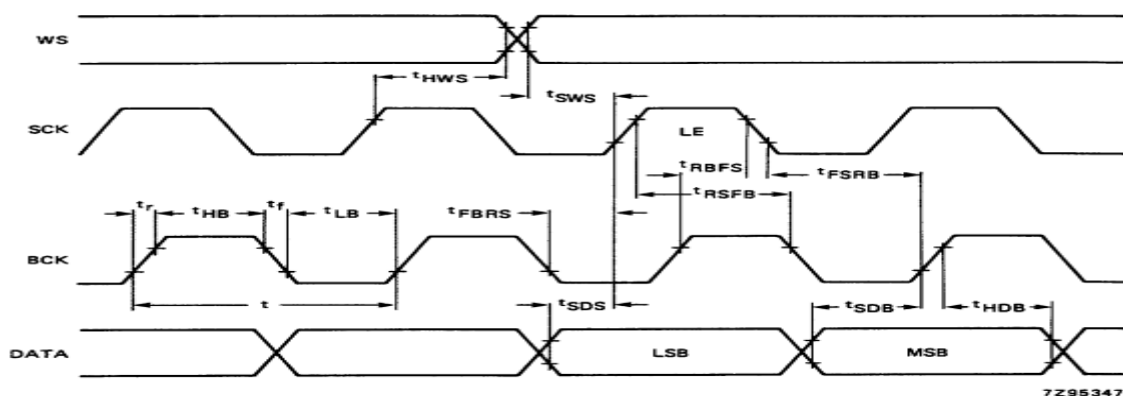
Tham số	Kí hiệu	Giá trị
Pin 28	V_{DD}	0 to +7V
Pin 26	V_{DD1}	0 to -7V
Pin 25	V_{DD2}	0 to -17V
Nhiệt độ lưu trữ	T stg	-55 to 150°C
Phạm vi nhiệt độ môi trường xung quanh	T amp	-20 to 70°C
Xử lý tĩnh điện	Ves	-1000 to 1000V

Các đặc điểm của tda1541.

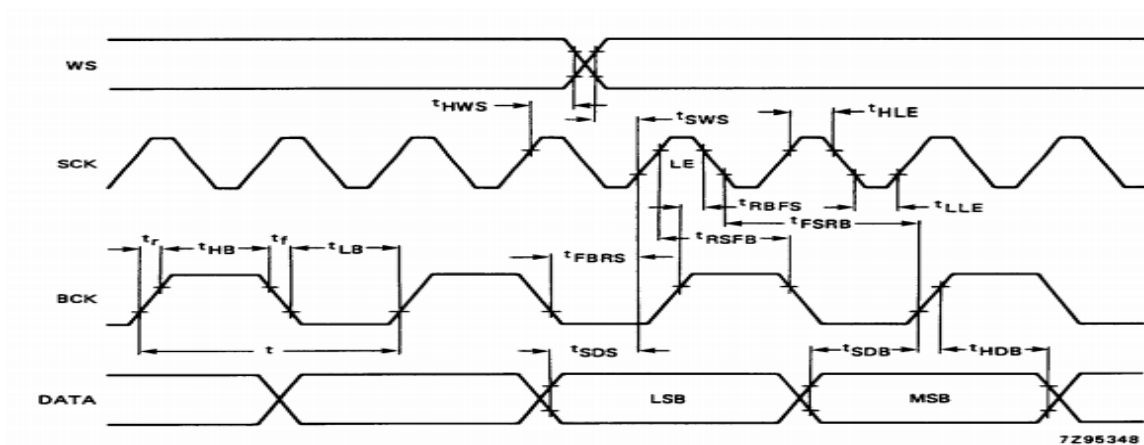
$V_{DD} = +5\text{ V}$; $V_{DD1} = -5\text{ V}$; $V_{DD2} = -12\text{ V}$; $T_{amb} = +25\text{ °C}$; measured in Fig. 1; unless otherwise specified.

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply					
Supply voltage ranges					
pin 28	V_{DD}	4,0	5,0	6,0	V
pin 26	$-V_{DD1}$	4,5	5,0	6,0	V
pin 15	$-V_{DD2}$	14	15	16	V
Supply currents					
pin 28	I_{DD}	–	45	tbf	mA
pin 26	$-I_{DD1}$	–	45	tbf	mA
pin 15	$-I_{DD2}$	–	25	tbf	mA
Resolution	Res	–	16	–	bits
Inputs					
Input current (pin 3 and pin 4)					
digital inputs LOW (< 0,8 V)	I_{IL}	–	–	tbf	mA
digital inputs HIGH (> 2,0 V)	I_{IH}	–	–	tbf	μA
Input frequency					
at clock input (pin 4)	f_{SCK}	–	–	12	MHz
at clock input (pin 2)	f_{BCK}	–	–	6	MHz
at data inputs (pin 3 and pin 4)	f_{DAT}	–	–	6	MHz
at word select input (pin 1)	f_{WS}	–	–	200	kHz
Input capacitance of digital inputs	C_I	–	12	–	pF

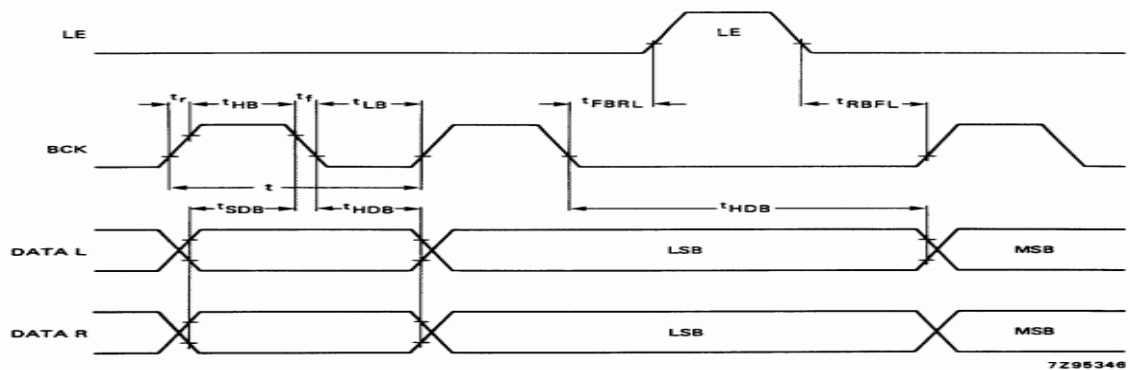
Oscillator					
Oscillator frequency with internal capacitor	f_{osc}	150	200	250	kHz
Analogue outputs (AOL; AOR)					
Output voltage compliance	V_{OC}	tbf	–	tbf	mV
Full scale current	I_{FS}	3,4	4,0	4,6	mA
Zero scale current	$\pm I_{ZS}$	–	tbf	–	nA
Full scale temperature coefficient $T_{amb} = -20$ to $+70$ °C	TC_{FS}	–	$\pm 200 \times 10^{-6}$	–	K ⁻¹
Linearity error integral					
at $T_{amb} = 25$ °C	E_1	–	0,5	–	LSB
at $T_{amb} = -20$ to $+70$ °C	E_1	–	tbf	–	LSB
Linearity error differential					
at $T_{amb} = 25$ °C	E_{d1}	–	0,5	1	LSB
at $T_{amb} = -20$ to $+70$ °C	E_{d1}	–	tbf	–	LSB



Định dạng của tín hiệu đầu vào; thời gian ghép tại $fsck = fsck$
(định dạng I2S)



Định dạng của tín hiệu đầu vào; thời gian ghép tại $f_{sck} = 2 \times f_{sck}$.



Định dạng của tín hiệu đầu vào; dữ liệu đồng thời

3.8 MẠCH KHUẾCH ĐẠI ĐỆM TÍN HIỆU ĐẦU RA DÙNG IC AD711

Giới thiệu về mạch

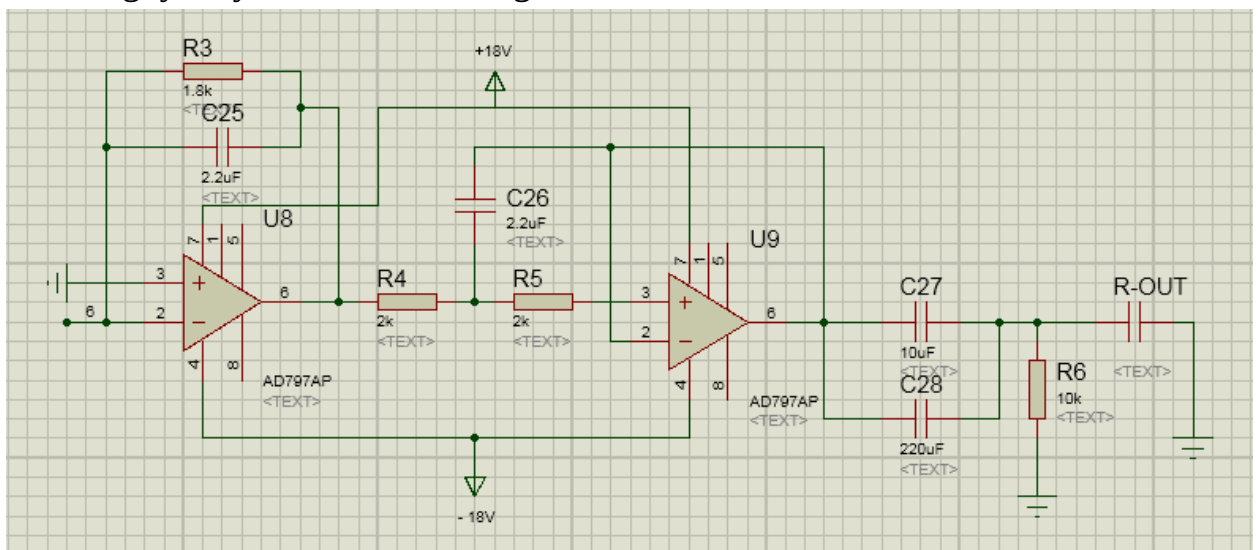
Mạch khuếch đại đệm tín hiệu đầu ra cũng là thành phần rất quan trọng và không thể thiếu trong bộ chuyển đổi DAC, vì sau khi chuyển đổi tín hiệu ra thường thì rất nhỏ chỉ vài chục mV không đủ để cung cấp cho loa hoạt động. Chính vì vậy trước khi xuất ra loa nó cần phải được khuếch đại. Mạch khuếch đại sử dụng trong mạch là một Opam đơn, nó có hai nhiệm vụ là khuếch đại dòng phù hợp với tải đầu ra và khuếch đại áp lên khoảng vài vôn để loa có thể nhận được.



Hình 3.24 IC khuếch đại đơn AD711.

Nó được đánh giá là một con Opam đơn hoạt động với hiệu suất khuếch đại cao, nhiều và tiếng ồn sinh ra thấp, cải thiện được chất lượng tín hiệu, giá thành linh kiện rẻ và dễ tìm kiếm ... Sau đây là sơ đồ mạch khuếch đại một kênh, còn kênh còn lại tương tự. Với nhiều ưu điểm vượt trội và sơ đồ đơn giản AD711 đã có mặt trong rất nhiều sản phẩm của các hãng nổi tiếng về sản xuất amply như Sony , Phillip ... Chính vì thế việc tìm hiểu về mạch cũng là việc nghiên cứu cấu tạo và các thông số của IC AD711 .

Sơ đồ nguyên lý và cách hoạt động của mạch

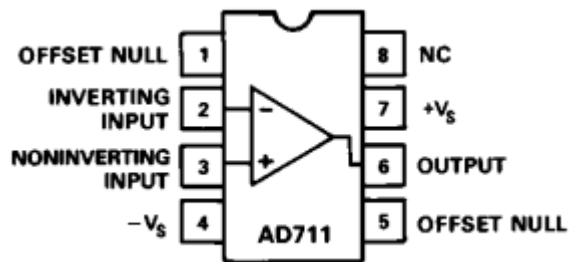


Hình 3.25 Sơ đồ nguyên lý hoạt động của mạch khuếch đại đệm

Chân 4 và chân 8 của IC là hai chân cấp nguồn 15V DC và -15V DC hoặc 18V DC và -18V DC cho mạch hoạt động . Tín hiệu nhỏ được đưa vào chân số 2 khuếch đại không đảo qua IC thông qua tụ lọc R23 và C39. Chân số 6 là

chân out của tầng khuếch đại đệm trước khi đưa vào chân 3 chân vào của tầng công suất. Một phần tín hiệu đưa trở lại chân 2 để sửa lỗi nếu có. Cuối cùng tín hiệu được đưa ra qua chân số 6 của tầng công suất sau khi khuếch đại đủ lớn qua tụ C75 và C73 và điện trở R15.

Cấu tạo và thông số kĩ thuật của mạch .



Hình 3.26 Sơ đồ chân và chức năng của AD 711.

Bảng 3.12 Chức năng các chân của AD711

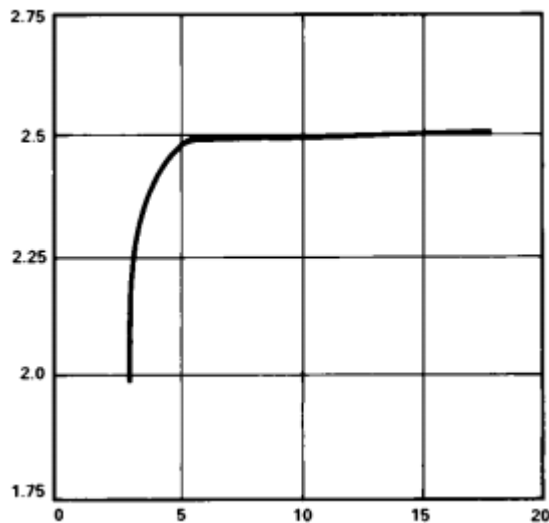
Số chân	Chức năng
1	offset null
2	Đầu vào đảo A
3	Đầu vào không đảo A
4	Cấp nguồn -18V
5	Offset null
6	Ngõ ra
7	Cấp nguồn +18V
8	nc

Các thông số phản cứng của AD711.

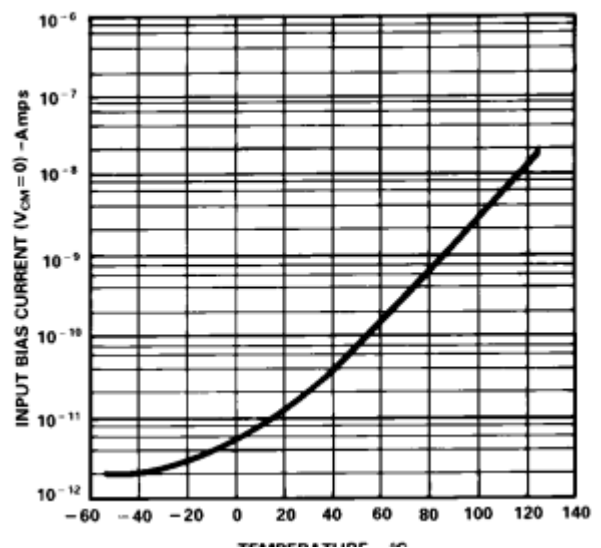
- Băng thông tín hiệu nhỏ .
- Đầu ra tối đa 600Ω , 10 V.
- Công suất băng thông 140KHz.

- Tốc độ xoay 90v/us .
- Điện áp cung cấp là -12V và +12V hoặc -18V và +18V.
- Có khả năng bù để đạt được sự ổn định .
- Nhiệt độ hoạt động từ -40°C đến 80°C.

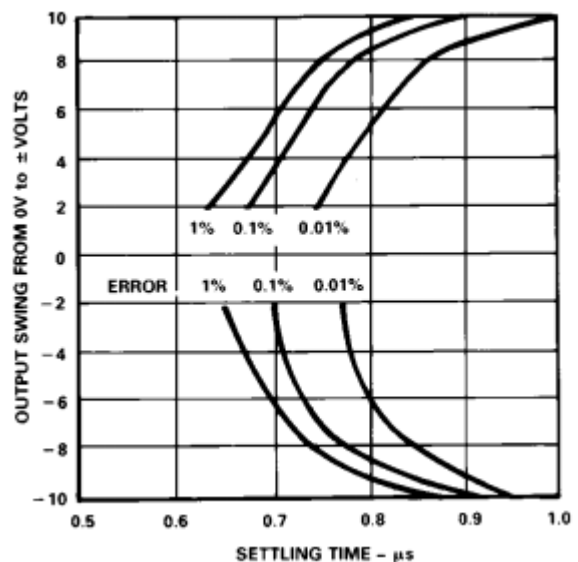
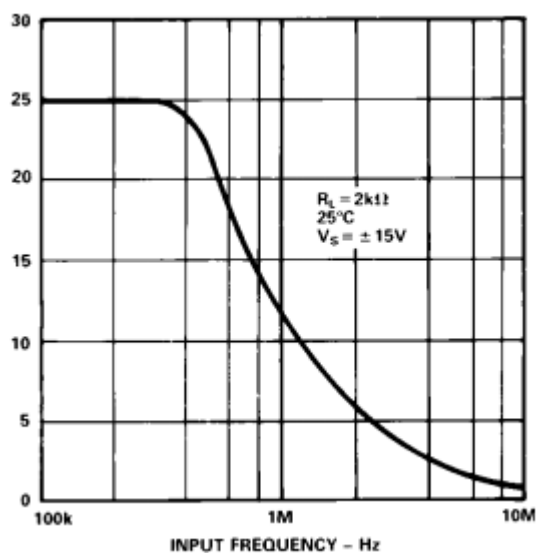
Đặc tuyến của các đặc điểm điển hình



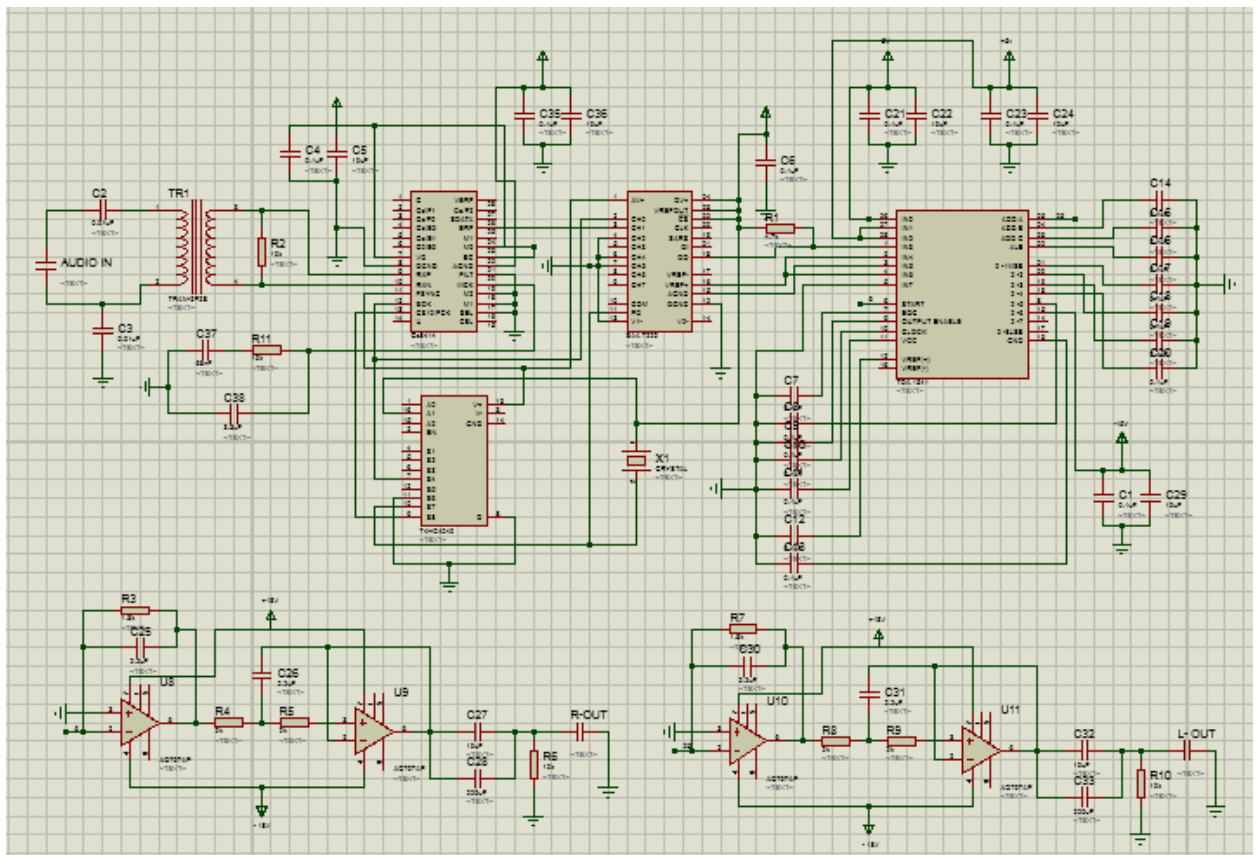
Điện áp vào



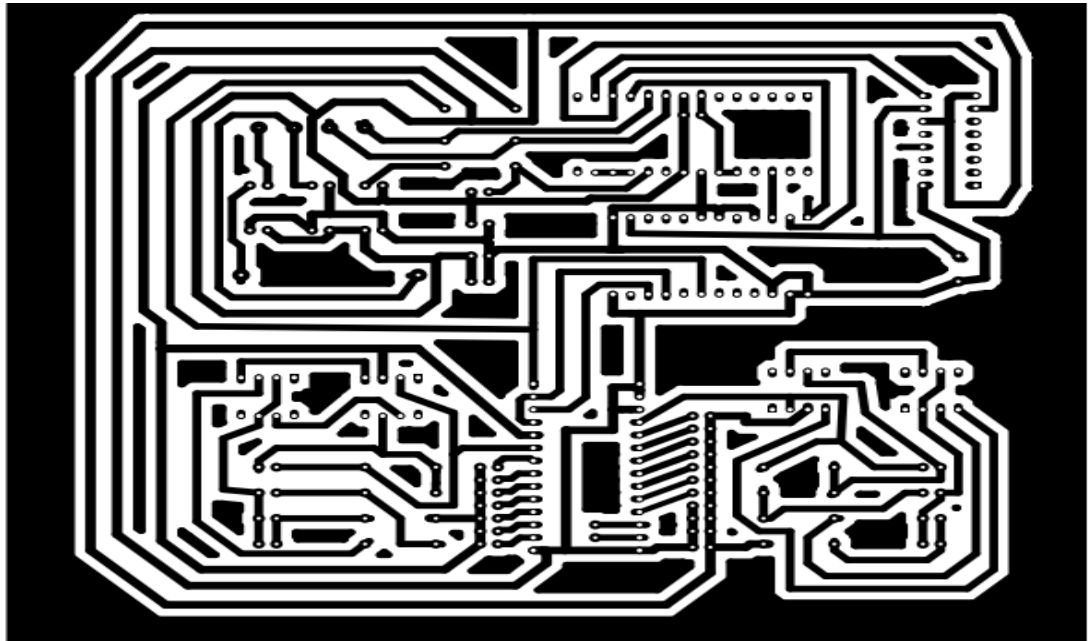
Nhiệt độ



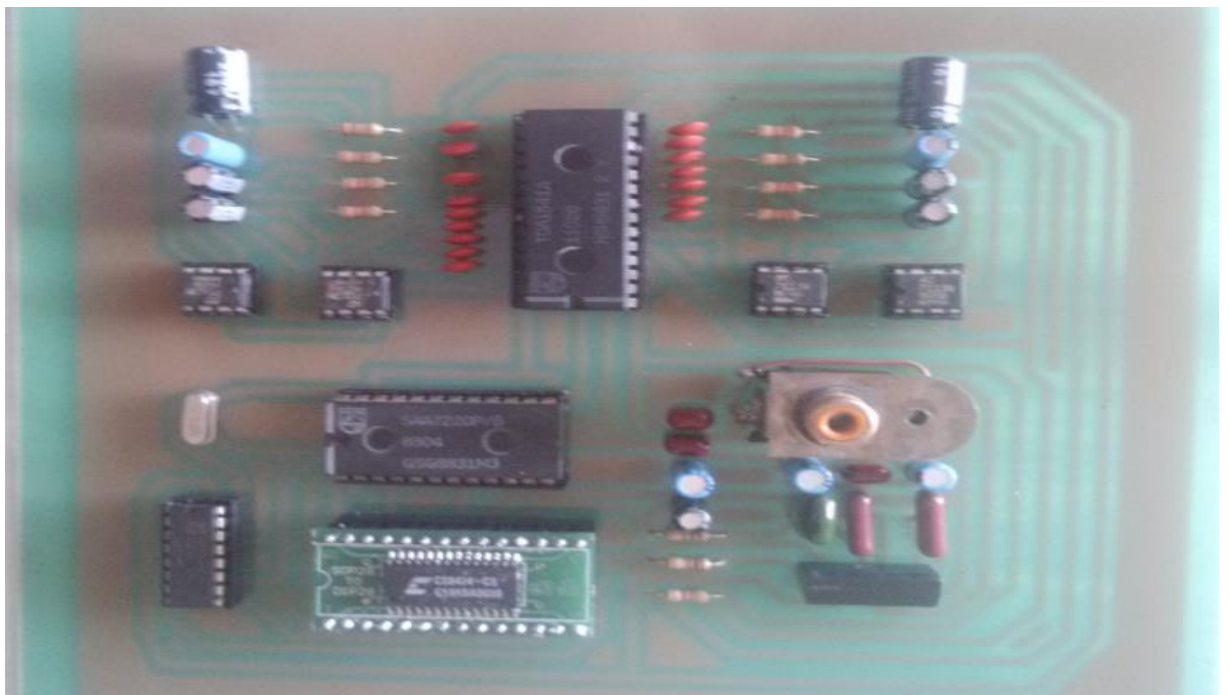
3.9 MỘT SỐ HÌNH ẢNH MẠCH VÀ SƠ ĐỒ NGUYÊN LÝ



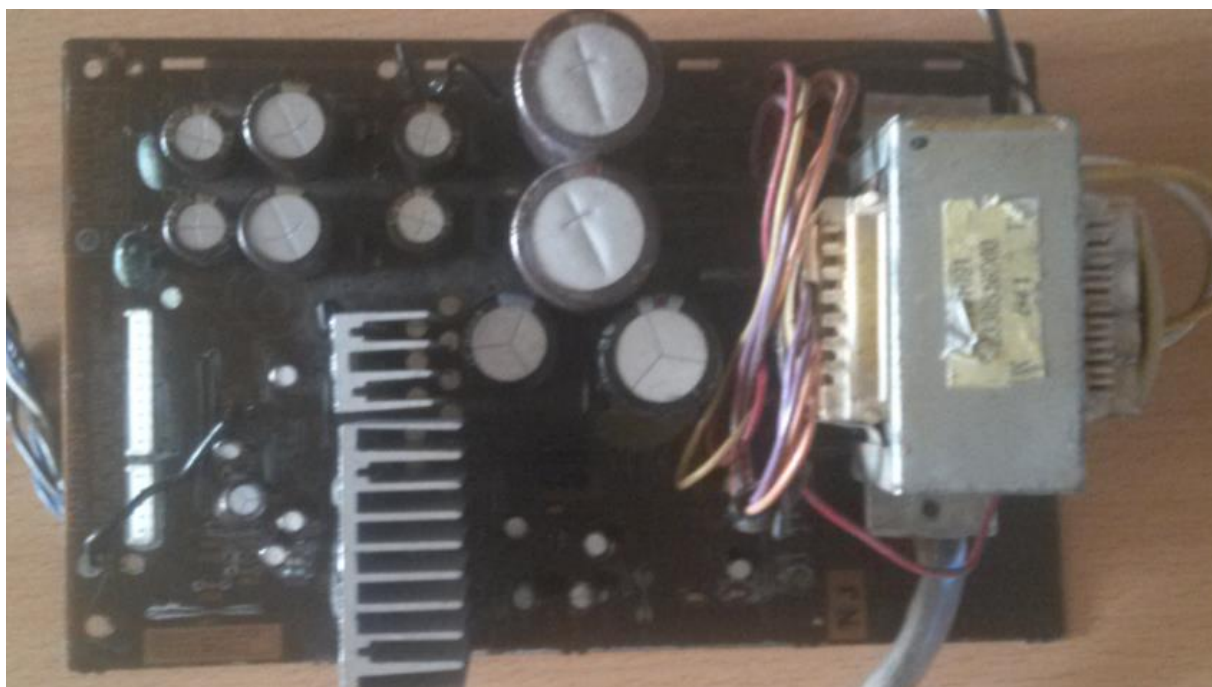
Hình 3.27 Sơ đồ nguyên lý của mạch chuyển đổi DAC 16 bit



Hình 3.28 Sơ đồ mạch in được vẽ bằng phần mềm proteus 8.1



Hình 3.29 Hình ảnh thực tế của mạch



Hình 3.30 Mạch nguồn .



Hình 3.31 Mạch chuyển đổi DAC được nối với mạch nguồn

KẾT LUẬN

Qua quá trình nghiên cứu và tìm hiểu đề tài , em đã hiểu thêm được nhiều kiến thức về cách thức làm việc cũng như cấu tạo của một bộ chuyển đổi DAC. Đồ án đã trình bày tổng quan bộ chuyển đổi số - tương tự, tương tự - số vị trí , vai trò , các thông số và kiến trúc cơ bản của bộ chuyển đổi này . Tuy mạch DAC trên chỉ đóng một phần vai trò trong các hệ thống âm thanh nhưng nó rất quan trọng và không thể thiếu . Mạch được ứng dụng rất nhiều trong các hệ thống âm thanh trên thị trường hiện nay cũng như là các bộ DAC rời . Mạch được thiết kế với tiêu chí chất lượng tốt, thực hiện đơn giản và chi phí tối ưu nhất có thể phù hợp với ưu cầu công việc cũng như thời gian hoàn thành . Mạch đảm bảo được ưu cầu đặt ra trước khi thiết kế và thực hiện . Tuy nhiên

do dừng lại ở mức độ nghiên cứu và thực hiện thủ công nên mạch không có tính thẩm mỹ cao , đường mạch không có tính chuyên nghiệp và chất lượng không thể bằng các thiết bị tương đương trên thị trường . Em đã cố gắng thực hiện và hoàn thiện mạch một cách tốt nhất có thể với khả năng của mình nhưng không thể tránh được sai sót , em mong nhận được sự góp ý chân thành từ các thầy cô giáo trong khoa điện – điện tử của trường để sản phẩm có thể hoàn thiện và phát triển hơn nữa . Em xin chân thành cảm ơn các thầy cô trong trường Đại Học Dân Lập Hải Phòng đã dạy dỗ em trong suốt quá trình học tập tại trường . Đặc biệt em xin chân thành cảm ơn tới thầy Đỗ Anh Dũng đã tận tình hướng dẫn để em hoàn thành đồ án này.

Em xin chân thành cảm ơn !

Hải phòng ngày 27 tháng 6 năm 2016

Sinh viên thực hiện
Nguyễn Văn Lâm

1. Phạm Minh Hà 1997 , Kỹ thuật mạch điện tử , NXB Khoa học và Kỹ thuật .
2. <http://vinacel.hcmute.edu.vn>
3. <http://vnav.vn>
4. <http://members.chello.n>
5. <http://www.dientuvietnam.net/forums/forum.php>
6. <http://www.alldatasheet.jp/datasheet-pdf/pdf/56849/BURBROWN/PCM56.html>
7. <http://www.alldatasheet.com/datasheet-pdf/pdf/87252/CIRRUS/CS8414.html>