

## LỜI MỞ ĐẦU

Ngày nay cùng với sự công nghiệp hóa hiện đại hóa đất nước, nhiều ngành công nghiệp phục vụ quá trình công nghiệp phát triển của đất nước.

Như khai thác khoáng sản vận chuyển vật liệu trong các bến cảng trong các nhà máy. Băng tải dùng để vận chuyển các vật liệu rời, nhờ những ưu điểm là có khả năng vận chuyển hàng hóa đi xa, làm việc êm, năng suất cao và tiêu hao năng lượng không lớn lắm. Chính nhờ những ưu điểm đó mà băng tải được ứng dụng rộng rãi trong nhiều các lĩnh vực sản xuất như khai thác hầm mỏ, chế biến thực phẩm, vận chuyển hàng hóa, ứng dụng trong các bến cảng...

Nhận thấy tầm quan trọng của băng tải trong các ngành công nghiệp và đây là một hệ thống cần có sự cải tiến và thiết kế mới, nhất là trong lĩnh vực trang bị điện và truyền động điện đóng góp vai trò nâng cao năng suất và chất lượng sản phẩm. Vì vậy các hệ thống truyền động điện luôn luôn được quan tâm nghiên cứu để nâng cao năng suất chất lượng để đáp ứng yêu cầu hiện đại hóa cao. Đề tài của em chủ yếu là đi sâu nghiên cứu về trang bị điện tự động hóa điều khiển hệ thống băng tải.

**Đề tài của em được trình bày gồm 3 chương :**

**Chương 1:** Tổng quan về công nghệ băng tải.

**Chương 2:** Các phần tử sử dụng trong thiết kế băng tải phân loại sản phẩm

**Chương 3:** Thiết kế và thi công hệ thống băng tải.

Trong quá trình nhận đề tài với sự nỗ lực của bản thân và sự giúp đỡ tận tình của Th.S Nguyễn Trọng Thắng, em đã hoàn tất xong cuốn đề án này. Tuy nhiên do thời gian có hạn và kinh nghiệm bản thân nên bản đề án này không tránh được những sai sót, em rất mong được sự đóng góp ý kiến chỉ bảo của các thầy cô và các bạn.

Cuối cùng em xin chân thành cảm ơn các thầy cô giáo trong khoa Điện của trường Đại Học Dân Lập Hải Phòng đã tạo điều kiện và giúp đỡ tận tình để em hoàn thành cuốn đề án này. Đặc biệt em xin chân thành cảm ơn K.S Ngô

Quang Vĩ giảng viên hướng dẫn chính đã tận tình hướng dẫn chỉ bảo em trong suốt quá trình học tại trường cũng như trong thời gian làm đồ án vừa qua.

Em xin chân thành cảm ơn !

Sinh viên thực hiện

Đặng Vũ Hiệp

## **CHƯƠNG 1:**

# **TỔNG QUAN VỀ CÔNG NGHỆ BĂNG TẢI**

## **1.1. GIỚI THIỆU CHUNG VỀ CÔNG NGHỆ BĂNG TẢI**

Băng tải ( hay còn gọi là băng truyền ) là thiết bị vận chuyển liên tục, có khoảng cách vận chuyển lớn. Được sử dụng rộng rãi ở các công trường xây dựng, xí nghiệp sản xuất vật liệu xây dựng và vật liệu chế tạo... Bao gồm băng tải PVC, băng tải cao su, băng tải xích inox, băng tải xích nhựa, băng tải con lăn tự do, băng tải con lăn có truyền động, băng tải đứng, băng tải nghiêng, băng tải từ, Gầu tải, Vít tải . Các loại băng tải này được sử dụng để vận chuyển vật liệu rời, vụn như cát sỏi, đá, xi măng, sản phẩm trong các ngành công nghiệp chè, cà phê, hóa chất, dây da, thực phẩm ... và hàng đơn chiếc như hàng bao, hàng hộp, hòm, bưu kiện ...

## **1.2. CÁC LOẠI BĂNG TẢI ĐÃ VÀ ĐANG ĐƯỢC ỨNG DỤNG HIỆN NAY**

### **1.2.1. Khái quát chung**

Ngày nay cùng với sự phát triển không ngừng của khoa học kỹ thuật, nhiều ngành sản xuất Công nghiệp và các ngành khác như: Nông nghiệp, du lịch cũng phát triển theo.

Để nâng cao năng suất, tiết kiệm sức người cũng như giảm thiểu ô nhiễm môi trường, độ chính xác và an toàn ...Thì các thiết bị vận tải liên tục được ứng dụng rộng rãi trong các ngành sản xuất như xi măng, vận chuyển than, xỉ than trong các nhà máy nhiệt điện, vận chuyển hàng hóa trong các bến cảng, vận chuyển hàng hóa sâu trong các hầm mỏ, vận chuyển nguyên liệu trong các nhà máy công nghệ vi sinh, vận chuyển hành khách ở những nơi du lịch, trong các siêu thị, vận chuyển hành lý của khách tại các sân bay...

Như vậy các thiết bị vận tải liên tục có một phần đóng góp rất quan trọng trong rất nhiều các lĩnh vực sản xuất của nền kinh tế, xã hội nói chung và công nghiệp nói riêng.

## **1.2.2. Giới thiệu một số loại băng tải hiện có trên thị trường Việt Nam**

### **1.2.2.1. Băng tải Polyester Cotton (CC)**

Bông vải sợi dọc và cấu trúc với sợi ngang được làm bằng sợi dệt bông, độ giãn dài thấp, và độ bám dính tốt. Biến dạng nhỏ trong điều kiện nhiệt độ cao, với khoảng cách ngắn hơn, nơi mà việc vận chuyển khối lượng nhỏ hơn .

Băng tải CC được chia thành loại thường, loại nhiệt, đánh lửa, loại chống cháy, loại axit, loại dầu.

Đặc điểm kỹ thuật:

Với một loại vật liệu cốt lõi: polyester-bông vải pha loại TC-70, CC-56-loại bông vải

Băng thông: 100mm-1600mm

1-10 lớp của các lớp vải

Nhựa bao gồm: Mặt trên :1.5-9mm, Mặt dưới: 0mm-4.5mm

### **1.2.2.2. Băng tải EP**



Hình 1.1: Băng tải EP

Tính năng :

- Tính linh hoạt cao, cơ tính tốt và chịu va đập

- Hệ số dẫn dài thấp tốt hơn so với lõi nylon và vải băng tải khác, được áp dụng cho đường vận chuyển vật liệu dài
- Khả năng chịu nước và môi trường ẩm ướt, kết dính băng tốt trong môi trường nhiệt độ thấp để kéo dài tuổi thọ của băng.
- Khả năng chịu nhiệt và khả năng ăn mòn tốt
- Cấu tạo mỏng với trọng lượng nhẹ do vải polyester, độ bền khoảng 2,5-9 lần của bông, vải bông lõi băng tải

### 1.2.2.3. Băng tải chịu nhiệt

Với lớp bố bằng bông vải chịu nhiệt và khả năng chịu nhiệt độ cao của lớp cao su, chúng được dùng cho ngành than cốc, xi măng, đúc, xỉ nóng...

Sản phẩm được chế tạo theo tiêu chuẩn HG2297-92

Băng tải chịu nhiệt được chia thành 4 loại:



Hình 1.2: Băng tải chịu nhiệt

- Có thể chịu được nhiệt độ thử nghiệm không phải là hơn 100 °C, trong ngắn hạn nhiệt độ hoạt động cao nhất là 150 °C, tên mã là T1.
- Có thể chịu được nhiệt độ thử nghiệm không phải là hơn 125 °C, trong ngắn hạn nhiệt độ hoạt động cao nhất là 170 °C, tên mã là T2.
- Có thể chịu được nhiệt độ thử nghiệm là không quá 150 °C, trong ngắn hạn nhiệt độ hoạt động cao nhất là 200 °C, tên mã là T3.

- Có thể chịu được nhiệt độ thử nghiệm không phải là hơn 175 °C, trong ngắn hạn nhiệt độ hoạt động cao nhất là 230 °C, tên mã là T4.

#### 1.2.2.4. Băng tải chịu Axit và Kiềm



Hình 1.3: Băng tải chịu axit và kiềm

Đặc tính sản phẩm: sử dụng bông vải, vải nylon hoặc vải polyester với một lõi được thực hiện với hiệu suất đàn hồi tốt vào khe, việc sử dụng kéo dài nhỏ. Xuất xứ của axit và kiềm chế biến vật liệu sử dụng nhựa che, kháng hóa chất tốt và tính chất vật lý tốt.

Ứng dụng: Ứng dụng hóa chất, nhà máy phân bón, nhà máy giấy, doanh nghiệp được vận chuyển vật liệu có tính axit hoặc kiềm ăn mòn.

Dự án		Các đơn vị	Các chỉ số
Lớp phủ thực hiện	Độ bền kéo	MPa	$\geq 10$
	Độ giãn dài đứt	%	$\geq 300$
	Mài mòn	cm 3/1.61km	$\leq 1,0$
	Acid 30% H 2SO4 24h ở nhiệt độ phòng		$\geq 0,7$
Độ bám dính	Cover với lớp vải	N/mm	$\geq 2.7$
	Lớp vải	N/mm	$\geq 2.7$

### 1.2.2.5. Băng tải bố NN



Hình:1.4: Băng tải bố

Nylon dây băng tải có thể có một sức mạnh, mỏng cao, chống chịu tác động, hiệu năng tốt, sức mạnh bám dính lớp, tuyệt vời flex và tuổi thọ lâu dài, thích hợp cho đường dài, điều kiện tải cao, tốc độ cao, cung cấp các vật liệu.

### 1.2.2.6. Băng tải lòng máng



Hình 1.5: Băng tải lòng máng

Sản phẩm (thông thường loại băng tải nghiêng với tường gợn sóng) Tường nghiêng lượn sóng với các băng tần cơ sở, xương sườn, cơ hoành 3 phần. Do bức tường để ngăn chặn các vật liệu từ trượt tác dụng phân tán. Đối với các khoảng trống, vào một tập tin thiết kế cạnh lượn sóng; là cơ hoành vai trò của tài liệu hỗ trợ, để đạt được một góc độ truyền dẫn lớn, việc sử dụng các loại-T

TC loại. Tập cạnh cơ hoành và các phương pháp trị bệnh thứ hai được sử dụng với các kết nối cơ sở-ban nhạc, một sức mạnh liên kết cao

Các tính năng (tổng hợp loại băng tải nghiêng với tường gợn sóng):

- ✓ Việc tăng góc độ truyền (30 đến 90 độ)
- ✓ Kích thước nhỏ, ít đầu tư
- ✓ Thông qua, và tăng cường mức độ cao cao hơn
- ✓ Nghiêng từ ngang (hay dọc) để chuyển tiếp suôn sẻ
- ✓ Thích hợp cho việc vận chuyển dễ dàng phân tán bột, dạng hạt, khối nhỏ, dán và vật liệu giống như chất lỏng
- ✓ Tiêu thụ năng lượng thấp, kết cấu đơn giản, băng dính, độ bền cao, tuổi thọ lâu dài.

Phân Loại:

Theo bao gồm tài sản được chia thành loại thường, loại nhiệt, đánh lửa, loại lạnh, loại axit, loại dầu.

Các đặc điểm kỹ thuật:

- ✓ Với vật liệu cốt lõi: CC-56, NN100, NN150, NN200, NN300, NN400
- ✓ Băng thông: 100mm-2200mm
- ✓ 2-10 lớp vải
- ✓ Nhựa bao gồm: Mặt :1.5-8mm, không phải đối mặt: 0mm-4.5mm

#### **1.2.2.7. Băng tải xương cá**



Hình 1.6: Băng tải xương cá



Băng tải hình xương cá vành đai, băng tải con số tám mô hình vành đai, băng tải xương cá mô hình, băng tải kiểu hình chữ U đai, băng tải kiểu hình trụ đai, rỗ băng tải mẫu, vv, hoặc dựa vào người sử dụng yêu cầu). Waterstop, PVC băng toàn bộ các chất chống cháy; và có thể cung cấp một loạt các tính chất đặc biệt (băng tải, khả năng kháng cháy ngọn lửa, băng tải chịu nhiệt đai, acid băng tải, băng tải kiềm, băng tải lạnh, nhiệt độ cao băng tải).

#### 1.2.2.8. Băng tải nghiêng



Hình 1.7: Băng tải nghiêng

**Các tính năng:** Váy để nâng cao băng tải (băng tải với tường tôn) dễ dàng để thiết kế thành một hệ thống giao thông hoàn chỉnh, để tránh việc nâng cấp liên tục vận chuyển và phức tạp của hệ thống, hệ thống này được đặc trưng bởi: cài đặt tốc độ, góc tải lớn, bao gồm kích thước nhỏ, ít đầu tư vào các công trình dân dụng, tính linh hoạt bố trí, số lượng nhỏ duy trì và tiêu thụ năng lượng thấp.

Cơ cấu sản phẩm: váy tăng cường các băng truyền (băng tải với tường gợn sóng), chủ yếu là trong ba thành phần sau:

Cao mặt baseband cường độ cao, với độ cứng lớn hơn và linh hoạt phương thẳng đứng.

Độ bền cao tường sóng cao su lưu hóa nhiệt.

Đối tượng xuống để ngăn chặn các phân vùng nằm ngang.

Các bức tường phía dưới và phân vùng và baseband thành một trong chữa nhiệt, chiều cao của bức tường và các phân vùng lên đến 40-630mm, gắn vào tường để tăng cường sức mạnh tường xé vải, với bức tường sóng dẻo và linh hoạt, để đảm bảo một băng tải mịn qua các bánh xe và bánh xe phía đuôi.

Truyền tải công suất: Có sẵn với bức tường sóng dọc theo độ nghiêng, nằm ngang và thẳng đứng của vật liệu vận chuyển số lượng lớn các hình thức khác nhau, từ than đá, quặng, cát cho phân bón và hạt. Hạn chế kích thước hạt, hạt kích thước từ nhỏ đến 400mm kích thước lớn, thông từ mét khối 1 / giờ đến 6.000 mét khối / giờ.

Thông số kỹ thuật: 400mm - 2000mm

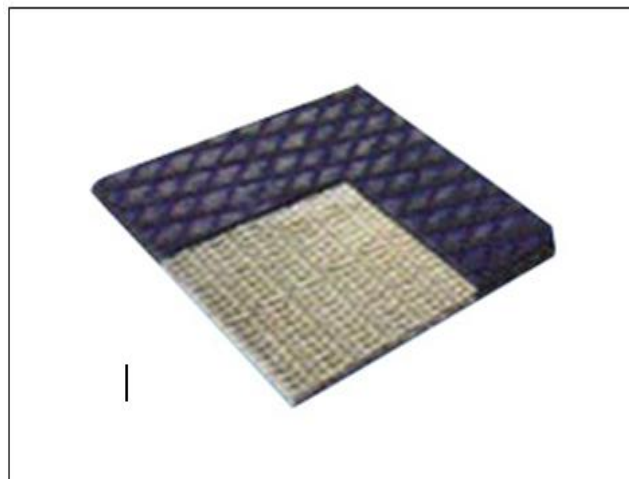
Các tính năng: bao gồm sử dụng nhựa chịu dầu cao su nitrile tốt, gia cố các vật liệu có thể được lựa chọn theo nhu cầu khác nhau của vật liệu khác nhau.

#### 1.2.2.9. Băng tải chống cháy

Toàn bộ chống cháy chậm bắt lửa băng tải cho các mỏ than:

**Các tính năng:** với cơ thể mà không cần tách lớp, kéo dài nhỏ, chịu tác động và khả năng chống rách. các cấu trúc khác nhau có thể được phân chia theo loại PVC, loại PVG (nhựa bề mặt) (dựa trên sự gia tăng PVC với bề mặt cao su) với các chất chống cháy toàn bộ, các tiêu chuẩn MT/914-2002 chấp hành.

PVC là thích hợp cho 16-độ góc của các điều kiện khô, việc xử lý vật liệu sau đây.



## Hình 1.8: Băng tải chống cháy

PVG phù hợp với góc độ ẩm của 20 độ dưới đây việc xử lý vật liệu nước.

Model N / mm Độ bền kéo:

An toàn thực hiện:

Các băng tải đã qua kiểm nghiệm ngọn lửa và thử nghiệm tĩnh, kiểm tra, và được chứng nhận của dấu hiệu an toàn than và công nhận của khách hàng. Tính chất cơ học tuyệt vời, có thể cung cấp cho người sử dụng dịch vụ đời sống kinh tế dài nhất và cài đặt.

Tối đa cuộc sống: với đời sống của cơ thể bởi các yếu tố sau đây, từ các sợi dọc và sợi ngang và bông dệt được phủ một lõi dày đặc, công thức đặc biệt chất liệu PVC Baptist trên lõi và che với kẹo cao su đạt được sức mạnh bám dính cao giữa, đặc biệt xây dựng nhựa che phủ, để cơ thể kháng dai tác động, nước mất sức đề kháng, chống mài mòn.

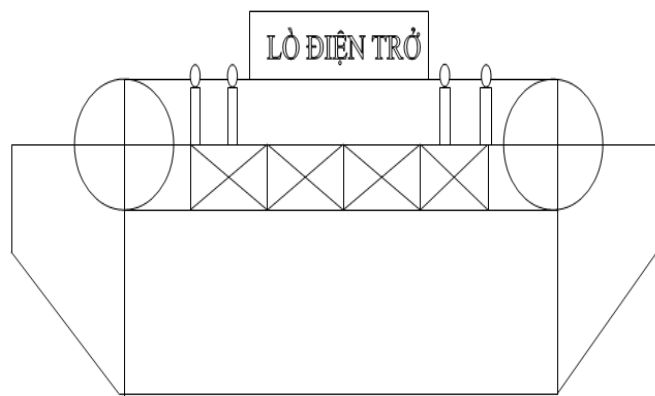
Sản phẩm này có các chất chống cháy toàn bộ ban nhạc mặc, chống thấm nước chống tĩnh điện chống cháy, lửa, độ bền cao, an ninh, hiệu năng và chi phí so với băng tải khác chất chống cháy thấp hơn, rẻ hơn...vv. Nó là tương đối phổ biến trong và ngoài nước, một trong những giống phổ biến của băng chuyền ngọn lửa chậm, đặc biệt thích hợp cho các mỏ than dưới lòng đất dốc và những nơi khác không phải là giao hàng.

Cơ cấu sản phẩm: Sản phẩm này sử dụng bộ xương như một toàn bộ với một loại vật liệu cốt lõi đã ngâm tẩm, tráng treo tuyệt vời chống tĩnh điện, tài sản, khả năng kháng cháy ngọn lửa của PVC và các vật liệu khác làm bằng nhựa sau.

### **1.3. CÁC LĨNH VỰC SẢN XUẤT ỨNG DỤNG THIẾT BỊ VẬN TẢI LIÊN TỤC**

**1.3.1. Hệ thống băng tải trong các dây chuyền sản xuất của nhà máy: Giấy, thuốc, nước uống có ga.**

Trong toàn bộ dây chuyền sản xuất của nhà máy thì dây chuyền băng tải là hệ thống quan trọng bậc nhất trong quy trình sản xuất của nhà máy. Băng tải đóng vai trò trung gian là liên kết chặt chẽ giữa người lao động trực tiếp sản xuất với các hệ thống máy móc tự động khác. Đặc trưng của tuyến băng tải là khối lượng công việc đòi hỏi là rất lớn và liên tục không có thiết bị nào thay thế được ứng dụng của tuyến băng tải trong sơ đồ công nghệ của nhà máy sản xuất giấy: giấy từ nơi công nhân chế biến thô chưa thành phẩm được đưa lên hệ thống băng tải rồi qua hệ thống lò điện trở gia nhiệt được đặt trên một phần băng để sấy khô keo dán ở 100°C lò điện trở trên dây chuyền sản xuất phải đảm bảo sau khi giấy chuyển qua lò phải được khô keo dán, để đảm bảo được yêu cầu đó thì phải điều chỉnh hoặc tốc độ của băng tải hoặc phải điều chỉnh nhiệt độ của lò sấy cho giấy qua vẫn đảm bảo làm khô keo dán. Lò điện trở được bố trí ở trên băng tải phải đảm bảo sau khi giấy được sấy kéo đến cuối chiều dài băng tải nhiệt độ của giấy phải có đủ thời gian hạ xuống một lượng nào đó để có thể chuyển sang công đoạn tiếp theo mà không gây nguy hiểm cho người lao động.



Hình 1.9: Bố trí lò điện trở trên băng tải

Sau khi được sấy giấy được băng tải đưa vào nơi chứa sản phẩm đã hoàn thiện để tiếp tục các công đoạn tiếp theo của quá trình sản xuất.

### 1.3.2. Hệ thống băng tải trong dây chuyền sản xuất của nhà máy xi măng

Việc xây dựng băng tải này không chỉ cho phép giảm chi phí đầu vào cho nhà máy, mà quan trọng hơn là góp phần giảm lưu lượng xe qua lại để chờ

nguyên liệu cho nhà máy, giảm ô nhiễm môi trường do vận chuyển nguyên liệu vào nhà máy gây ra. Ứng dụng của băng tải trong dây chuyền khai thác, vận chuyển và sơ chế nguyên liệu như sau: Các chất phụ gia như cát, quặng sắt, thạch cao ...

Được vận chuyển từ dưới tàu tại cảng nhập về kho bãi. Trong quá trình vận chuyển và cất vào kho bãi, trong quá trình vận chuyển và cất vào kho các nguyên vật liệu này được đồng nhất bằng cách đổ nguyên liệu từ trên cao xuống. Các đất sét và đá vôi sau khi được khai thác từ mỏ sẽ được vận chuyển đến máy nghiền khi được đổ thành đống xong Reclaimer sẽ hoạt động, nó tiến hành vận chuyển đá lên băng tải năng suất 350 tấn /h băng tải vận chuyển đến Hopper 21BN1 rồi cung cấp cho Raw Mill nghiền đá thành bột. Đống đá cung cấp cho mác xi măng được vận chuyển tới Dump Hopper 21DH1 sau đó được băng tải đưa đến Limestone 26BN153, 26BN253 trong khu nhà nghiền xi măng. Đất sét và cát được nghiền nhỏ bởi một máy nghiền, rồi được băng tải vận chuyển về kho 21SY2 và được đổ thành đống thông qua Stacker 21SK2 với năng suất 300 tấn /h. Tại kho Reclaimer 21RR2 hoạt động với năng suất 100 tấn /h. Thông qua hệ thống băng tải đất sét được vận chuyển đến clay Hopper 21BN2

Cát ở kho được đưa đến Dump Hopper 21DN2 bằng máy xúc sau đó được vận chuyển tới Silica Hopper 21BN3. Quặng sắt được vận chuyển đến băng tàu và sẽ được đưa lên băng cần cẩu 21SL31



Hình 1.10: Băng tải trong nhà máy xi măng

Thông qua băng tải ngang 21BNCL3. Vật liệu được đưa đến kho 21YS 3 cát và thạch cao được đưa đến máy nghiền 21CR1, còn quặng sắt đã ở dạng bột nên bỏ qua công đoạn nghiền. Nguyên liệu đốt là than được vận chuyển bằng tàu từ nơi khác đến sẽ được gàu 21SL31 xúc lên băng tải. Than được băng tải đưa đến và đổ vào kho thông qua stacker 21SIC31 với năng suất 150 tấn /h cũng như đối với đá với than được đổ thành hai đống theo chiều dài của kho. Sau khi than được đổ thành đống Reclaimer hoạt động để vận chuyển than lên băng tải vào Hopper và cung cấp cho cool Mill. Quá trình đồng nhất nguyên liệu diễn ra như sau: Tất cả các loại nguyên liệu được đưa đến hệ thống băng tải trước khi được đưa đến một cái phễu nhằm mục đích giữ cho các nguyên liệu bột chiếm tỷ lệ nhất định.

### **1.3.3. Hệ thống băng tải trong công nghiệp hàng không**

Có ứng dụng và đạt hiệu quả cao. Hành khách và hành lý được vận chuyển qua hệ thống băng tải hiện đại tiết kiệm được thời gian cho hành khách và có thể vận chuyển được những hành lý lớn và nặng, đưa những hành lý theo trọng lượng và đư đến nơi cất giữ. Băng tải hành lý được đặc trưng bởi các liên hoàn của các tấm hình thang hoặc lưới liềm liên kết với nhau để tạo ra vòng khép kín, bề mặt băng tải khớp lại với nhau, có thể định dạng thành nhiều kiểu

dáng cơ cấu này phù hợp cho chức năng giữ và sắp xếp hành lý trong các phi trường và ở mọi quy mô. Thông thường tốc độ làm việc khoảng  $(12\div 24)m$  /phút, theo chiều kim đồng hồ hay ngược lại để đáp ứng các nhu cầu của khách hàng.

Hệ thống có thể được điều khiển bằng tay hay tự động tùy thuộc vào quy mô đầu tư. Với thiết kế đáng tin cậy và cứng vững này đã thỏa mãn và vượt qua tất cả các chỉ tiêu công nghệ.

## **1.4. CÁC YÊU CẦU VỀ ĐIỀU KHIỂN TRUYỀN ĐỘNG ĐIỆN CHO BĂNG TẢI**

### **1.4.1. Các yêu cầu chung**

Chế độ làm việc của các thiết bị băng tải liên tục là chế độ dài hạn với phụ tải hầu như không đổi. Theo yêu cầu công nghệ hầu hết các thiết bị băng tải vận tải liên tục không yêu cầu điều chỉnh tốc độ. Trong các phân xưởng sản xuất theo dây truyền có nơi yêu cầu quy định tốc độ  $D = 2:1$  để tăng nhịp độ làm việc của toàn bộ dây truyền khi cần thiết.

Hệ thống truyền động các thiết bị băng tải liên tục cần đảm bảo khởi động đồng tải. Momen khởi động của động cơ  $M_{kd} = (1,6 \sim 1,8) M_{dm}$  bởi vậy nên chọn động cơ truyền động thiết bị băng tải liên tục là động cơ có hệ số trượt lớn, rãnh stato sâu để có hệ số mở máy lớn.

Nguồn cung cấp cho động cơ truyền động cần có dung lượng đủ lớn, đặc biệt đối với động cơ  $\geq 30$  Kw để khi mở máy không ảnh hưởng đến lưới điện và quá trình khởi động được thực hiện nhẹ nhàng và dễ dàng hơn.

### **1.4.2. Yêu cầu về điều khiển**

Vì hầu hết các thiết bị vận tải liên tục thường không yêu cầu điều chỉnh tốc độ nên không quan tâm đến quá trình điều chỉnh tốc độ động cơ mà chỉ quan tâm đến momen khởi động của động cơ cũng như chế độ làm việc của động cơ là chế độ làm việc dài hạn vậy ta nên chọn loại động cơ có đặc tính phù hợp với các yêu cầu trên .

## 1.5. SƠ LƯỢC MỘT SỐ PHẦN TỬ TRONG MÔ HÌNH BĂNG TẢI

### 1.5.1. Hình ảnh tổng quan của băng tải



Hình 1.11: Mô hình băng tải

Trong mô hình của em gồm có:

- Khung sắt có kích thước: chiều dài 1,7m, ngang 60cm ,cao 50cm
- Băng tải chống trượt: có mặt sau bọc lớp vải chống trượt
- Trục băng tải :trong mô hình em sử dụng 6 thanh nhựa đặc có đường kính 20mm, chiều dài mỗi thanh 18 cm
- Gồm 12 vòng bi nhỏ: dùng để đỡ các trục của băng tải là các con lăn
- Ngoài ra còn các phụ kiện như ốc vít, đai vít con lăn, dây curoa...vv

### 1.5.2. Nguyên lý hoạt động của băng tải

Băng tải được dẫn động bởi 2 motor một chiều 24 VDC.

Với mục đích phân loại 3 sản phẩm có cùng chất lượng, nhưng khác nhau về màu sắc.

- Loại A: Màu đỏ.
- Loại B: Màu xanh.
- Loại C: Màu vàng.



Hệ thống dung cảm biến màu E3MC để phân loại 3 loại sản phẩm.

Khi nhấn nút start, thì băng tải chở sản phẩm hoạt động đưa sản phẩm đi qua cảm biến màu. Cảm biến màu sắc sẽ nhận tín hiệu về màu sắc của sản phẩm để gửi tín hiệu điều khiển tới động cơ gạt sản phẩm.

Nếu sản phẩm loại A( màu đỏ) thì cần gạt màu đỏ sẽ gạt sản phẩm xuống máng đựng sản phẩm A.

Nếu sản phẩm loại B(màu xanh) thì cần gạt màu xanh sẽ gạt sản phẩm xuống máng đựng sản phẩm B.

Nếu sản phẩm loại C(màu vàng) thì cần gạt sẽ không hoạt động, sản phẩm sẽ được băng chuyền đưa tới máng đựng sản phẩm loại C.

### **1.5.3. Nhiệm vụ của mô hình**

Với mô hình được thiết kế với kích thước như trên nên mục đích và nhiệm vụ của mô hình là thể hiện chức năng chính là vận chuyển và phân loại theo màu sắc một số sản phẩm có kích thước nhỏ gọn và nhẹ nhàng và mô phỏng một mô hình công nghệ đã và đang được áp dụng trong các ngành Công nghiệp, chế biến thực phẩm....

## CHƯƠNG 2 :

# CÁC PHẦN TỬ SỬ DỤNG TRONG THIẾT KẾ BẢNG TẢI PHÂN LOẠI SẢN PHẨM

## 2.1. GIỚI THIỆU VỀ VI ĐIỀU KHIỂN ATMEGA8

### 2.1.1. TỔNG QUAN VỀ VI ĐIỀU KHIỂN ATMEGA8



Hình 2.1.1.1: Hình dạng Atmega8

Các tính năng:

Hiệu suất cao, tiết kiệm điện

Nâng cao cấu trúc RISC

- 130 lệnh hiệu quả
- 32 x 8 thanh ghi chung đa năng + các thanh ghi điều khiển ngoại vi
- Đầy đủ các quá trình điều khiển tĩnh
- Lên đến 16MIPS dữ liệu tại 16MHz
- Chip 2 nhân

Độ bền, sức chịu đựng cao, không thay đổi phân vùng nhớ

- 8KBytes bộ nhớ Flash có thể lập trình trong hệ thống
- 512Bytes EEPROM
- 1KByte bộ nhớ SRAM bên trong

- Chu kì Ghi / Xoá bỏ: 10.000 Flash/100, 000 EEPROM
- Độ bền dữ liệu: 20 năm ở 85 độ C/100 năm ở 25 độ C (1)
- Đoạn mã lựa chọn chế độ khởi động với các bit khóa độc lập trong chương trình hệ thống bởi chương trình khởi động đọc thật trong khi quá trình ghi diễn ra
- Khóa Lập trình Phần mềm bảo mật

#### Thiết bị ngoại vi

- 2 bộ Timer/counter 8 bit với bộ đếm goppj trước riêng biệt và chế độ so sánh mẫu
- 2 bộ Timer/counter 16 bit mở rộng voeis bộ đếm gộp trước chế độ so sánh mẫu và chế độ thu thập(bắt dữ liệu)
- Bộ counter thời gian thực với bộ dao động(oscillator) riêng biệt
- 3 kênh PWM
- 8-kênh ADC trong gói TQFP và QFN / MLF

#### Tám kênh 10-bit Độ chính xác

- 6-kênh ADC trong gói PDIP

#### Sáu kênh 10-bit Độ chính xác

- Byte-định hướng với 2 dây giao diện nối tiếp
- Lập trình kép các USART nối tiếp
- Giao diện nối tiếp SPI chủ tớ
- Lập trình Watchdog Timer bộ dao động trên chip riêng biệt
- Bộ so sánh tương tự trên chip

#### Các tính năng đặc biệt của bộ vi xử lý

- Thiết lập bật lại nguồn và lập trình lại khi phát hiện nguồn yếu (brown-out)
- Hiệu chỉnh bộ dao động RC bên trong
- Ngắt nguồn trong và ngoài
- 5 chế độ chờ (sleep): Idle, giảm ồn ADC, tiết kiệm điện(power-saver), ngắt điện (Power-down), và chế độ chờ (standby)

#### Cổng vào ra và dạng đồng gói

- 23 đường vào ra lập trình được
- 28 chân -PDIP, 32 chân-TQFP, và 32 khối QFN / MLF

Điện áp hoạt động

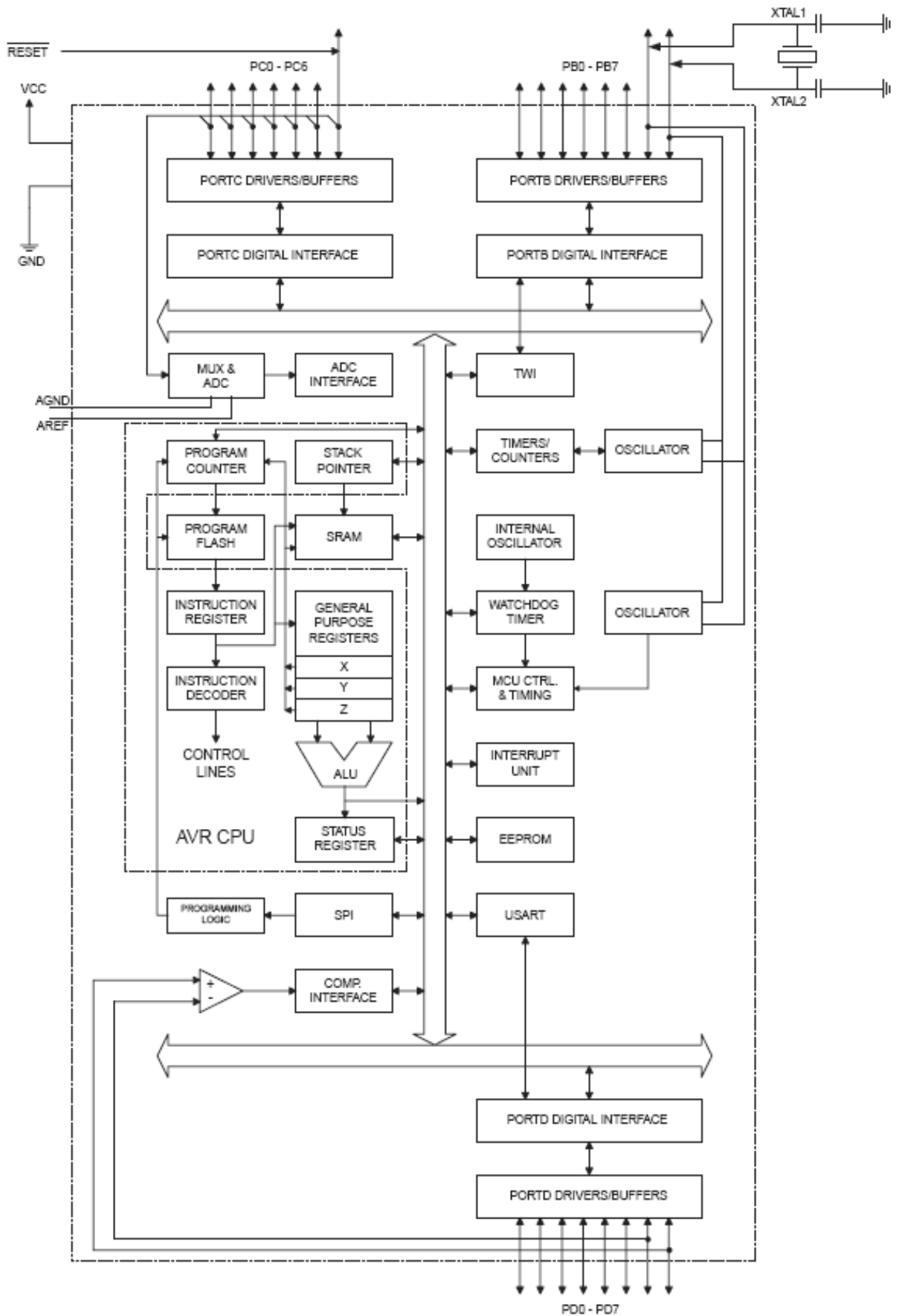
- 2,7 - 5.5V
- 0 - 16MHz

Công suất tiêu thụ ở 4MHz, 3V, 25 độ C

- Chế độ hoạt động: 3.6mA
- Chế độ chờ: 1.0mA
- Chế độ ngắt: 0.5 $\mu$ A

Vi điều khiển AVR do hãng Atmel ( Hoa Kỳ ) sản xuất được giới thiệu lần đầu năm 1996. AVR có rất nhiều dòng khác nhau bao gồm dòng Tiny AVR ( như AT tiny 13, AT tiny 22...) có kích thước bộ nhớ nhỏ, ít bộ phận ngoại vi, rồi đến dòng AVR ( chẳng hạn AT90S8535, AT90S8515,...) có kích thước bộ nhớ vào loại trung bình và mạnh hơn là dòng Mega ( như ATmega32, ATmega128,...) với bộ nhớ có kích thước vài Kbyte đến vài trăm Kb cùng với các bộ ngoại vi đa dạng được tích hợp trên chip, cũng có dòng tích hợp cả bộ LCD trên chip ( dòng LCD AVR ). Tốc độ của dòng Mega cũng cao hơn so với các dòng khác.

Sự khác nhau cơ bản giữa các dòng chính là cấu trúc ngoại vi, còn nhân thì vẫn như nhau.



Hình 2.1.1.2. Sơ đồ khối ATmega8

Đặc biệt, năm 2008, Atmel lại tiếp tục cho ra đời dòng AVR mới là XmegaAVR, với những tính năng mạnh mẽ chưa từng có ở các dòng AVR trước đó. Có thể nói XmegaAVR là dòng MCU 8 bit mạnh mẽ nhất hiện nay.



Hình 2.1.1.3. Các loại AVR

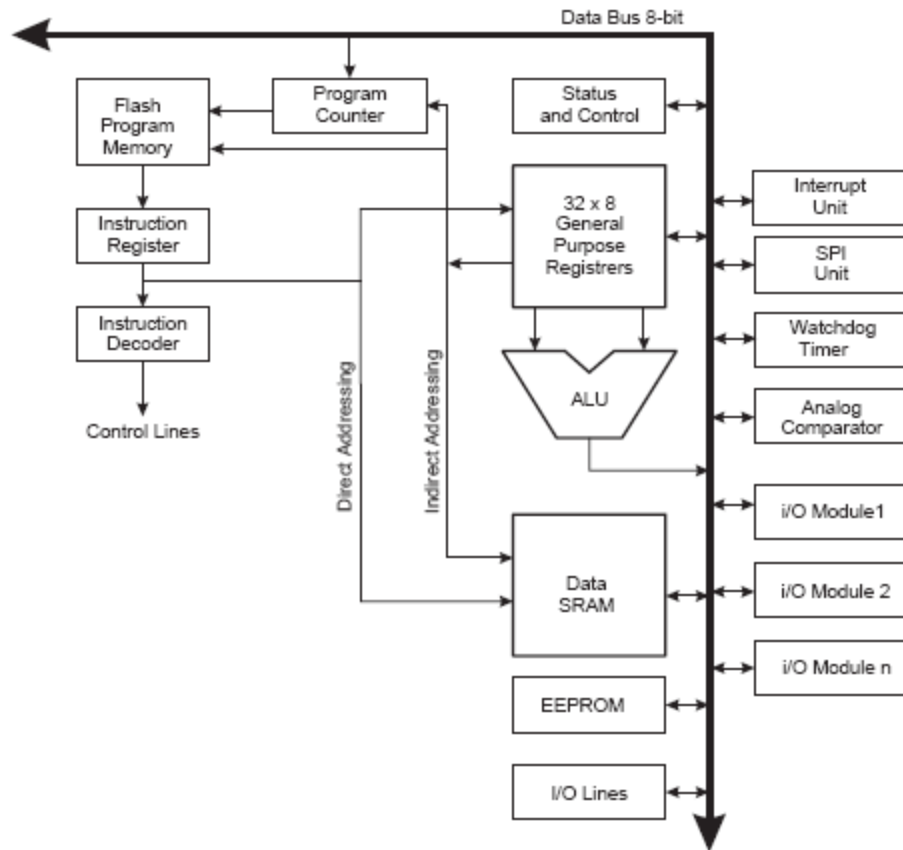
### 2.1.1.1. Các dòng AVR khác nhau: Tiny, AVR và Mega

**Bộ Nhớ Dữ Liệu :** Bộ nhớ dữ liệu của AVR chia làm 2 phần chính là bộ nhớ SRAM và bộ nhớ EEPROM. Tuy cùng là bộ nhớ dữ liệu nhưng hai bộ nhớ này lại tách biệt nhau và được đánh địa chỉ riêng.

**Bộ nhớ SRAM** có dung lượng 1 K bytes, Bộ nhớ SRAM có hai chế độ hoạt động là chế độ thông thường và chế độ tự động thích với ATmega103, muốn thiết lập bộ nhớ SRAM hoạt động theo chế độ nào ta sử dụng bit cầu chì M103C ( M103C fuse bit (9) ).

Atmega8 là vi điều khiển 8 bit dựa trên kiến trúc RISC. Với khả năng thực hiện mỗi lệnh trong vòng một chu kỳ xung clock, Atmega8 có thể đạt được tốc độ 1MIPS trên mỗi MHz (1 triệu lệnh/s/MHz).

Dưới đây là sơ đồ khối của Atmega8



Hình 2.1.1.4. Sơ đồ cấu trúc Atmega8

ATmega 8 hỗ trợ đầy đủ các chương trình và công cụ phát triển hệ thống như: trình dịch C, macro assemblers, chương trình mô phỏng/sửa lỗi, kit thử nghiệm,...

## 2.1.2. CẤU TRÚC CHUNG AVR

CPU của AVR có chức năng bảo đảm sự hoạt động chính xác của các chương trình. Do đó nó phải có khả năng truy cập bộ nhớ, thực hiện các quá trình tính toán, điều khiển các thiết bị ngoại vi và quản lý ngắt.

### 2.1.2.1. Cấu trúc tổng quát

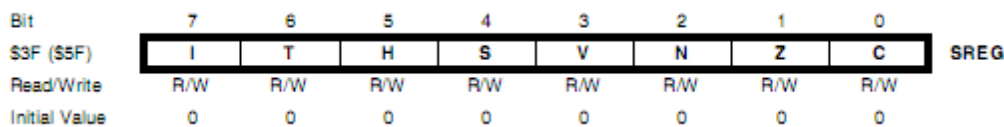
AVR sử dụng cấu trúc Harvard, tách riêng bộ nhớ và các bus cho chương trình và dữ liệu. Các lệnh được thực hiện chỉ trong một chu kỳ xung clock. Bộ nhớ chương trình được lưu trong bộ nhớ Flash.

### 2.1.2.2. ALU

ALU làm việc trực tiếp với các thanh ghi chức năng chung. Các phép toán được thực hiện trong một chu kỳ xung clock. Hoạt động của ALU được chia làm 3 loại: đại số, logic và theo bit.

### 2.1.2.3. Thanh ghi trạng thái

Đây là thanh ghi trạng thái có 8 bit lưu trữ trạng thái của ALU sau các phép tính số học và logic.



Hình 2.1.2.1. Thanh ghi trạng thái SREG

C: Carry Flag ;cờ nhớ (Nếu phép toán có nhớ cờ sẽ được thiết lập)

Z: Zero Flag ;Cờ zero (Nếu kết quả phép toán bằng 0)

N: Negative Flag (Nếu kết quả của phép toán là âm)

V: Two's complement overflow indicator (Cờ này được thiết lập khi tràn số bù 2)

V, For signed tests (S=N XOR V) S: N

H: Half Carry Flag (Được sử dụng trong một số toán hạng sẽ được chỉ rõ sau)

T: Transfer bit used by BLD and BST instructions(Được sử dụng làm nơi chung gian trong các lệnh BLD,BST).

I: Global Interrupt Enable/Disable Flag (Đây là bit cho phép toàn cục ngắt. Nếu bit này ở trạng thái logic 0 thì không có một ngắt nào được phục vụ.)

### 2.1.2.4. Các thanh ghi chức năng chung

	7	0	Addr.	
General Purpose Working Registers	R0		0x00	
	R1		0x01	
	R2		0x02	
	...			
	R13		0x0D	
	R14		0x0E	
	R15		0x0F	
	R16		0x10	
	R17		0x11	
	...			
	R26		0x1A	X-register Low Byte
	R27		0x1B	X-register High Byte
	R28		0x1C	Y-register Low Byte
	R29		0x1D	Y-register High Byte
	R30		0x1E	Z-register Low Byte
	R31		0x1F	Z-register High Byte

Hình 2.1.2.2. Thanh ghi chức năng chung

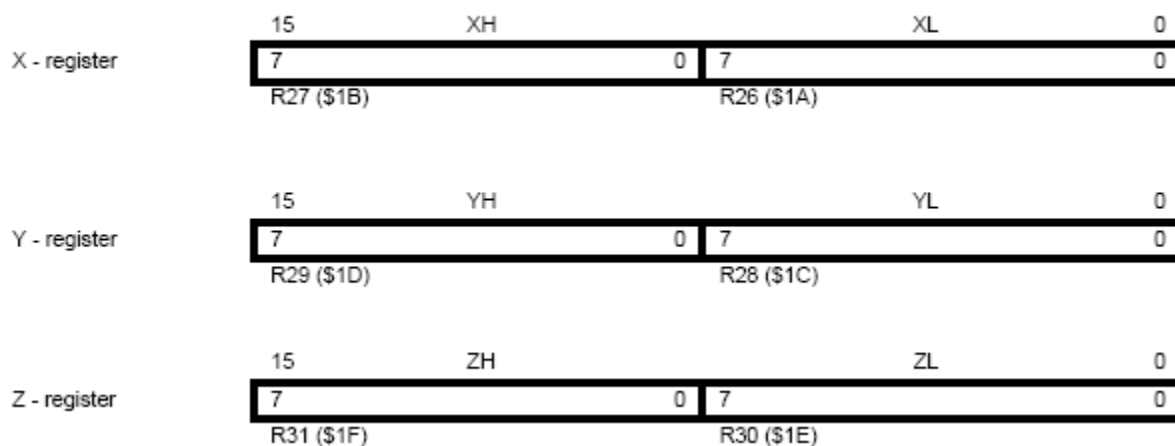
**Tập thanh ghi ( register file ) :** Tập 32 thanh ghi đa chức năng ( \$0000 - \$001F )

Đã đư ợ c nói ở trên, ngoài chức năng là các thanh ghi đa chức năng, thì các thanh ghi từ R26 tới R31 từ ng đôi một t ạ o thành các thanh ghi 16 bit X, Y, Z đư ợ c dùng làm con trỏ



trở tới bộ nhớ chương trình và bộ nhớ dữ liệu. Thanh ghi con trỏ X, Y có thể dùng làm con trỏ trở tới bộ nhớ dữ liệu, còn thanh ghi Z có thể dùng làm con trỏ trở tới bộ nhớ chương trình. Các trình biên dịch C thường dùng các thanh ghi con trỏ này để quản lý **Data stack** của chương trình C.

**Figure 5.** The X-, Y-, and Z-registers



Hình 2.1.2.3. Chức năng con trỏ của các thanh ghi R26 –R31

### 2.1.2.5. Con trỏ ngăn xếp (SP)

Là một thanh ghi 16 bit nhưng cũng có thể được xem như hai thanh ghi chức năng đặc biệt 8 bit. Có địa chỉ trong các thanh ghi chức năng đặc biệt là \$3E (Trong bộ nhớ RAM là \$5E). Có nhiệm vụ trỏ tới vùng nhớ trong RAM chứa ngăn xếp.

Bit	15	14	13	12	11	10	9	8	
\$3E (\$5E)	-	-	-	-	-	-	SP9	SP8	SPH
\$3D (\$5D)	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	SPL
Read/Write	R	R	R	R	R	R	R/W	R/W	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

Hình 2.1.2.4. Thanh ghi con trỏ ngăn xếp

Khi chương trình phục vụ ngắt hoặc chương trình con thì con trỏ PC được lưu vào ngăn xếp trong khi con trỏ ngăn xếp giảm hai vị trí. Và con trỏ ngăn xếp sẽ giảm 1 khi thực hiện lệnh push. Ngược lại khi thực hiện lệnh POP thì con trỏ ngăn xếp sẽ tăng 1 và khi thực hiện lệnh RET hoặc RETI thì con trỏ ngăn xếp sẽ tăng 2. Như vậy con trỏ ngăn xếp cần được chương trình đặt trước giá trị khởi tạo ngăn xếp trước khi một chương trình con được gọi hoặc các ngắt được cho phép phục vụ. Và giá trị ngăn xếp ít nhất cũng phải lớn hơn hoặc bằng 60H (0x60) vì 5FH trở lại là vùng các thanh ghi.

## 2.1.3. CẤU TRÚC NGẮT CỦA ATMEGA8

### 2.1.3.1. Khái niệm về ngắt

Ngắt là một cơ chế cho phép thiết bị ngoại vi báo cho CPU biết về tình trạng sẵn sàng cho đổi dữ liệu của mình. *Ví dụ:* Khi bộ truyền nhận UART nhận được một byte nó sẽ báo cho CPU biết thông qua cờ RXC, hoặc khi nó đã truyền được một byte thì cờ TX được thiết lập...

Khi có tín hiệu báo ngắt CPU sẽ tạm dừng công việc đang thực hiện lại và lưu vị trí đang thực hiện chương trình (con trỏ PC) vào ngăn xếp sau đó trở tới vector phục vụ ngắt và thực hiện chương trình phục vụ ngắt đó chờ tới khi gặp lệnh RETI (return from interrupt) thì CPU lại lấy PC từ ngăn xếp ra và tiếp tục thực hiện chương trình mà trước khi có ngắt nó đang thực hiện. Trong trường hợp mà có nhiều ngắt yêu cầu cùng một lúc thì CPU sẽ lưu các cờ báo ngắt đó lại và thực hiện lần lượt các ngắt theo mức ưu tiên. Trong khi đang thực hiện ngắt mà xuất hiện ngắt mới thì sẽ xảy ra hai trường hợp. Trường hợp ngắt này có mức ưu tiên cao hơn thì nó sẽ được phục vụ. Còn nó mà có mức ưu tiên thấp hơn thì nó sẽ bị bỏ qua.

Bộ nhớ ngăn xếp là vùng bất kì trong SRAM từ địa chỉ 0x60 trở lên. Để truy nhập vào SRAM thông thường thì ta dùng con trỏ X, Y, Z và để truy nhập vào SRAM theo kiểu ngăn xếp thì ta dùng con trỏ SP. Con trỏ này là một thanh ghi 16 bit và được truy nhập như hai thanh ghi 8 bit chung có địa chỉ :SPL:0x3D/0x5D(IO/SRAM) và SPH:0x3E/0x5E.

Khi chương trình phục vụ ngắt hoặc chương trình con thì con trỏ PC được lưu vào ngăn xếp trong khi con trỏ ngăn xếp giảm hai vị trí. Và con trỏ ngăn xếp sẽ giảm 1 khi thực hiện lệnh push. Ngược lại khi thực hiện lệnh POP thì con trỏ ngăn xếp sẽ tăng 1 và khi thực hiện lệnh RET hoặc RETI thì con trỏ ngăn xếp sẽ tăng 2. Như vậy con trỏ ngăn xếp cần được chương trình đặt trước giá trị khởi tạo ngăn xếp trước khi một chương trình con được gọi hoặc các ngắt được cho phép phục vụ. Và giá trị ngăn xếp ít nhất cũng phải lớn hơn 60H (0x60) vì 5FH trở lại là vùng các thanh ghi.

### 2.1.3.2. Trình phục vụ ngắt và bảng vector ngắt

Đối với mỗi ngắt thì phải có một trình phục vụ ngắt ISR (Interrupt Service Routine) hay trình quản lý ngắt (Interrupt handler). Khi một ngắt được gọi thì bộ vi điều khiển phục vụ ngắt. Khi một ngắt được gọi thì bộ vi điều khiển chạy trình phục vụ ngắt. Đối với mỗi ngắt thì có một vị trí cố định trong bộ nhớ để giữ địa chỉ ISR của nó. Nhóm các vị trí nhớ được dành riêng để giữ các địa chỉ của các ISR được gọi là **bảng vector ngắt**.

Khi kích hoạt một ngắt bộ vi điều khiển đi qua các bước sau:

- Vi điều khiển kết thúc lệnh đang thực hiện và lưu địa chỉ của lệnh kế tiếp (PC) vào ngăn xếp.
- Nó nhả ý đến một vị trí cố định trong bộ nhớ được gọi là bảng vector ngắt nơi lưu giữ địa chỉ của một trình phục vụ ngắt.
- Bộ vi điều khiển nhận địa chỉ ISR từ bảng vector ngắt và nhả ý tới đó. Nó bắt đầu thực hiện trình phục vụ ngắt cho đến lệnh cuối cùng của ISR là RETI (trở về từ ngắt).
- Khi thực hiện lệnh RETI bộ vi điều khiển quay trở về nơi nó đã bị ngắt. Trục hết nó nhận địa chỉ của bộ đếm chương trình PC từ ngăn xếp bằng cách kéo hai byte trên đỉnh của ngăn xếp vào PC. Sau đó bắt đầu thực hiện các lệnh từ địa chỉ đó.

### 2.1.3.3. Bảng vector ngắt

Table 18. Reset and Interrupt Vectors

Vector No.	Program Address <sup>(2)</sup>	Source	Interrupt Definition
1	0x000 <sup>(1)</sup>	RESET	External Pin, Power-on Reset, Brown-out Reset, and Watchdog Reset
2	0x001	INT0	External Interrupt Request 0
3	0x002	INT1	External Interrupt Request 1
4	0x003	TIMER2 COMP	Timer/Counter2 Compare Match
5	0x004	TIMER2 OVF	Timer/Counter2 Overflow
6	0x005	TIMER1 CAPT	Timer/Counter1 Capture Event
7	0x006	TIMER1 COMPA	Timer/Counter1 Compare Match A
8	0x007	TIMER1 COMPB	Timer/Counter1 Compare Match B
9	0x008	TIMER1 OVF	Timer/Counter1 Overflow
10	0x009	TIMER0 OVF	Timer/Counter0 Overflow
11	0x00A	SPI, STC	Serial Transfer Complete
12	0x00B	USART, RXC	USART, Rx Complete
13	0x00C	USART, UDRE	USART Data Register Empty
14	0x00D	USART, TXC	USART, Tx Complete
15	0x00E	ADC	ADC Conversion Complete
16	0x00F	EE_RDY	EEPROM Ready
17	0x010	ANA_COMP	Analog Comparator
18	0x011	TWI	Two-wire Serial Interface
19	0x012	SPM_RDY	Store Program Memory Ready

Hình 2.1.3.1. Bảng vector ngắt

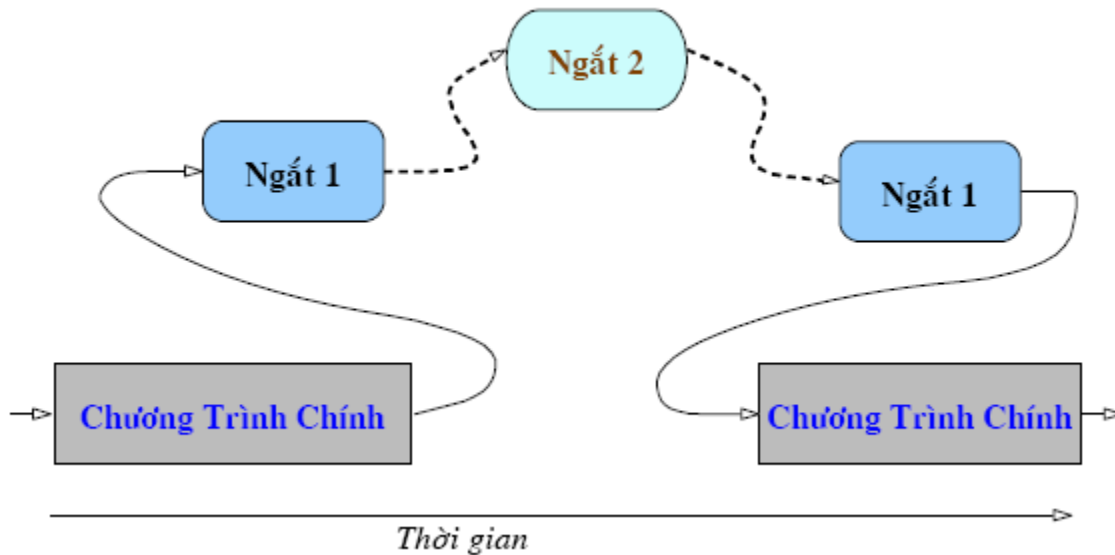
#### 2.1.3.4. Thứ tự ưu tiên ngắt

Không như vi điều khiển họ 8051, ở đó thứ tự ưu tiên của các ngắt có thể thay đổi được (bằng cách lập trình). Với vi điều khiển AVR thứ tự ưu tiên các ngắt là không thể thay đổi và theo qui tắc: “**Một vec tơ ngắt có địa chỉ thấp hơn trong bộ nhớ chương trình có mức độ ưu tiên cao hơn**”. Chấn hạ n ngắt ngoài 0 (INT0) có mức độ ưu tiên cao hơn ngắt ngoài 1 (INT1).

Để cho phép một ngắt ngưng chờ đợi cần cho phép ngắt toàn cục (set bit I trong thanh ghi SREG) và các bit điều khiển ngắt tự động. Khi một ngắt xảy ra và đang được phục vụ thì bit I trong thanh ghi SREG bị xóa, như thế khi có một ngắt khác xảy ra nó sẽ không được phục vụ, do đó để cho phép các ngắt trong khi một ISR (interrupt service routine) khác đang thực thi, thì trong chương trình ISR phải có lệnh SEI để set lại bit I trong SREG.

#### 2.1.3.5. Ngắt trong ngắt

Khi AVR đang thực hiện một trình phục vụ ngắt thuộc một ngắt nào đó thì lại có một ngắt khác được kích hoạt. Trong những trường hợp như vậy thì một ngắt có mức ưu tiên cao hơn có thể ngắt một ngắt có mức ưu tiên thấp hơn. Lúc này ISR của ngắt có mức ưu tiên cao hơn sẽ được thực thi(\*). Khi thực hiện xong ISR của ngắt có mức ưu tiên cao hơn thì nó mới quay lại phục vụ tiếp ISR của ngắt có mức ưu tiên thấp hơn trước khi trở về chương trình chính. Đây gọi là ngắt trong ngắt



Hình 2.1.3.2.Cấu trúc ngắt

### Chú ý:

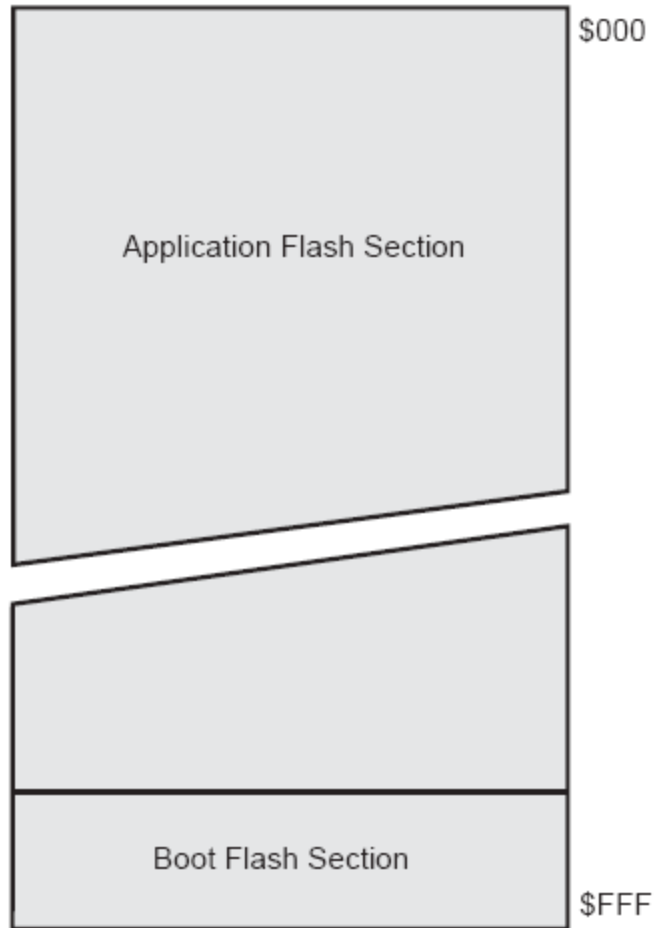
- Giả định là khi một ISR nào đó đang thực thi thì xảy ra một yêu cầu ngắt từ một
- ISR khác có mức ưu tiên thấp hơn thì ISR có mức ưu tiên thấp hơn không được phục vụ ,
- nhưng nó sẽ không bị bỏ qua luôn mà ở trạng thái chờ . Nghĩa là ngay sau khi ISR có
- mức ưu tiên cao hơn thực thi xong thì đến lượt ISR có mức ưu tiên thấp hơn sẽ được
- phục vụ .
- (\*) : Điều này chỉ xảy ra khi trong code của ISR của ngắt có mức ưu tiên thấp
- hơn có lệnh set bit I trong thanh ghi SREG (đó là lệnh SEI ) .

## 2.1.4. CẤU TRÚC BỘ NHỚ

AVR có 2 không gian bộ nhớ chính là bộ nhớ dữ liệu vào bộ nhớ chương trình. Ngoài ra Atmega8 còn có thêm bộ nhớ EEPROM để lưu trữ dữ liệu.

### 2.1.4.1. Bộ nhớ chương trình (Bộ nhớ Flash)

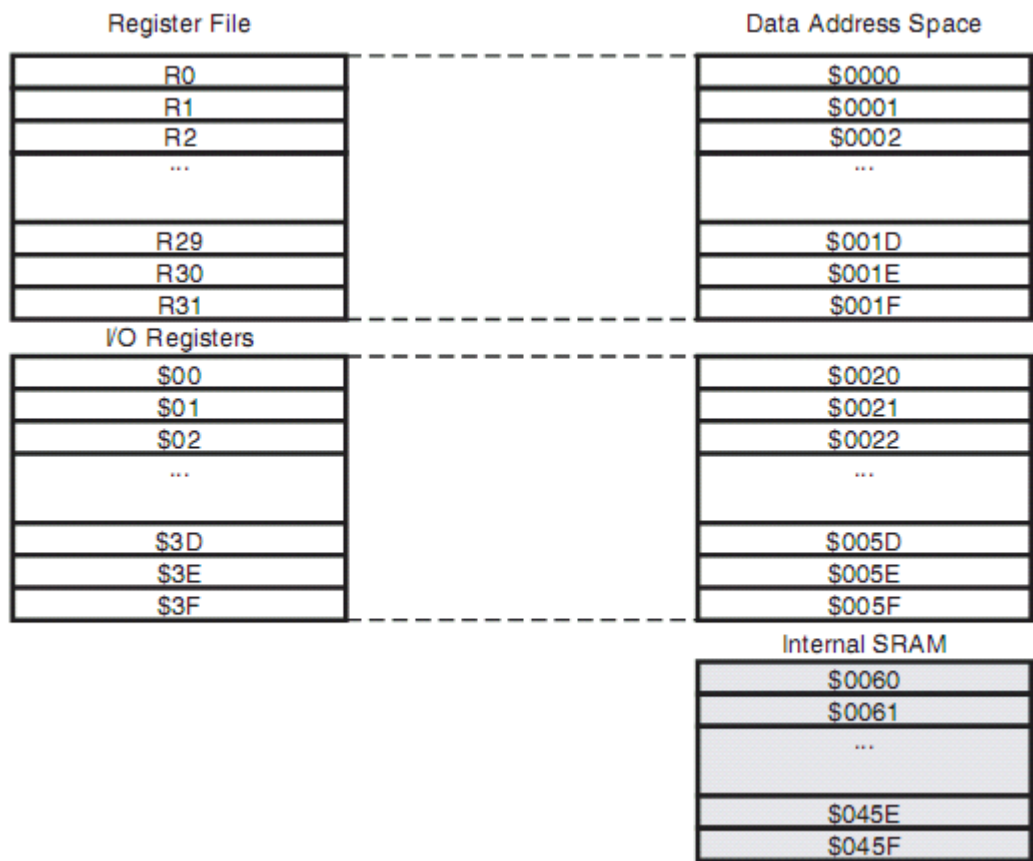
Bộ nhớ Flash 16KB của Atmega8 dùng để lưu trữ chương trình. Do các lệnh của AVR có độ dài 16 hoặc 32 bit nên bộ nhớ Flash được sắp xếp theo kiểu 8KX16. Bộ nhớ Flash được chia làm 2 phần, phần dành cho chương trình boot và phần dành cho chương trình ứng dụng.



Hình 2.1.4.1 Bản đồ bộ nhớ chương trình

#### 2.1.4.2. Bộ nhớ dữ liệu SRAM

1120 ô nhớ của bộ nhớ dữ liệu định địa chỉ cho file thanh ghi, bộ nhớ I/O và bộ nhớ dữ liệu SRAM nội. Trong đó 96 ô nhớ đầu tiên định địa chỉ cho file thanh ghi và bộ nhớ I/O, và 1024 ô nhớ tiếp theo định địa chỉ cho bộ nhớ SRAM nội.



Hình 2.1.4.2 Bản đồ bộ nhớ dữ liệu SRAM

### 2.1.4.3. Bộ nhớ dữ liệu EEPROM

Atmega8 chứa bộ nhớ dữ liệu EEPROM dung lượng 512 byte, và được sắp xếp theo từng byte, cho phép các thao tác đọc/ghi từng byte một. Đây là bộ nhớ dữ liệu có thể ghi xóa ngay trong lúc vi điều khiển đang hoạt động và không bị mất dữ liệu khi nguồn điện cung cấp bị cắt. Có thể ví bộ nhớ dữ liệu EEPROM giống như là ổ cứng ( Hard disk ) của máy vi tính. EEPROM được xem như là một bộ nhớ vào ra được đánh địa chỉ độc lập với SRAM, điều này có nghĩa là ta cần sử dụng các lệnh in, out ... khi muốn truy xuất tới EEPROM. Để điều khiển vào ra dữ liệu với EEPROM ta sử dụng 3 thanh ghi sau :

### 2.1.5. CÁC CỔNG VÀO RA (I/O)

Vi điều khiển ATmega8 có 23 đường vào ra chia làm 2 nhóm 8 bit, một nhóm 7 bit. Các đường vào ra này có rất nhiều tính năng và có thể lập trình được. Ở đây ta sẽ xét chúng là các cổng vào ra số. Nếu xét trên mặt này thì các cổng vào ra này là cổng vào ra hai chiều có thể định hướng theo từng bit. Và

chứa cả điện trở pull-up (có thể lập trình được). Mặc dù mỗi port có các đặc điểm riêng nhưng khi xét chúng là các cổng vào ra số thì dường như điều khiển vào ra dữ liệu thì hoàn toàn như nhau. Chúng ta có thanh ghi và một địa chỉ cổng đối với mỗi cổng, đó là : thanh ghi dữ liệu cổng ( PORTB, PORTC, PORTD), thanh ghi dữ liệu điều khiển cổng (DDRB, DDRC, DDRD) và cuối cùng là địa chỉ chân vào của cổng (PINB, PINC, PIND).

### 2.1.5.1. Các chức năng của Port B

#### • XTAL2/TOSC2 – Port B, Bit 7

XTAL2: Chân 2 dao động tạo clock. Sử dụng chân clock thạch anh, hoặc dao động thạch anh tần số thấp. Khi dùng chân làm dao động thì không thể làm chân nhập xuất được nữa.

TOSC2: Chân 2 là dao động Timer. Nếu PB7 được dùng làm clock pin, DDB7, PORTB7 and PINB7 sẽ sẽ hiệu là mức 0

#### • XTAL1/TOSC1 – Port B, Bit 6

XTAL1: Chip clock Oscillator pin 1.

TOSC1: Timer Oscillator pin 1.

Nếu PB6 dùng làm chân clock, DDB6, PORTB6 and PINB6 sẽ hiệu là mức 0.

Port Pin	Alternate Functions
PB7	XTAL2 (Chip Clock Oscillator pin 2) TOSC2 (Timer Oscillator pin 2)
PB6	XTAL1 (Chip Clock Oscillator pin 1 or External clock input) TOSC1 (Timer Oscillator pin 1)
PB5	SCK (SPI Bus Master clock Input)
PB4	MISO (SPI Bus Master Input/Slave Output)
PB3	MOSI (SPI Bus Master Output/Slave Input) OC2 (Timer/Counter2 Output Compare Match Output)
PB2	$\overline{SS}$ (SPI Bus Master Slave select) OC1B (Timer/Counter1 Output Compare Match B Output)
PB1	OC1A (Timer/Counter1 Output Compare Match A Output)
PB0	ICP1 (Timer/Counter1 Input Capture Pin)

Hình 2.1.5.1. Các chức năng Port B

#### SCK – Port B, Bit 5

SCK: Master Clock output, Slave Clock input pin for SPI channel. Khi SPI được kích hoạt là Slave, chân này được cấu hình là 1 chân ngõ vào bất chấp sự điều chỉnh từ DDB5.

#### • MISO – Port B, Bit 4

MISO: Master Data input, Slave Data output pin for SPI channel. Khi SPI được kích hoạt là Master, chân này được cấu hình là 1 chân ngõ vào bất chấp sự điều chỉnh từ DDB4.

#### • MOSI/OC2 – Port B, Bit 3



MOSI: SPI Master Data output, Slave Data input for SPI channel. Khi SPI được kích hoạt là Slave, chân này được cấu hình là 1 chân ngõ vào bất chấp sự điều chỉnh từ DDB3. Khi SPI được kích hoạt là Master, dữ liệu trực tiếp của chân này được điều khiển bởi DDB3.

- **SS/OC1B – Port B, Bit 2**

SS: Slave Select ngõ vào. Khi SPI được kích hoạt là Slave, chân này được cấu hình là 1 chân ngõ vào bất chấp sự điều chỉnh từ DDB2.

- **OC1A – Port B, Bit 1**

OC1A, Output Compare Match output: Chân PB1 có thể xử lý như 1 ngõ ra bên ngoài Timer/Counter1 Compare Match A.

- **ICP1 – Port B, Bit 0**

ICP1 –chân giữ(chốt) ngõ vào : Chân PB0 có thể tác động làm 1 chân giữ cho Timer/Counter1.

### 2.1.5.2. Các chức năng của Port C

- **RESET – Port C, Bit 6**

RESET, Reset pin: Khi cầu chì RSTDISBL đã lập trình, chức năng của chân này là vào ra bình thường, và 1 phần sẽ phải dựa vào Power-on Reset và Brown-out Reset như là nguồn reset của nó. Nếu chân PC6 dùng là chân reset, DDC6, PORTC6 và PINC6 sẽ hiệu là mức 0.

Port Pin	Alternate Function
PC6	RESET (Reset pin)
PC5	ADC5 (ADC Input Channel 5) SCL (Two-wire Serial Bus Clock Line)
PC4	ADC4 (ADC Input Channel 4) SDA (Two-wire Serial Bus Data Input/Output Line)
PC3	ADC3 (ADC Input Channel 3)
PC2	ADC2 (ADC Input Channel 2)
PC1	ADC1 (ADC Input Channel 1)
PC0	ADC0 (ADC Input Channel 0)

Hình 2.1.5.2. Chức năng Port C

- **SCL/ADC5 – Port C, Bit 5**

SCL, giao diện nối tiếp hai dây Xung nhịp: Khi bit TWEN trong TWCR set (one) để bật giao diện nối tiếp hai dây, pin PC5 bị ngắt từ port và trở thành chân Serial Clock I/O cho Two-wire Serial Interface.

- **SDA/ADC4 – Port C, Bit 4**

SDA, Two-wire Serial Interface Data: When the TWEN bit in TWCR is set (one) to enable the Two-wire Serial Interface, pin PC4 is disconnected from the port and becomes the Serial Data I/O pin for the Two-wire Serial Interface.

- **ADC3 – Port C, Bit 3**

PC3 cũng có thể dùng là ADC input Channel 3. Chú ý là ADC input channel 3 dùng nguồn xoay chiều.

- **ADC2 – Port C, Bit 2**

PC2 cũng có thể dùng là ADC input Channel 2. Chú ý là ADC input channel 2 dùng nguồn xoay chiều.

- **ADC1 – Port C, Bit 1**

PC1 cũng có thể dùng là ADC input Channel 1. Chú ý là ADC input channel 1 dùng nguồn xoay chiều.

- **ADC0 – Port C, Bit 0**

PC0 cũng có thể dùng là ADC input Channel 0. Chú ý là ADC input channel 0 dùng nguồn xoay chiều

### 2.1.5.3. Các chức năng của Port D

Port Pin	Alternate Function
PD7	AIN1 (Analog Comparator Negative Input)
PD6	AIN0 (Analog Comparator Positive Input)
PD5	T1 (Timer/Counter 1 External Counter Input)
PD4	XCK (USART External Clock Input/Output) T0 (Timer/Counter 0 External Counter Input)
PD3	INT1 (External Interrupt 1 Input)
PD2	INT0 (External Interrupt 0 Input)
PD1	TXD (USART Output Pin)
PD0	RXD (USART Input Pin)

Hình 2.1.5.3. Chức năng Port C

- **AIN1 – Port D, Bit 7**

AIN1, bộ so sánh tương tự thụ động ngõ vào. Cấu hình chân của port là nhập vào với ngắt pull-up bên trong để tránh nhiễu từ port số với chức năng của bộ so sánh tương tự.

- **AIN0 – Port D, Bit 6**

AIN0, Bộ so sánh tương tự ngõ vào tích cực. Cấu hình chân của port là nhập vào với ngắt pull-up bên trong để tránh nhiễu từ port số với chức năng của bộ so sánh tương tự.

- **T1 – Port D, Bit 5**

T1, số lượng mã nguồn Timer/Counter1.

- **XCK/T0 – Port D, Bit 4**

XCK, USART xung nhịp ngoài. T0, số lượng mã nguồn Timer/Counter0.

- **INT1 – Port D, Bit 3**

INT1, Ngắt nguồn bên ngoài 1: Chân PD3 có thể làm chức năng như 1 nguồn ngắt ngoài.

- **INT0 – Port D, Bit 2**

INT0, Ngắt nguồn bên ngoài 0: Chân PD2 có thể làm chức năng như 1 nguồn ngắt ngoài.

• **TXD – Port D, Bit 1**

TXD, Truyền tải dữ liệu (chân dữ liệu ra của USART). Khi bộ truyền USART được kích hoạt ,chân này được cấu hình như là một ngõ ra bất kể giá trị của DDD1.

• **RXD – Port D, Bit 0**

RXD, Nhận dữ liệu (chân dữ liệu vào của USART). Khi bộ nhận USART được kích hoạt ,chân này được cấu hình như là một ngõ vào bất kể giá trị của DDD0

**2.1.5.4. Mô tả thanh ghi của port I/O**

**The Port B Data Register – PORTB**

Bit	7	6	5	4	3	2	1	0	
	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	PORTB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.4.Thanh ghi Port B

**The Port B Data Direction Register – DDRB**

Bit	7	6	5	4	3	2	1	0	
	DDB7	DDB6	DDB5	DDB4	DDB3	DDB2	DDB1	DDB0	DDRB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.5.Thanh ghi DDRB

**The Port B Input Pins Address – PINB**

Bit	7	6	5	4	3	2	1	0	
	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	PINB
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	

Hình 2.1.5.6.Thanh ghi PINB

**The Port C Data Register – PORTC**

Bit	7	6	5	4	3	2	1	0	
	-	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	PORTC
Read/Write	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.7.Thanh ghi Port C

**The Port C Data Direction Register – DDRC**

Bit	7	6	5	4	3	2	1	0	
	-	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	DDRC
Read/Write	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.8.Thanh ghi DDRC

**The Port C Input Pins Address – PINC**

Bit	7	6	5	4	3	2	1	0	
	<b>PINC</b>								
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	N/A	N/A	N/A	N/A	N/A	N/A	N/A	

Hình 2.1.5.9.Thanh ghi PINC

### The Port D Data Register – PORTD

Bit	7	6	5	4	3	2	1	0	
	<b>PORTD</b>								
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.10.Thanh ghi Port D

### The Port D Data Direction Register – DDRD

Bit	7	6	5	4	3	2	1	0	
	<b>DDRD</b>								
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.5.11.Thanh ghi DDRD

### The Port D Input Pins Address – PIND

Bit	7	6	5	4	3	2	1	0	
	<b>PIND</b>								
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	

Hình 2.1.5.12.Thanh ghi PIND

### Tóm lại:

1. Để đọc dữ liệu từ ngoài thì ta phải thực hiện các bước sau:

Đưa dữ liệu ra thanh ghi điều khiển DDR<sub>xn</sub> để đặt cho PORT<sub>x</sub> (hoặc bit n trong port) đó là đầu vào (xóa thanh ghi DDR<sub>x</sub> hoặc bit).

Sau đó kích hoạt điện trở pull-up bằng cách set thanh ghi PORT<sub>x</sub> ( bit).

Cuối cùng đọc dữ liệu từ địa chỉ PIN<sub>xn</sub> (trong đó x: là cổng và n là bit).

2. Để đưa dữ liệu từ vi điều khiển ra các cổng cũng có các bước hoàn toàn tương tự. Ban đầu ta cũng phải định nghĩa đó là cổng ra bằng cách set bit tương ứng của cổng đó...và sau đó là ghi dữ liệu ra bit tương ứng của thanh ghi PORT<sub>x</sub>.

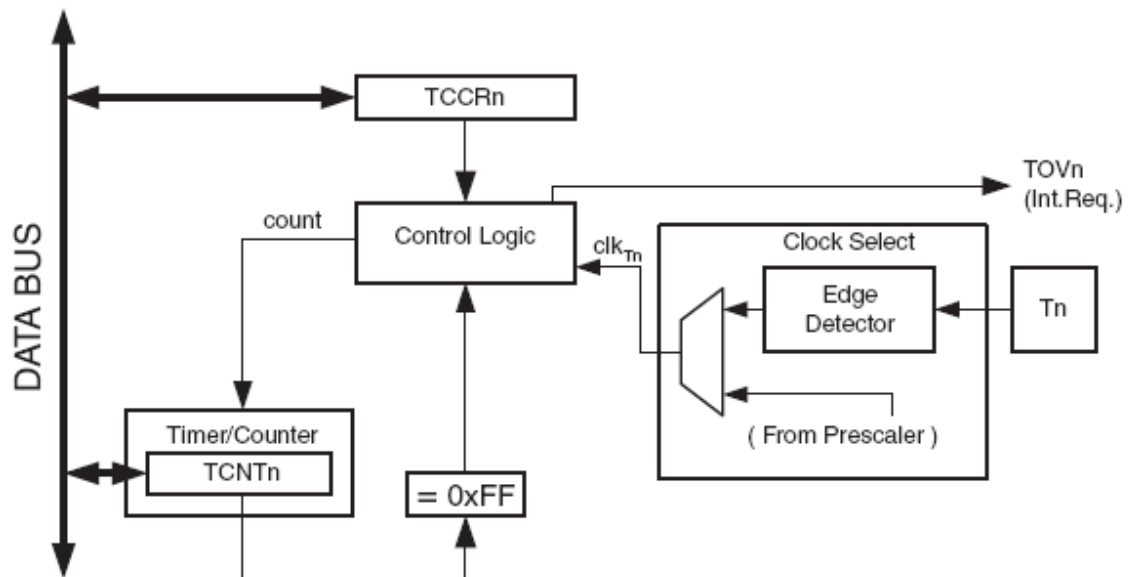
### 2.1.6. BỘ ĐỊNH THỜI 8BIT TIMER/COUNTER 0

Bộ định thời (timer/counter0) là một module định thời/đếm 8 bit, có các đặc điểm sau:

- Bộ đếm một kênh
- Xóa bộ định thời khi trong mode so sánh (tự động nạp)
- PWM
- Tạo tần số

- Bộ đếm sự kiện ngoài
- Bộ chia tần 10 bit
- Nguồn ngắt tràn bộ đếm và so sánh

Sơ đồ cấu trúc của bộ định thời:



Hình 2.1.6.1. Sơ đồ cấu trúc bộ định thời

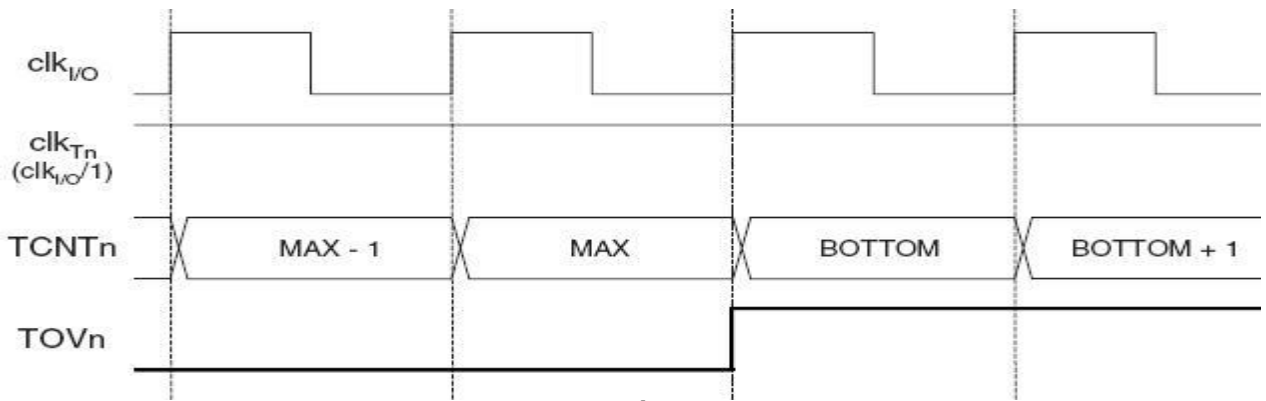
AVR Atmega8 có tích hợp bộ timer/counter. Ta bắt đầu phần này bằng sơ đồ khối sau:

### 2.1.6.1. Hoạt động của bộ Timer/Couter

Mạch đếm lên làm thanh ghi TCNTn tăng 1 đơn vị mỗi khi có xung clk<sub>Tn</sub>, khi đạt giá trị lớn nhất (8bit=255), cờ TOVn được set (logic 1) và bộ đếm tràn, giá trị bộ đếm TCNTn trở về 00 và tiếp tục đếm.

Xung clk<sub>Tn</sub> có thể được lựa chọn từ nhiều nguồn khác nhau. Khi chọn xung nội (system clock), Timer/Counter là một Timer. Khi chọn xung ngoài (thông qua chân Tn) Timer/Counter là Counter.

Hoạt động này có thể diễn tả bằng giản đồ xung sau:



Hình 2.1.6.2. Giải đồ xung hoạt động

Cũng giống như bộ timer/counter trong các vi điều khiển khác, chúng ta quan tâm đến 2 thanh ghi: Timer/Counter Control và Timer/Counter Value. Trong AVR, đó là thanh ghi  $TCCRn$  và  $TCNTn$ .

Bit	7	6	5	4	3	2	1	0	
	-	-	-	-	-	CS02	CS01	CS00	TCCR0
Read/Write	R	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

CS02	CS01	CS00	Description
0	0	0	No clock source (Timer/Counter stopped).
0	0	1	$clk_{I/O}/(No\ prescaling)$
0	1	0	$clk_{I/O}/8$ (From prescaler)
0	1	1	$clk_{I/O}/64$ (From prescaler)
1	0	0	$clk_{I/O}/256$ (From prescaler)
1	0	1	$clk_{I/O}/1024$ (From prescaler)
1	1	0	External clock source on T0 pin. Clock on falling edge.
1	1	1	External clock source on T0 pin. Clock on rising edge.

Hình 2.1.6.3. Thanh ghi  $TCCRn$

### Clock Select Bit Description

Bit	7	6	5	4	3	2	1	0	
	TCNT0[7:0]								TCNT0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Hình 2.1.6.4. Thanh ghi  $TCNTn$

TCNT0 - Timer/C

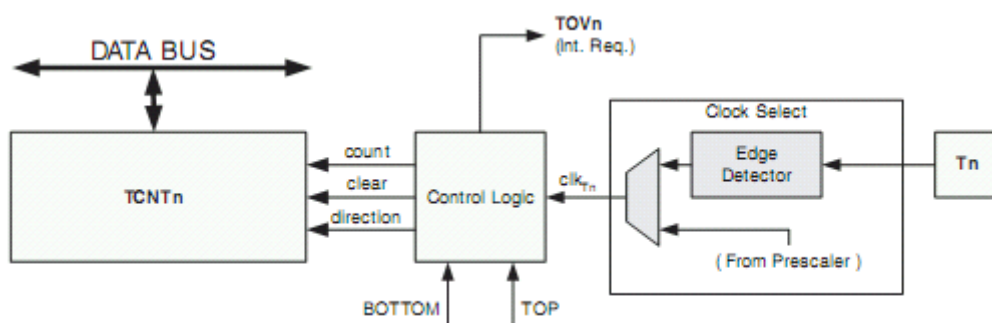
TCNT0 và OCR0 là các thanh ghi 8 bit. Các tín hiệu yêu cầu ngắt đều nằm trong thanh ghi TIFR. Các ngắt có thể được che bởi thanh ghi TIMSK.

Bộ định thời có thể sử dụng xung clock nội thông qua bộ chia hoặc xung clock ngoài trên chân T0. Khối chọn xung clock điều khiển việc bộ định thời/bộ đếm sẽ dùng nguồn xung nào để tăng giá trị của nó. Ngõ ra của khối chọn xung clock được xem là xung clock của bộ định thời ( $clk_{T0}$ ).

Thanh ghi OCR0 luôn được so sánh với giá trị của bộ định thời/bộ đếm. Kết quả so sánh có thể được sử dụng để tạo ra PWM hoặc biến đổi tần số ngõ ra tại chân OC0.

### 2.1.6.2. Đơn vị đếm

Phần chính của bộ định thời 8 bit là một đơn vị đếm song hướng có thể lập trình được. Cấu trúc của nó như hình dưới đây:



Hình 2.1.6.5. Đơn vị đếm

count: tăng hay giảm TCNT0 1

direction: lựa chọn giữa đếm lên và đếm xuống

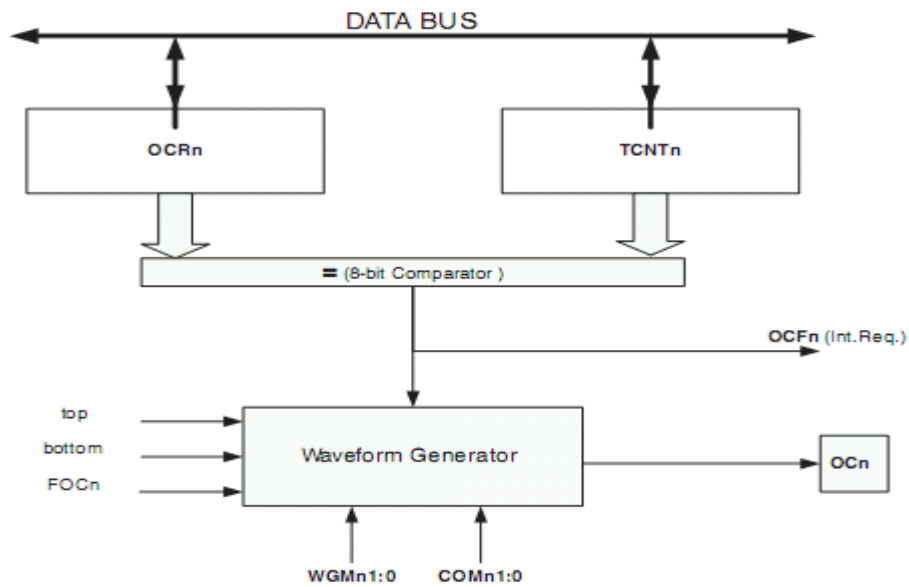
clear: xóa thanh ghi TCNT0

$clk_{T0}$ : xung clock của bộ định thời

TOP: báo hiệu bộ định thời đã tăng đến giá trị lớn nhất

BOTTOM: báo hiệu bộ định thời đã giảm đến giá trị nhỏ nhất (0)

### 2.1.6.3. Đơn vị so sánh ngõ ra



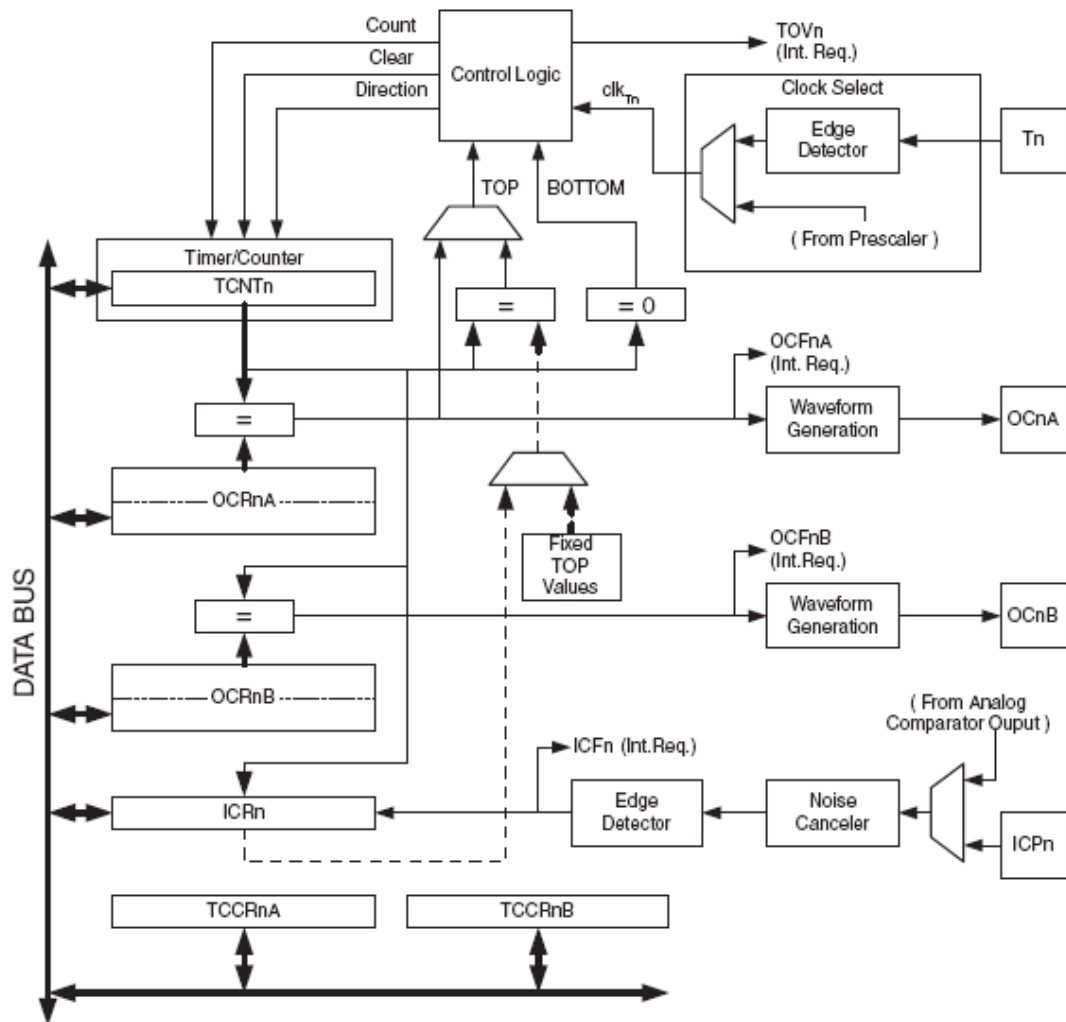
Hình 2.1.6.6. Sơ đồ đơn vị so sánh ngõ ra

Bộ so sánh 8 bit liên tục so sánh giá trị TCNT0 với giá trị trong thanh ghi so sánh ngõ ra (OCR0). Khi giá trị TCNT0 bằng với OCR0, bộ so sánh sẽ tạo một báo hiệu. Báo hiệu này sẽ đặt giá trị cờ so sánh ngõ ra (OCF0) lên 1 vào chu kỳ xung clock tiếp theo. Nếu được kích hoạt (OCIE0=1), cờ OCF0 sẽ tạo ra một ngắt so sánh ngõ ra và sẽ tự động được xóa khi ngắt được thực thi. Cờ OCF0 cũng có thể được xóa bằng phần mềm.

## 2.1.7. BỘ ĐỊNH THỜI/ĐẾM TIMER/COUNTER 1 16-BIT

### 2.1.7.1. Sơ đồ khối và một số đặc điểm





Hình 2.1.7.1. Sơ đồ khối bộ định thời

Bộ định thời (timer/counter1) là một module định thời/đếm 16 bit, có các đặc điểm sau:

- True 16-bit Design (i.e., allows 16-bit PWM)
- 2 đơn vị ngõ vào so sánh độc lập (Two Independent Output Compare Units)
- đôi thanh ghi so sánh ngõ ra đệm (Double Buffered Output Compare Registers)
- 1 đơn vị chốt ngõ vào (One Input Capture Unit)
- Bộ chống nhiễu lối vào (Input Capture Noise Canceller)
- Xóa timer trong Compare Match (Clear Timer on Compare Match (Auto Reload))
- chống nhiễu sọc ngang (Glitch-free, Phase Correct Pulse Width Modulator (PWM))
- Giá trị chu kỳ PWM
- Bộ phát tần số chung
- Bộ đếm sự kiện ngoài
- 4 nguồn ngắt độc lập (TOV1, OCF1A, OCF1B, and ICF1)

### 2.1.7.2. Một số định nghĩa

BOTTOM Bộ đếm đạt tới *BOTTOM* khi có giá trị 0x0000

MAX Bộ đếm đạt tới *MAXimum* khi khi đạt giá trị 0xFFFF (decimal 65535).

TOP Bộ đếm đạt tới *TOP* khi nó bằng với giá trị lớn nhất của chuỗi đếm. Giá trị này có thể được gán bởi các giá trị cố định : 0x00FF, 0x01FF, or 0x03FF, hoặc giá trị trong bộ nhớ của các thanh ghi OCR1A ,ICR1 .

### 2.1.8. SPI(SERIAL PERIPHERAL INTERFACE)

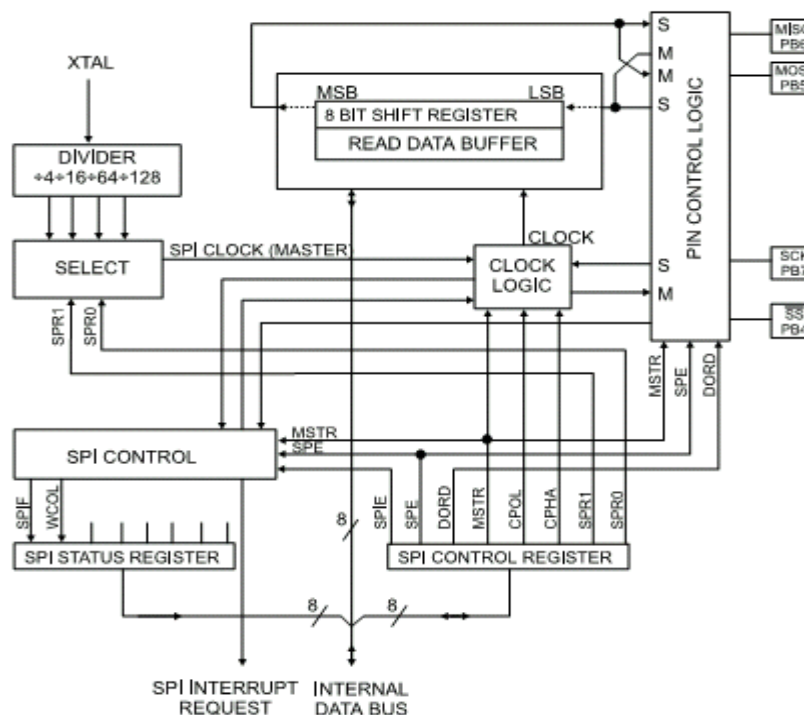
#### Sơ đồ và định nghĩa

SPI là một giao diện thực hiện việc trao đổi dữ liệu giữa các thiết bị tương thích với khung dữ liệu 8bit và được truyền đồng bộ (cùng xung nhịp đồng hồ).

SPI cho phép truyền dữ liệu nối tiếp đồng bộ giữa thiết bị ngoại vi và vi điều khiển AVR hoặc giữa các vi điều khiển AVR. SPI của AT90S8535 có các đặc điểm đặc biệt sau:

- Chế độ song công, truyền dữ liệu đồng bộ 3 dây.
- Có thể giữ vai trò Master hoặc Slave.
- Bit MSB hoặc LSB có thể được truyền trước tùy vào người lập trình.
- Bốn tốc độ truyền có thể lập trình thông qua hai bit
- Cờ ngắt báo kết thúc truyền
- Vận hành từ trạng thái ngủ (Được đánh thức từ trạng thái ngủ).

Sơ đồ cấu trúc:



### Hình 2.1.8.1.Sơ đồ cấu trúc SPI

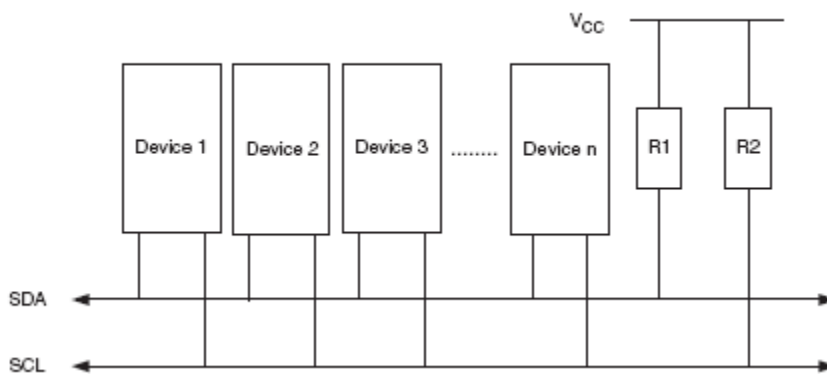
Để điều khiển khối giao tiếp SPI thì chúng ta có 3 thanh ghi. Đó là 1 thanh ghi điều khiển SPCR (SPI control Register), thanh ghi trạng thái SPSR (SPI status Register) và cuối cùng là thanh ghi dữ liệu SPDR (SPI Data Register).

### 2.1.9. TWI – TWO WIRE INTERFACE

Two Wire Interface là một sợi dây kết nối bus 2 chiều ,mà nó phù hợp với IC và SMBus.

Một thiết bị được kết nối đến một bus phải hành động như là một chủ hoặc thứ cấp.Đầu master thực hiện giai đoạn đầu cho sự vận chuyển dữ liệu với đầu salve trên bus,và hỏi xem nó có muốn vận chuyển hay nhận dữ liệu hay không.Một bus có thể có nhiều master,và một bộ xử lí điều phối ưu tiên ,nếu hai hoặc nhiều master cố gắng vận chuyển ở cùng một thời điểm.

Figure 68. TWI Bus Interconnection



Hình 2.1.9.1.Kết nối bus

Module TWi bao gồm bus chế độ logic mà nó có thể thu thập thông tin để tìm các điều kiện ngừng và bắt đầu ,bus bị đưng độ và bus bị lỗi .Điều này có thể được sử dụng để xác định chế độ bus (chạy không ,chủ ,bận hoặc không biết) trong kiểu master .Bus chế độ logic tiếp tục hoạt động trong tất cả các chế độ nghỉ bao gồm chế độ nguồn giảm.

#### Thuật ngữTWI

The following definitions are frequently encountered in this section.

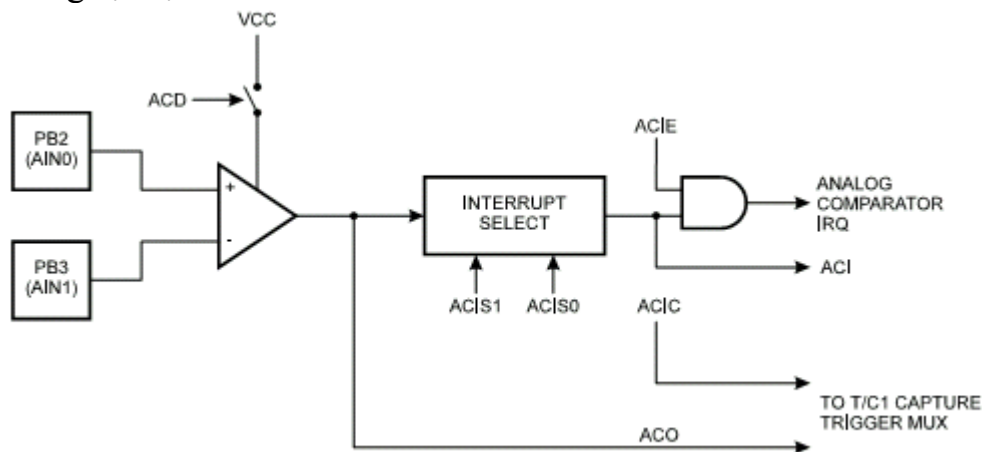
**Table 64. TWI Terminology**

Term	Description
Master	The device that initiates and terminates a transmission. The Master also generates the SCL clock.
Slave	The device addressed by a Master.
Transmitter	The device placing data on the bus.
Receiver	The device reading data from the bus.

Hình 2.1.9.2. Thuật ngữ TWI

### 2.1.10. BỘ SO SÁNH TƯƠNG TỰ (ANALOG COMPARATOR)

Bộ so sánh tương tự của AVR có đầu vào là hai chân PB2 và PB3 (như hình vẽ). Với chân PB2 được nối vào cực dương của bộ so sánh và PB3 được nối vào cực âm của bộ so sánh. Nó tạo ra hai mức logic nếu  $V+ > V-$  thì tín hiệu ra là 1 và ngược lại là 0.



Hình 2.1.10.1. Sơ đồ khối bộ so sánh tương tự

Để điều khiển và qua sát trạng thái của bộ so sánh tương tự ta có một thanh ghi đó là thanh ghi ACSR. Trước khi tìm hiểu về nguyên tắc hoạt động của nó ta sẽ giới thiệu về thanh ghi này.

Thanh ghi ACSR là một thanh ghi 8 bit có địa chỉ trong các thanh ghi I/O là 0x08 và có địa chỉ trong không gian bộ nhớ SRAM là 0x28. Trong 8 bit thì có 7 bit được định nghĩa và bit 6 không được định nghĩa. Nó chỉ có thể đọc và luôn có giá trị logic là 0.

Bit 7-ACD: Analog comparator disable – Đây là bit điều khiển.

Bit này trực tiếp điều khiển hoạt động của AC (bộ so sánh tương tự). Nếu như bit này được set lên 1 thì nguồn cung cấp cho AC hoạt động bị tắt (turn off) và đồng nghĩa với việc nó không hoạt động. Và nếu nó được xóa thì AC được cấp nguồn và hoạt động bình thường. Chú ý: Ta có thể thay đổi giá trị logic của bit này lúc nào cũng được để ngưng hoạt động của chúng hoặc cho chúng hoạt động trở lại nhưng khi thay đổi giá trị logic của nó thì ngắt (ngắt của AC) cần bị cấm nếu không nó sẽ sinh ra một ngắt (Cụ thể là bit ACIE cần bị xóa).

Bit 5-ACO: Analog comparator output – Đây là bit trạng thái.

Bit này được nối trực tiếp với đầu ra của bộ so sánh tương tự.

Bit 4-ACI: Analog comparator interrupt flag – Đây là bit trạng thái.

Cờ báo ngắt của bộ so sánh tương tự. Nếu như cờ này được set và các ngắt được phép thì một chương trình phục vụ ngắt được gọi và chúng được xóa bằng phần cứng khi chương trình báo ngắt được phục vụ. Các trường hợp làm thay đổi trạng thái cờ này ngoài việc thay đổi bit ACD sẽ được nói tới trong các bit 0 và 1.

Bit 3-ACIE: AC interrupt enable – Đây là bit điều khiển.

Nếu bit này được set thì ngắt này được phép và ngược lại.

Bit 2-ACIC: Analog comparator input Capture Enable – Đây là bit điều khiển.

Khi bit này được set lên 1 thì đầu ra của AC được nối trực tiếp vào đầu vào của chức năng bắt sự kiện của Timer/counter 1. (Đọc thêm timer/counter 1).

Bit ACIS1 và ACIS0 : Ac interrupt mode select – Đây là hai bit điều khiển.

ACIS1	ACIS0	Chế độ ngắt
0	0	Theo mức
0	1	Dành riêng (chưa dùng đến)
1	0	Sườn xuống
1	1	Sườn lên

Hình 2.1.10.2. Chế độ ngắt 2 bit ACIS1 và ACIS2

Chú ý: Các bit này cũng có thể được thay đổi bất cứ khi nào. Nhưng khi thay đổi thì ngắt của nó phải bị cấm.

Ta có thể sử dụng lệnh SBI hoặc CBIU để thay đổi trạng thái các bit trên thanh ghi này trừ bit ACI. Bit này sau khi được đọc cũng sẽ bị xóa (nếu nó được set).

Thiết lập port đầu vào cho bộ so sánh tương tự:

Hai chân PB2 và PB3 này cần được thiết lập là đầu vào bỏ điện trở treo.

Để lập trình cho AC ta bắt đầu các bước sau:

Bước 1: Thiết lập các chân đầu vào cho AC.

Bước 2: Chọn các chế độ cho AC ví như dùng ngắt ...

Bước 3: Khởi động AC bằng cách xóa bit ACD

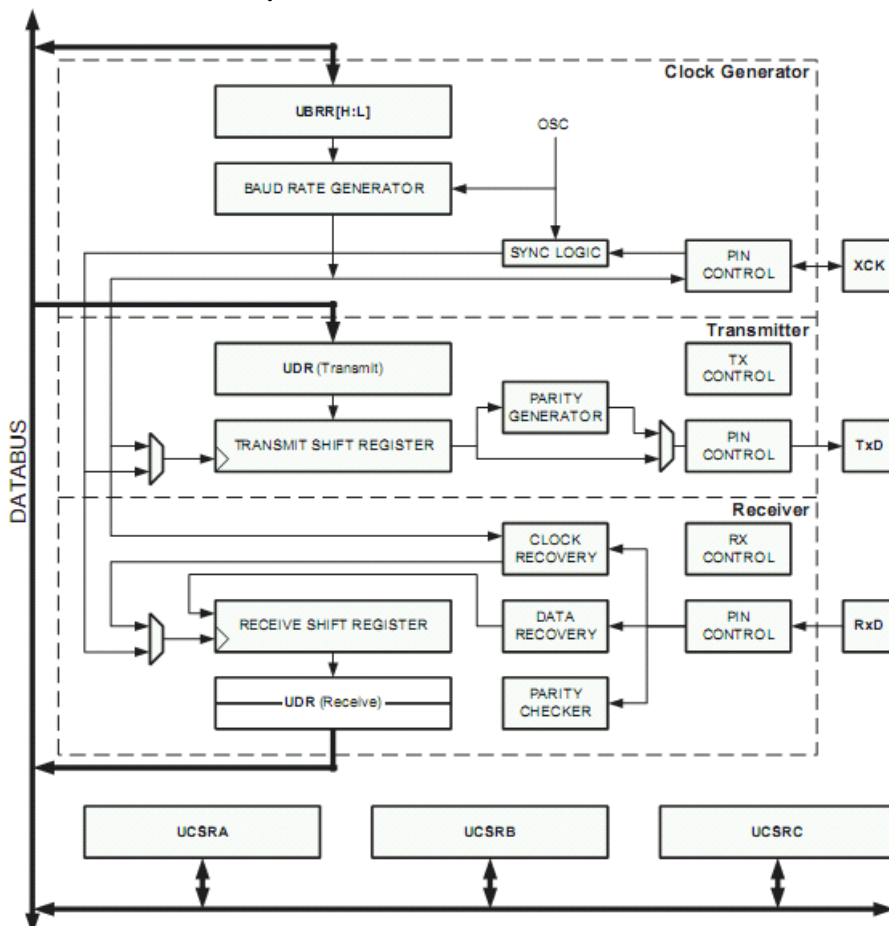
## 2.1. 11.USART ( Universal asynchronous receiver/transmitter )

### 2.1.11.1 Đặc điểm

Bộ truyền nhận nối tiếp đồng bộ và bất đồng bộ là một thiết truyền thông nối tiếp có các chức năng chính như sau:

- Hoạt động song công (các thanh ghi truyền và nhận nối tiếp độc lập với nhau).
- Hoạt động đồng bộ hoặc bất đồng bộ
- Bộ tạo tốc độ baud có độ chính xác cao
- Hỗ trợ khung truyền nối tiếp với 5, 6, 7, 8, hoặc 9 bit dữ liệu và 1 hoặc 2 bit stop
- Kiểm tra chẵn lẻ
- Phát hiện tràn dữ liệu
- Phát hiện lỗi khung
- Lọc nhiễu, bao gồm phát hiện bit start lỗi và bộ lọc thông thấp số
- Ngắt khi kết thúc truyền, thanh ghi truyền hết dữ liệu và kết thúc nhận
- Chế độ truyền thông đa vi xử lý
- Chế độ truyền đồng bộ tốc độ cao

Sơ đồ khối của bộ USART như sau:

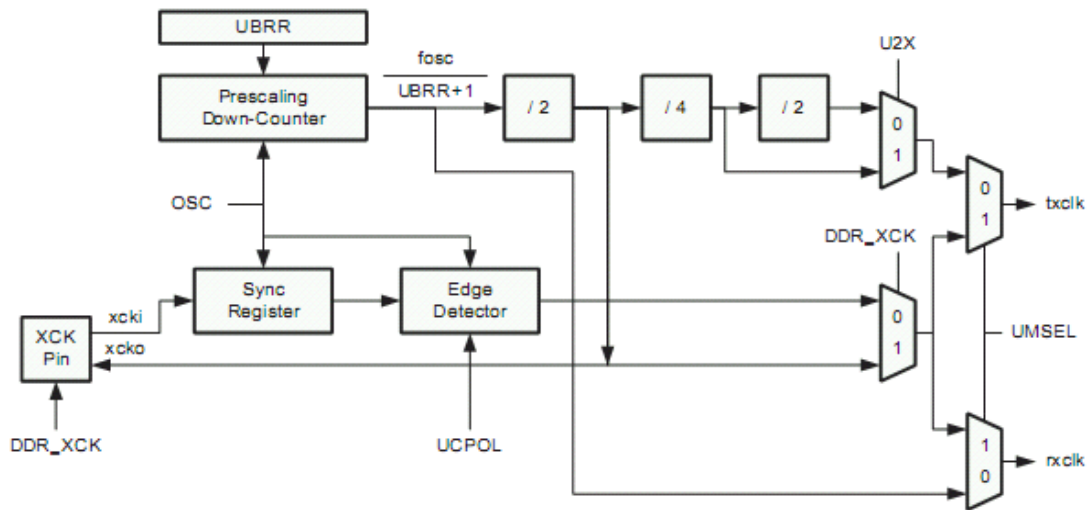


Hình 2.1.11.1.Sơ đồ khối bộ USART

USART bao gồm 3 phần chính: bộ tạo xung clock, bộ truyền và bộ nhận. Các thanh ghi điều khiển được sử dụng chung giữa các phần này.

### 2.1.11.2. Tạo xung clock

Bộ tạo xung clock tạo ra xung đồng hồ căn bản cho bộ truyền và bộ nhận. USART hỗ trợ 4 chế độ hoạt động xung clock: bất đồng bộ, bất đồng bộ tốc độ cao, truyền đồng bộ master và truyền đồng bộ slave. Sơ đồ khối của bộ tạo xung clock như sau:



Hình 2.1.11.2. Đơn vị tạo xung clock

txclk: xung đồng hồ bộ truyền

rxclk: xung đồng hồ bộ nhận

xcki: tín hiệu vào từ chân XCK, sử dụng cho hoạt động truyền đồng bộ master

xcko: tín hiệu xung clock ngõ ra tới chân XCK, sử dụng cho hoạt động truyền đồng bộ slave

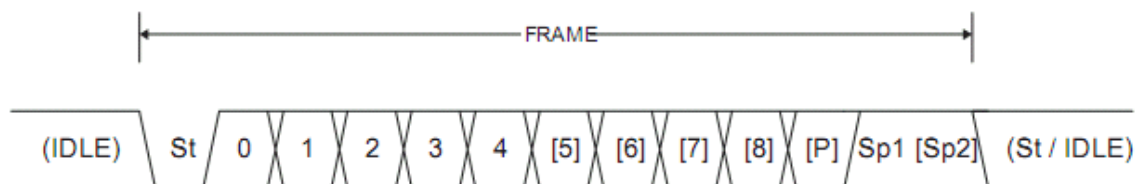
fosc: tần số từ chân XTAL

### 2.1.11.3. Định dạng khung truyền

USART chấp nhận tất cả 30 tổ hợp của các định dạng khung truyền sau đây:

- 1 bit start
- 5, 6, 7, 8, hoặc 9 bit dữ liệu
- Có hoặc không có bit chẵn lẻ
- 1 hoặc 2 bit stop

Một khung truyền bắt đầu với một bit start, theo sau đó là bit có trọng số thấp nhất (LSB) của dữ liệu (có thể lên tới 9 bit), kết thúc bằng bit có trọng số lớn nhất (MSB) và bit stop.



Hình 2.1.11.3. Định dạng khung truyền

St: bit start (mức thấp)

(n): bit dữ liệu (0 đến 8)

P: bit chẵn lẻ

Sp: bit stop (mức cao)

IDLE: không có dữ liệu truyền (mức cao trong suốt thời gian idle)

## 2.1.12. HỆ THỐNG XUNG CLOCK

Để cấu hình cho chip hoạt động theo chế độ xung clock nào, người ta dùng các bit cấu hình (fuse bit) CKSEL 3, CKSEL2, CKSEL 1.

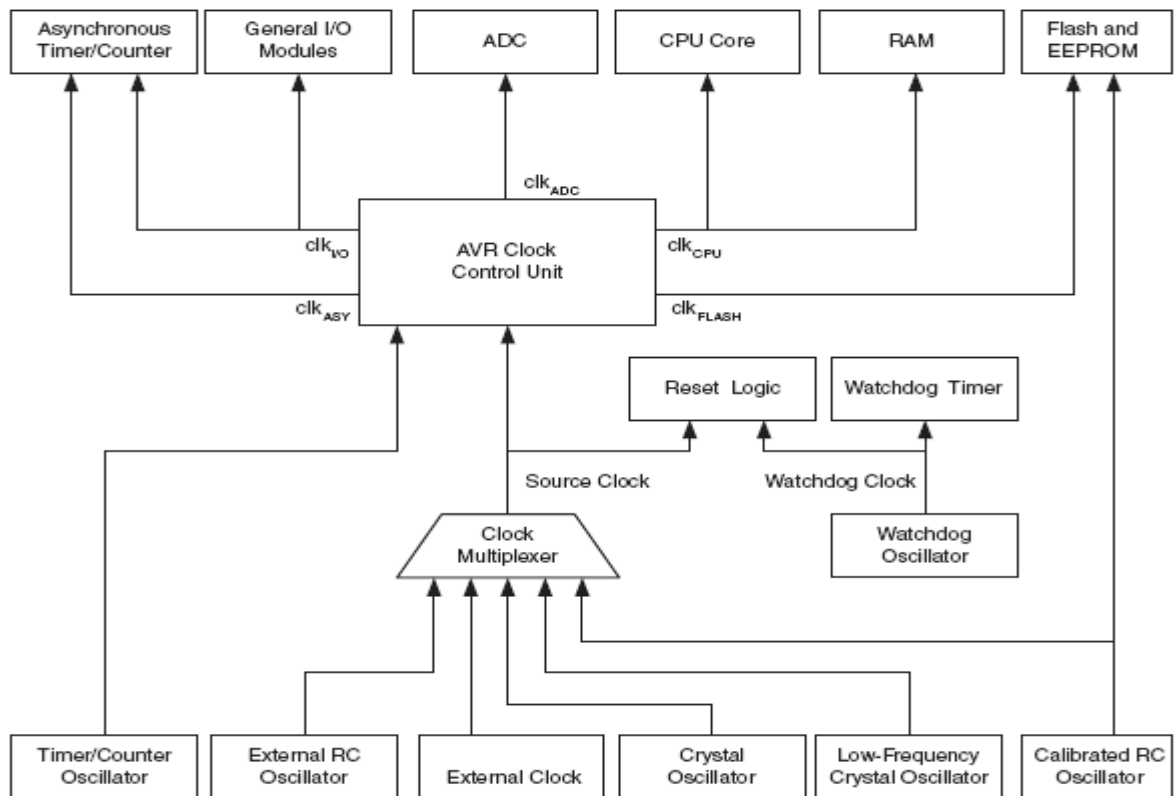
Ngoài ra khi vi điều khiển được đánh thức từ các chế độ nghỉ sang chế độ hoạt động bình thường, bộ tạo dao động cần có một khoảng thời gian để ổn định, khoảng thời gian này gọi là thời gian khởi động (start-up time). CPU chỉ thực hiện lệnh khi hết khoảng thời gian khởi động này.

Khi ta reset CPU cũng cần một khoảng thời gian trì hoãn (delay time) để nguồn nuôi đạt mức ổn định trước khi thực bắt đầu thực thi lệnh. Người ta dùng các bit cấu hình CKSEL 0, SUT1, SUT0 để thiết lập thời gian khởi động và thời gian trì hoãn. Khoảng thời gian khởi động và thời gian trì hoãn được đo được bằng một đồng hồ riêng, đó là bộ dao động Watchdog. Tần số của bộ dao động Watchdog phụ thuộc vào điện thế nguồn nuôi và nhiệt độ môi trường. Ở  $V_{cc} = 5V$  và nhiệt độ  $25^{\circ}C$  thì tần số của bộ dao động Watchdog là 1 MHz.

Liên quan đến việc thiết lập của hệ thống xung clock người ta còn dùng 4 bit cấu hình CKOPT mà vai trò của nó khá linh hoạt tùy theo việc thiết lập xung clock cho hệ thống như thế nào. Hình 18 cho thấy ATmega128 có 4 bộ tạo xung clock có thể được lựa chọn.



Dưới đây là mô tả cụ thể cho từng trường hợp cấu trúc hình xung clock của hệ thống.

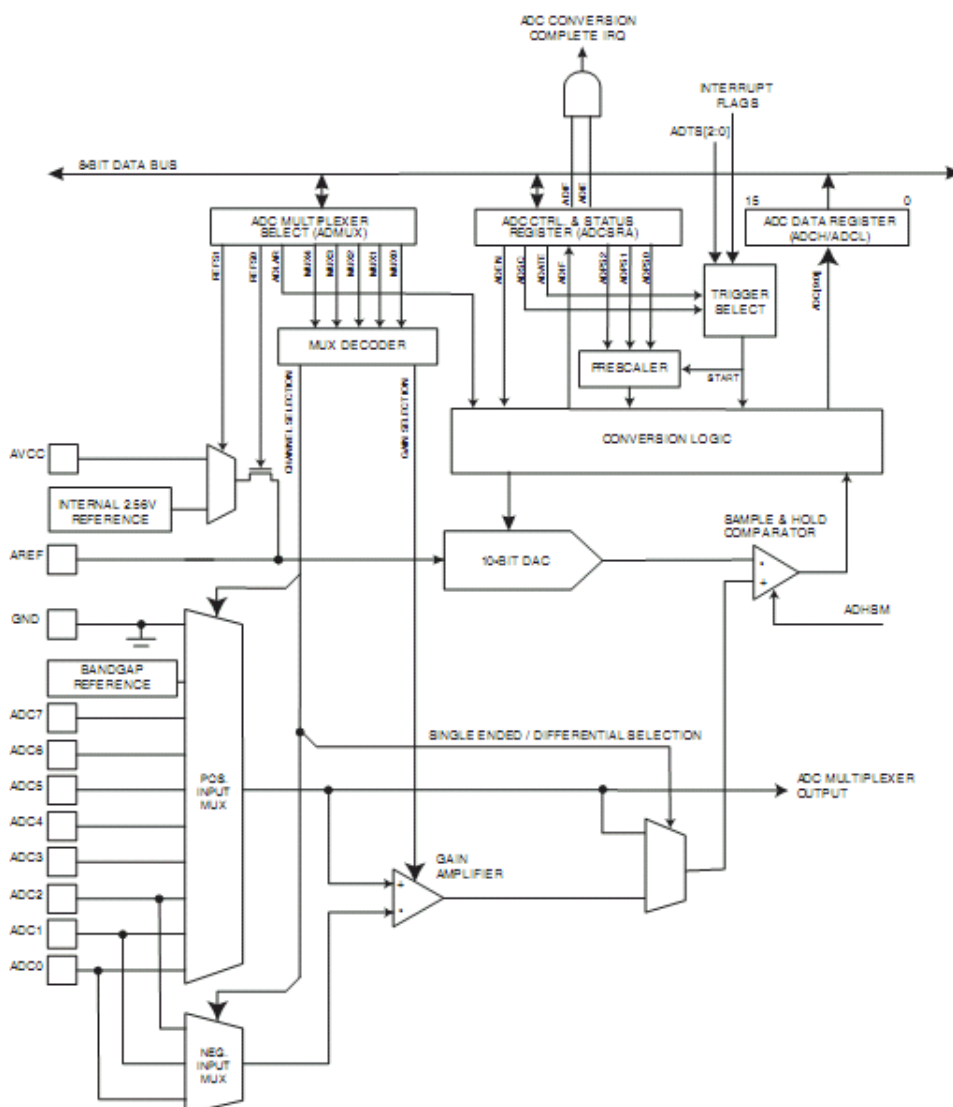


Hình 2.1.12.1. Hệ thống xung clock

### 2.1.13. BỘ BIẾN ĐỔI A/D( ANALOG/DIGITAL)

Vi điều khiển Atmega8 có một bộ biến đổi ADC tích hợp trong chip với các đặc điểm:

- Độ phân giải 10 bit
- Sai số tuyến tính: 0.5LSB
- Độ chính xác +/-2LSB
- Thời gian chuyển đổi: 65-260 $\mu$ s
- 6 Kênh đầu vào có thể được lựa chọn
- Có hai chế độ chuyển đổi free running và single conversion
- Có nguồn báo ngắt khi hoàn thành chuyển đổi
- Loại bỏ nhiễu trong chế độ ngủ



Hình 2.1.13.1. Sơ đồ bộ biến đổi A/D

Tám đầu vào của ADC là tám chân của PORTA và chúng được chọn thông qua một MUX.

Để điều khiển hoạt động vào ra dữ liệu của ADC và CPU chúng ta có 3 thanh ghi: ADMUX là thanh ghi điều khiển lựa chọn kênh đầu vào cho ADC, ADCSRA là thanh ghi điều khiển và thanh ghi trạng thái của ADC, ADCH và ADCL là 2 thanh ghi dữ liệu.

### Nguyên tắc hoạt động và lập trình điều khiển

ADC có nhiệm vụ chuyển đổi tín hiệu điện áp tương tự thành tín hiệu số có độ phân giải 10 bit. Với giá trị nhỏ nhất của điện áp đặt ở chân AGND và giá trị cực đại của điện áp tương tự được mắc vào chân AREF. Tám kênh tương tự đầu vào được chọn lựa thông qua ADMUX và ADMUX này được điều khiển bởi thanh ghi ADMUX.

ADC này có thể hoạt động được ở hai chế độ. Đó là chuyển đổi đơn: chỉ chuyển đổi một lần khi có lệnh chuyển đổi và chế độ tự chuyển đổi (Free running mode) đây là chế độ mà ADC tự động chuyển đổi khi được hoạt động và công việc chuyển đổi có tính tuần hoàn (chỉ cần khởi động một lần).

ADC được phép hoạt động nhờ thiết lập bit ADEN. Quá trình chuyển đổi được bắt đầu bằng việc ghi vào bit ADSC mức logic 1 và trong suốt quá trình chuyển đổi bit này luôn được giữ ở mức cao. Khi quá trình chuyển đổi hoàn thành thì bit này được xóa bằng phần cứng và cờ AIDF được bật lên.

Dữ liệu sau khi chuyển đổi được đưa ra thanh ghi dữ liệu ADCL và ADCH, nhưng chú ý khi đọc dữ liệu từ hai thanh ghi này thì đọc ADCL trước rồi mới đọc ADCH. Nếu đọc ADCH trước thì dữ liệu cập nhật có thể ghi đè lên ADCL (Vi điều khiển nghĩ rằng đã đọc xong dữ liệu).

Để điều khiển vào ra dữ liệu với ADC, các bước thực hiện như sau:

Bước 1: Định nghĩa các cổng vào cho tín hiệu tương tự

Xóa bit tương ứng với chân đó trong thanh ghi DDRA. Sau đó loại bỏ điện trở treo bằng cách xóa bit tương ứng ở thanh ghi PORTA.

Bước 2: Chọn kênh tương tự vào (chọn chân vào cho ADC) thông qua thanh ghi ADMUX (có thể thay đổi trong quá trình hoạt động).

Bước 3: Thiết lập các thông số cho ADC

Tốc độ chuyển đổi thông qua xung nhịp chuyển đổi.

Chế độ chuyển đổi : đơn hoặc tự động.

Sử dụng ngắt hoặc không.

Bước 4: Bắt đầu chuyển đổi và đọc dữ liệu.

## 2.2. CÁC LINH KIỆN KHÁC

### 2.2.1. Motor một chiều

**Em sử dụng 2 motor một chiều 24V DC**



Hình 2.2.1. Các motor một chiều 24 VDC

Các thông số của motor như sau :

- Điện áp cấp cho motor 24V DC, 2A
- Công suất khoảng 48 W
- Tốc độ tối đa 200 vòng /phút
- Motor có hộp giảm tốc

Chức năng :Làm động cơ truyền động chính cho băng tải.

**Em sử dụng 2 motor một chiều 12V DC**



Hình 2.2.2. Các motor một chiều 12V DC

Các thông số của motor như sau :

- Điện áp cấp cho motor 12V DC, 2A
- Công suất khoảng 25 W
- + Tốc độ tối đa 200 vòng /phút
- Motor có hộp giảm tốc

Chức năng :Làm động cơ truyền động chính cho cơ cấu gạt sản phẩm, làm đối tượng điều khiển của mô hình băng tải.

### 2.2.2. Biến áp cấp nguồn

Để cấp nguồn cho mạch động lực và mạch điều khiển trong mô hình em sử dụng 1 biến áp hạ áp.



Hình 2.2.3. Biến áp cấp nguồn

Các thông số của biến áp:

- Nguồn cấp vào biến áp: 220 VAC
- Nguồn ra 6V, 9V, 12V, 15V, 18V, 24 VAC
- Dòng định mức: 5A

### 2.2.3. Cảm biến quang

## Hai cảm biến quang



Hình 2.2.4. Cảm biến quang

### Thông số

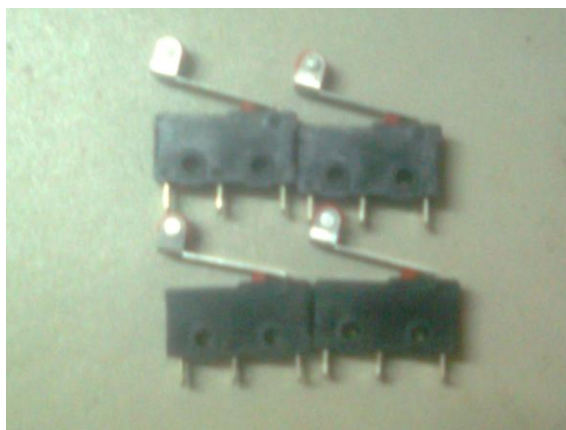
- Gồm có 3 dây: 2 dây cấp nguồn và 1 dây phản hồi tín hiệu mức logic về vi điều khiển
- Nguồn cấp cho cảm biến: 6V ÷ 36V DC
- Phạm vi tác động  $\leq 30$  cm

### Chức năng

Dùng để nhận biết khi có sản phẩm đi qua và đưa tín hiệu điện về vi điều khiển và vi điều khiển thực hiện chức năng đã lập trình

### 2.2.4. Công tắc hành trình

Bốn công tắc hành trình



Hình 2.2.5. Các công tắc hành trình

## **Thông số**

- Dòng định mức: 5A
- Điện áp định mức : 125~250V
- **Chức năng**

Dùng để tạo góc quay cho cần gạt được gắn cố định với động cơ 12V DC.



## CHƯƠNG 3:

# THIẾT KẾ VÀ THI CÔNG HỆ THỐNG BĂNG TẢI

### 3.1. KẾT CẤU CƠ KHÍ



Hình 3.1: Kết cấu cơ khí của mô hình

- Khung sắt có kích thước: chiều dài 1,7m, ngang 60cm, cao 50cm
- Băng tải chống trượt: có mặt sau bọc lớp vải chống trượt
- Trục băng tải :trong mô hình em sử dụng 6 thanh nhựa đặc có đường kính 20mm, chiều dài mỗi thanh 18 cm
- Gồm 12 vòng bi nhỏ: dùng để đỡ các trục của băng tải là các con lăn
- Ngoài ra còn các phụ kiện như ốc vít, đai vít con lăn ...

### 3.2. THIẾT KẾ MẠCH ĐIỆN

#### 3.2.1. Mạch nguồn 5V DC và 12V DC

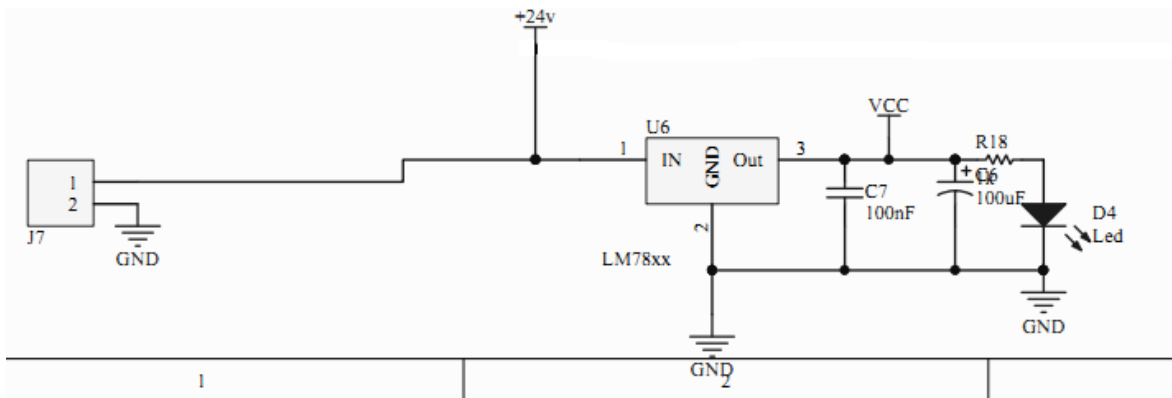
##### Chức năng bộ nguồn

Bộ nguồn nhằm cung cấp điện áp một chiều +5V,+12V, +24V ổn định cho mạch điện. Để tạo được nguồn theo yêu cầu em sử dụng 2 IC ổn áp 7805 và 2576 để tạo ra điện áp ổn định 5 VDC và 12 VDC

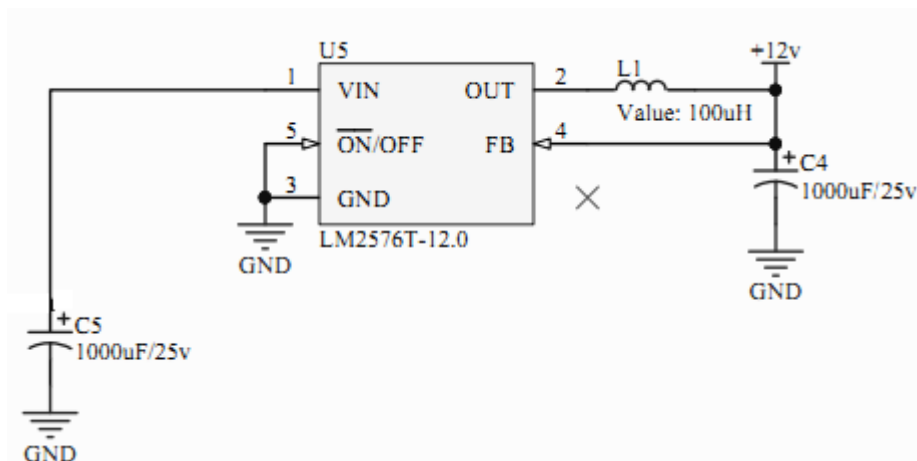


Bộ nguồn phải có tính chống nhiễu tốt ( Nhất là các xung nhiễu từ động cơ ) để tránh làm treo vi điều khiển

### Sơ đồ nguyên lý



Hình 3.2.1.1. Mạch tạo nguồn 5VDC



Hình 3.2.1.2. Mạch tạo nguồn 12VDC

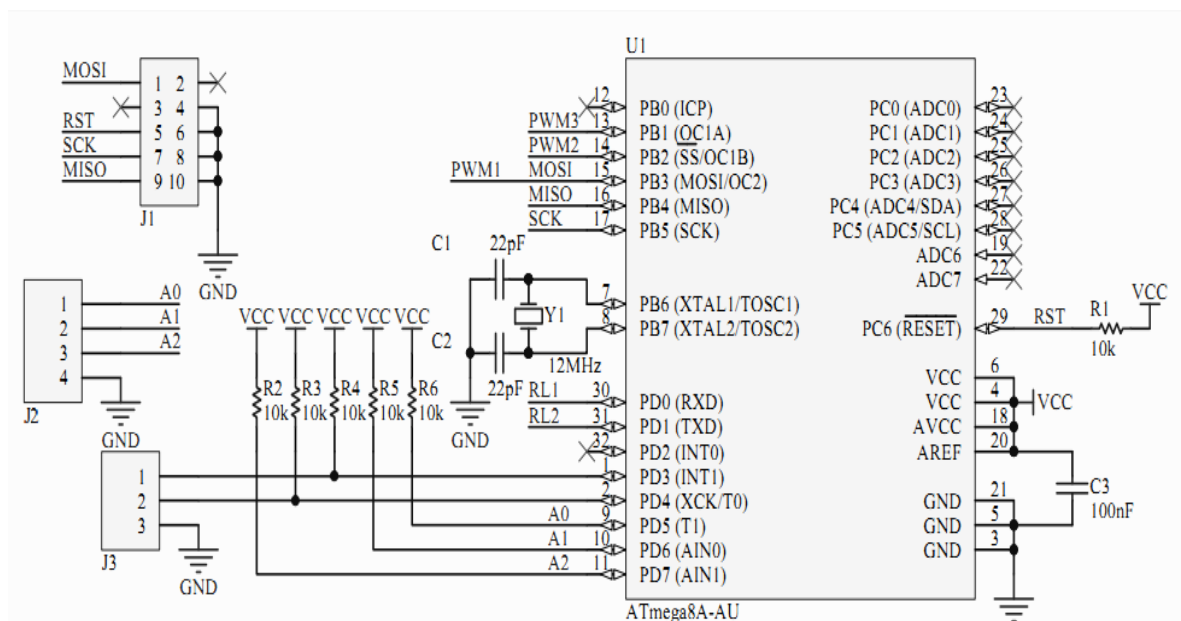
### Giải thích nguyên lý hoạt động

- Dùng biến áp 5A để chuyển từ nguồn 220VAC sang nguồn 18VAC
- Nguồn 18VAC này sẽ cho qua cầu Diode để nắn dòng xoay chiều thành 1 chiều. Có điện áp khoảng 24VDC
- Diode D4 là Led để báo có nguồn cấp cho mạch

- Các tụ trong mạch có tác dụng lọc nhiễu nguồn đầu vào cũng như lọc nhiễu nguồn đầu ra. Làm cho nguồn tương đối ổn định, không bị ảnh hưởng nhiều bởi tải ( tải nhỏ )
- Các IC 7805, 2576 có tác dụng ổn định điện áp đầu ra là 5VDC và 12VDC

### 3.2.2. Khối mạch điều khiển ATmega8

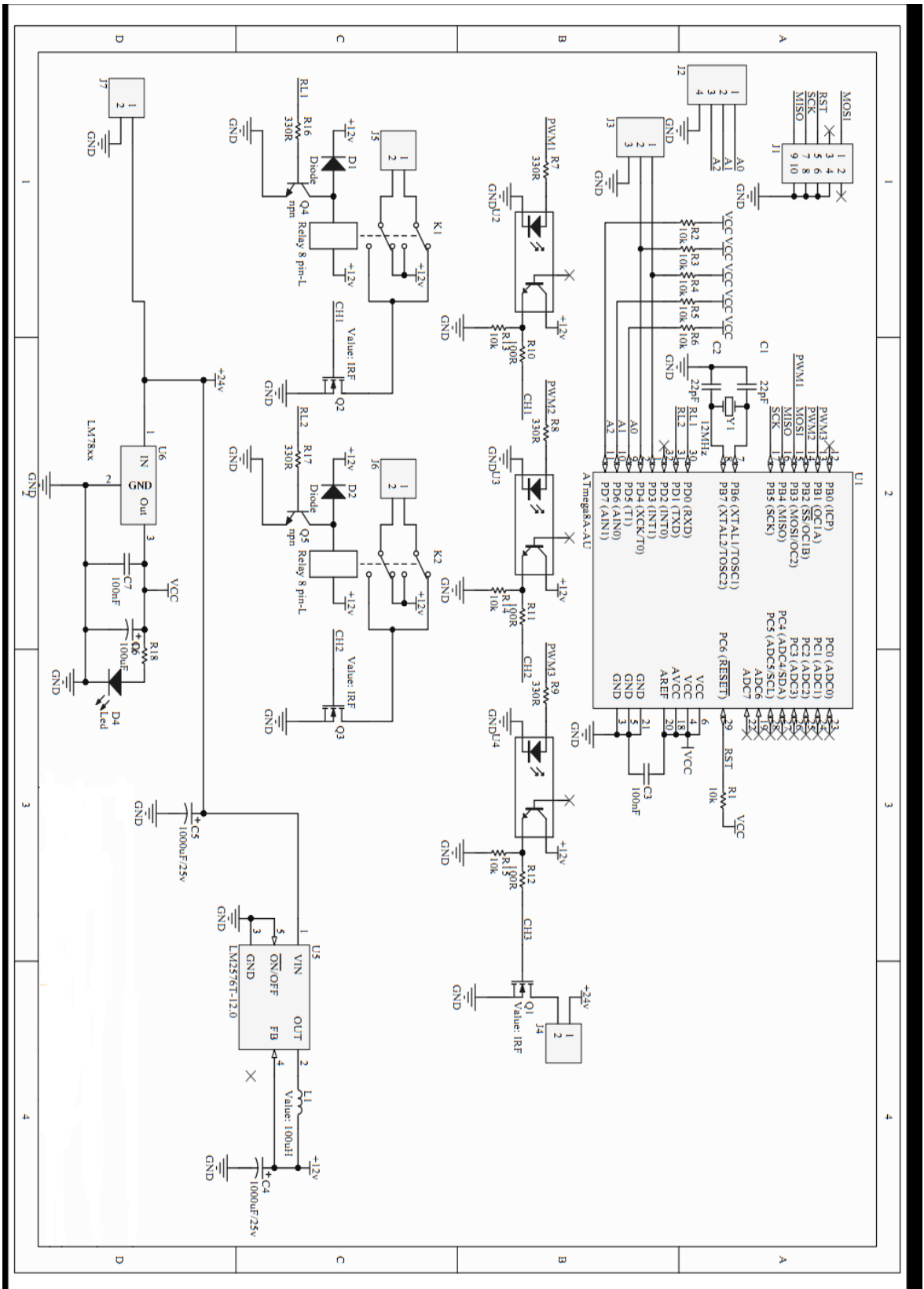
#### Sơ đồ nguyên lý



Hình 3.2.2.1. Mạch điều khiển cho ATmega8

#### Giải thích nguyên lý hoạt động

- Sử dụng các cổng kết nối J1, J2, J3. Trong đó J1 để nạp chương trình điều khiển cho ATmega8, J2 để kết nối với mạch cảm biến quang
- Chân PB1, PB2, PB3 để tạo tín hiệu cho photo quang
- Chân PD0, PD1 để tạo tín hiệu điều khiển cho cặp role
- Chân PD5, PD6, PD7 để nhận tín hiệu từ cảm biến quang
- Các chân GND nối mass



Hình 3.2.2.2. Mạch công suất

### Chức năng các phần tử

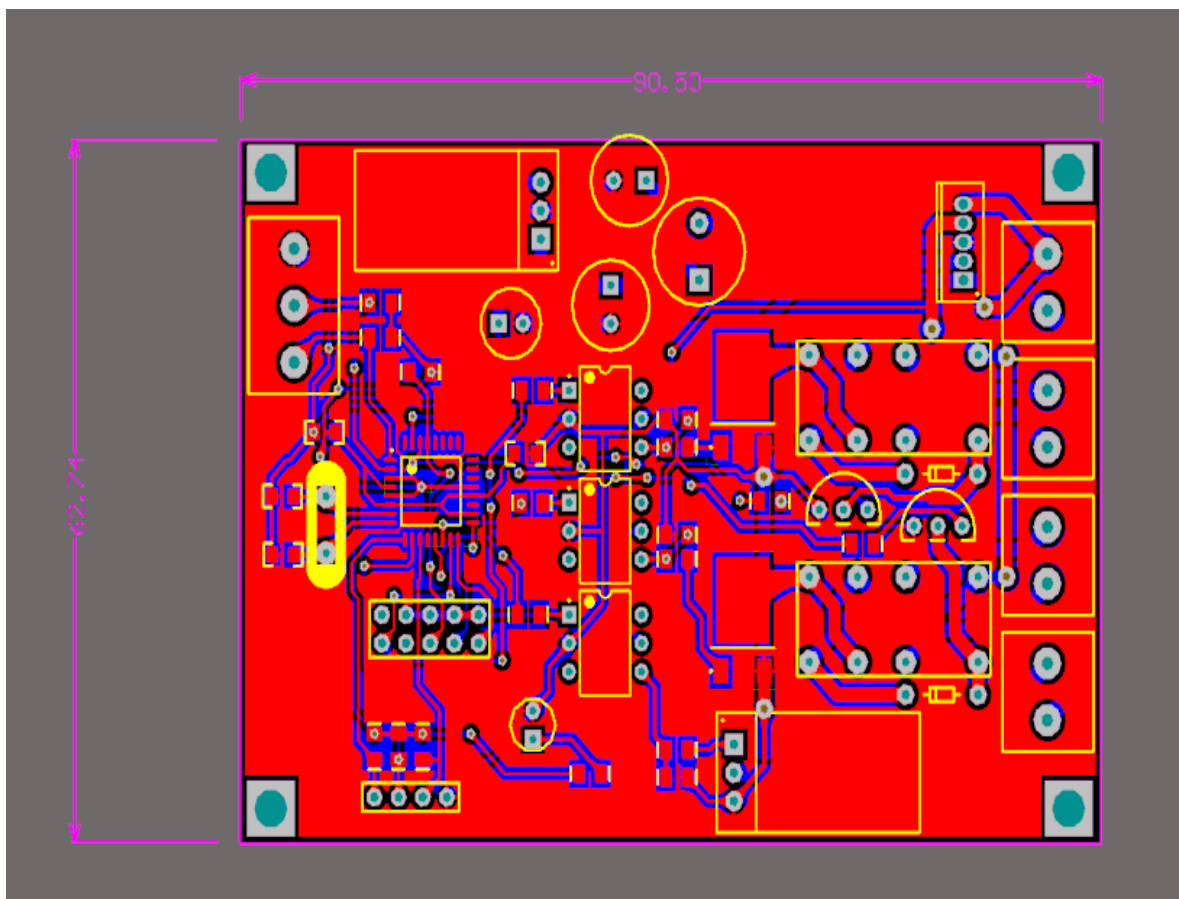
Các photo quang có tác dụng cách ly tín hiệu điều khiển và phần động lực

Cặp role có tác dụng đảo chiều động cơ gạt sản phẩm

LM7805 để tạo nguồn 5VDC cho mạch

LM2576 để tạo nguồn ổn định 12VDC cho động cơ 12 VDC

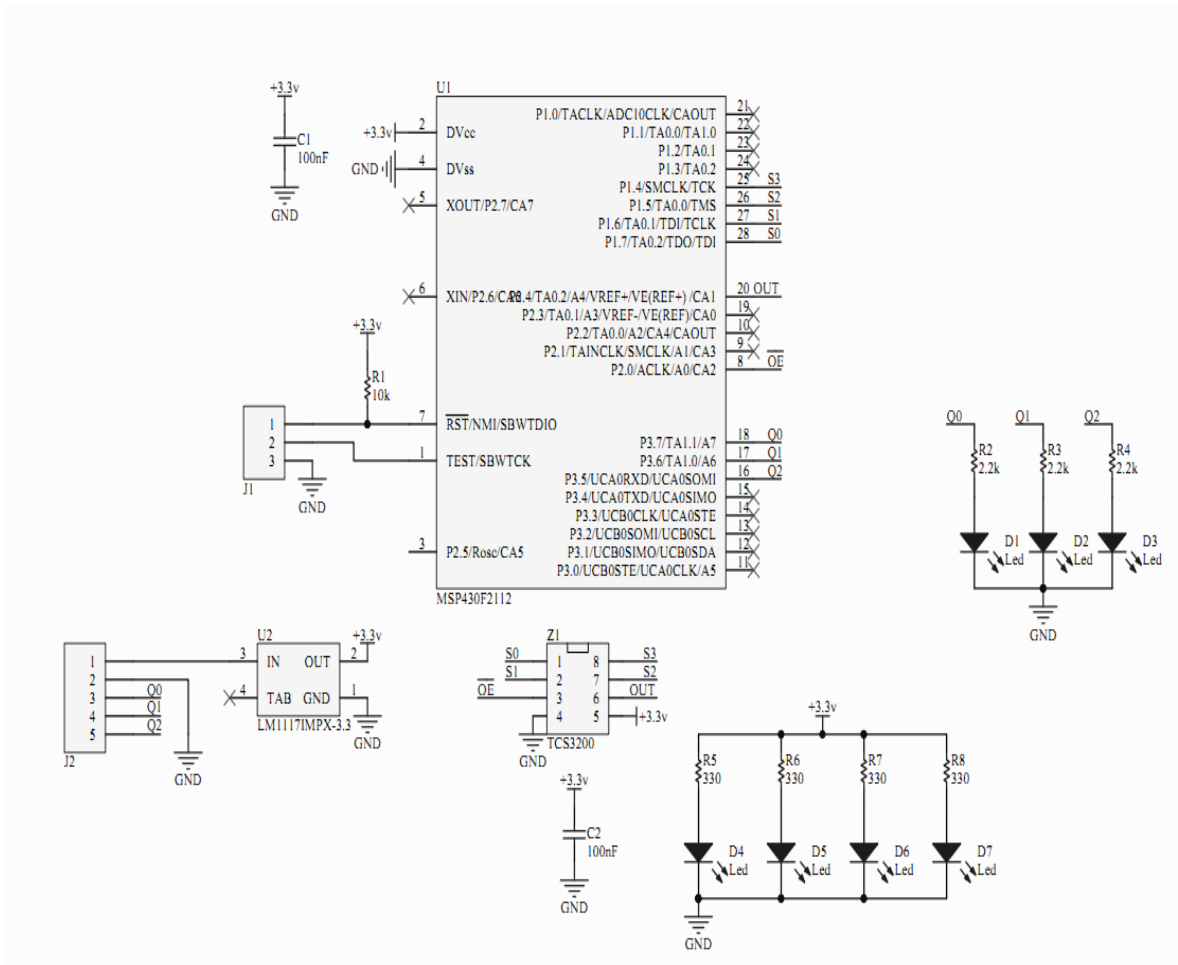
### 3.2.3. Mạch in



Hình 3.2.3.1. Mạch in

### 3.2.4. Mạch điều khiển cho cảm biến màu sắc

#### Sơ đồ nguyên lý



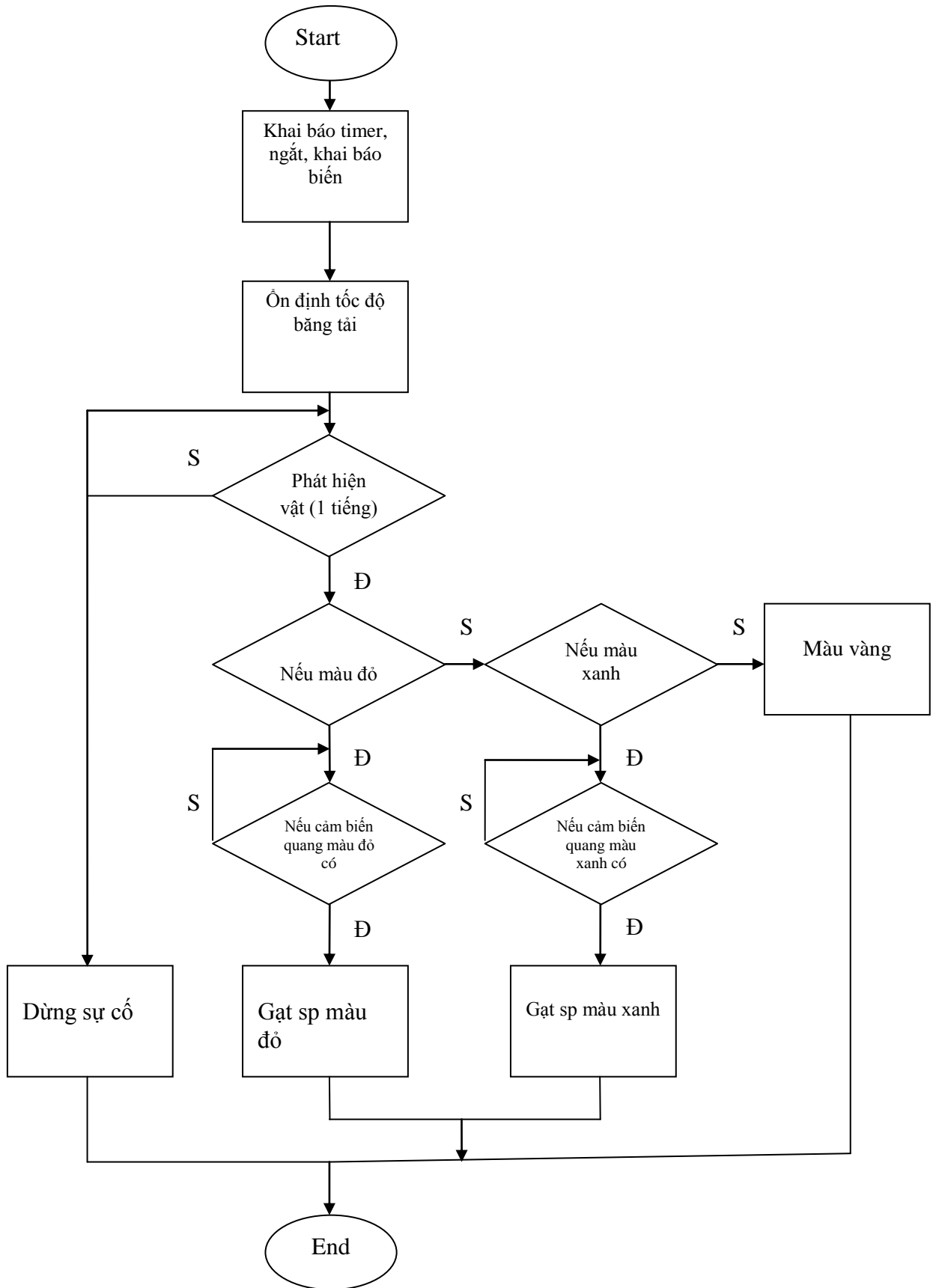
Hình 3.2.4.1. Mạch điều khiển cho cảm biến màu sắc

#### Chức năng các phần tử

- LM1117 có tác dụng tạo ra điện áp ổn định 3.3V để cung cấp cho mạch cũng như cảm biến màu và 4 con Led
- TCS3200 là cảm biến màu sắc có các chân 1,2,3,6,7,8 kết nối với vi điều khiển MSP430F để gửi tín hiệu cho vi điều khiển xử lý, còn lại 2 chân 4,5 cấp nguồn 3.3V để hoạt động

- Các Led D1, D2, D3 có tác dụng hiển thị khi phát hiện ra vật phẩm trùng với màu đã cài đặt
- Các Led D4, ..., D7 có tác dụng để chiếu sáng vật, nhằm mục đích tạo ra sự phản xạ bề mặt của vật để cảm biến màu sắc đọc được màu của vật phẩm
- Các tụ C1, C2 có tác dụng lọc nhiễu nguồn đầu vào cũng như nguồn đầu ra của mạch. Làm cho nguồn ổn định, không bị ảnh hưởng bởi nhiễu

### 3.3. LƯU ĐỒ THUẬT TOÁN ĐIỀU KHIỂN



### 3.4.CHƯƠNG TRÌNH ĐIỀU KHIỂN

```
#include <mega8.h>
#include <delay.h>

#define RL1 PORTD.0
#define RL2 PORTD.1

#define Red PIND.5
#define Blue PIND.6
#define Green PIND.7

#define S_Red PIND.3
#define S_Green PIND.4

#define Motor_Main OCR1AL// Pwm Motor bang tai
#define Motor_2 OCR1BL// Pwm Motor thu 2
#define Motor_1 OCR2// Pwm Motor thu 1
bit Op_Red=0, Op_Green=0, C_Red=0, C_Green=0;
unsigned char i=0;

// Timer 0 overflow interrupt service routine
interrupt [TIM0_OVF] void timer0_ovf_isr(void)
{
// Reinitialize Timer 0 value
TCNT0=0x88;
// Place your code here
if(Red==0 && C_Red==0) C_Red=1, C_Green=0;// Neu co sp mau Red thi ghi nho
else if(Green==0 && C_Green==0) C_Green=1, C_Red=0;// Neu co sp mau Green thi ghi nho

if(S_Red ==0 && C_Red== 1)// Neu Sp Red gap Sensor Red thi dung dong co va gat vao mang Red
{
Motor_Main=0;// Tat Motor
C_Red=0;
Op_Red=1;// Yeu cau gat vao mang Red
Op_Green=0;// Ko duoc gat vao mang Green
}
}
```



```

else if(S_Green ==0 && C_Green== 1)// Neu Sp Green gap Sensor Green
thi dung dong co va gat vao mang Green
{
    Motor_Main=0;// Tat Motor
    C_Green=0;
    Op_Green=1;// Yeu cau gat vao mang Green
    Op_Red=0;// Ko duoc gat vao mang Red
}
}

void main(void)
{
// Declare your local variables here

// Input/Output Ports initialization
// Port B initialization
// Func7=In Func6=In Func5=In Func4=In Func3=Out Func2=Out
Func1=Out Func0=In
// State7=T State6=T State5=T State4=T State3=0 State2=0 State1=0
State0=T
PORTB=0x00;
DDRB=0x0E;

// Port C initialization
// Func6=In Func5=In Func4=In Func3=In Func2=In Func1=In Func0=In
// State6=T State5=T State4=T State3=T State2=T State1=T State0=T
PORTC=0x00;
DDRC=0x00;

// Port D initialization
// Func7=In Func6=In Func5=In Func4=In Func3=In Func2=In Func1=Out
Func0=Out
// State7=T State6=T State5=T State4=T State3=T State2=T State1=0
State0=0
PORTD=0x00;
DDRD=0x03;

// Timer/Counter 0 initialization
// Clock source: System Clock
// Clock value: 11.719 kHz
TCCR0=0x05;
TCNT0=0x08;

```

```

// Timer/Counter 1 initialization
// Clock source: System Clock
// Clock value: 46.875 kHz
// Mode: Ph. correct PWM top=00FFh
// OC1A output: Non-Inv.
// OC1B output: Non-Inv.
// Noise Canceler: Off
// Input Capture on Falling Edge
// Timer 1 Overflow Interrupt: Off
// Input Capture Interrupt: Off
// Compare A Match Interrupt: Off
// Compare B Match Interrupt: Off
TCCR1A=0xA1;
TCCR1B=0x04;
TCNT1H=0x00;
TCNT1L=0x00;
ICR1H=0x00;
ICR1L=0x00;
OCR1AH=0x00;
OCR1AL=0x00;
OCR1BH=0x00;
OCR1BL=0x00;

// Timer/Counter 2 initialization
// Clock source: System Clock
// Clock value: 46.875 kHz
// Mode: Phase correct PWM top=FFh
// OC2 output: Non-Inverted PWM
ASSR=0x00;
TCCR2=0x66;
TCNT2=0x00;
OCR2=0x00;

// External Interrupt(s) initialization
// INT0: Off
// INT1: Off
MCUCR=0x00;

// Timer(s)/Counter(s) Interrupt(s) initialization
TIMSK=0x01;

```

```

// Analog Comparator initialization
// Analog Comparator: Off
// Analog Comparator Input Capture by Timer/Counter 1: Off
ACSR=0x80;
SFIOR=0x00;

// Global enable interrupts
#asm("sei")

for(i=0;i<250;i++)
{
    Motor_Main=i;
    delay_ms(6);
}
i=0;
while (1)
{
    // Place your code here
    if(Op_Red==1)// Neu yeu cau gat mang Red
    {
        delay_ms(100);
        Motor_1=200;
        delay_ms(5000);
        Motor_1=0;
        RL1=1;// Dao Role
        Motor_1=200;
        delay_ms(5000);
        Motor_1=0;
        RL1=0;
        Op_Red=0;
        delay_ms(100);
        Motor_Main=100;
    }
    else if(Op_Green==1)// Neu yeu cau gat mang Green
    {
        delay_ms(100);
        Motor_2=200;
        delay_ms(5000);
        Motor_2=0;
        RL2=1;// Dao Role
        Motor_2=200;
        delay_ms(5000);
    }
}

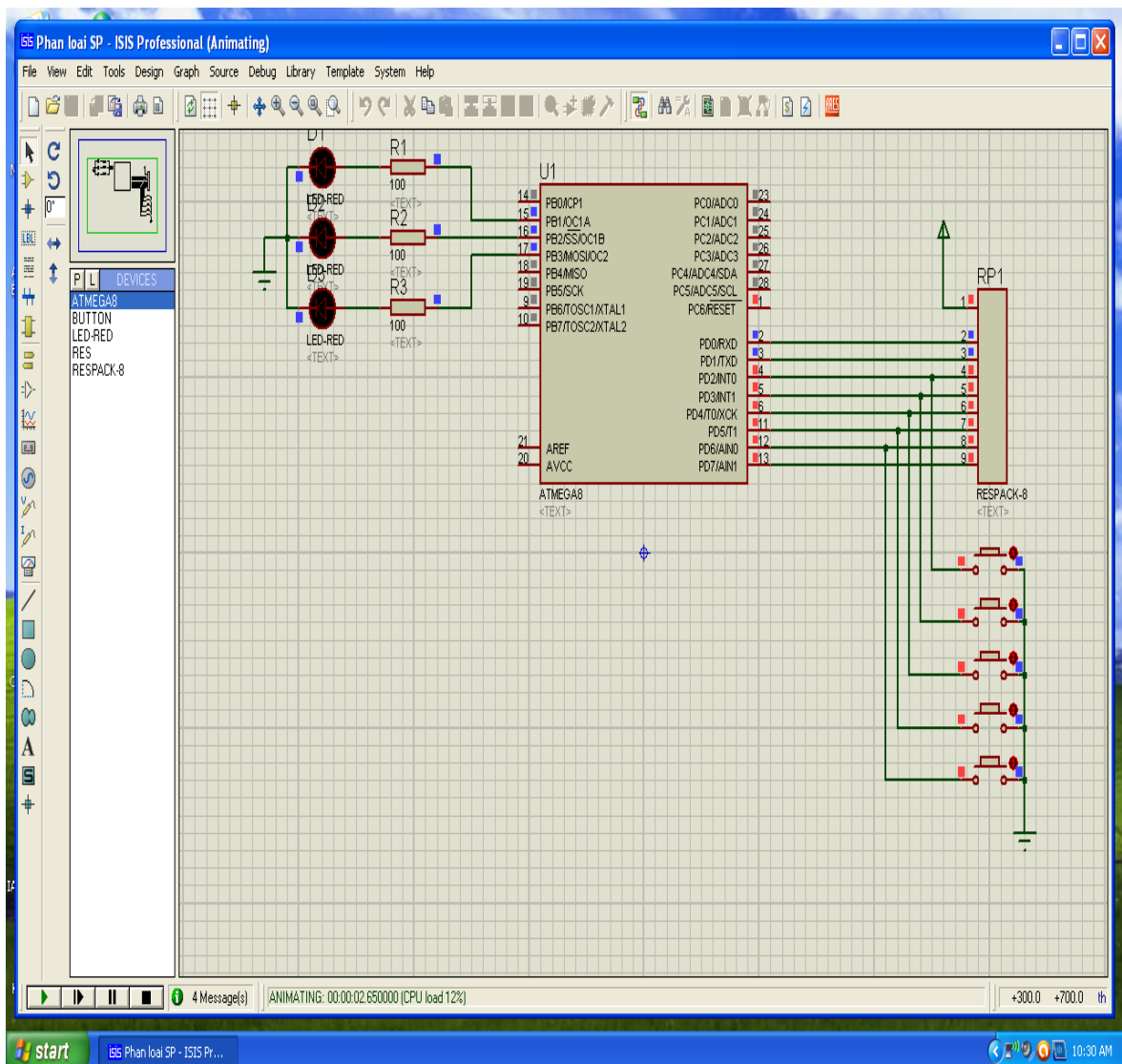
```

```

    Motor_2=0;
    RL2=0;
    Op_Green=0;
    delay_ms(200);
    Motor_Main=100;
  }
};
}

```

### 3.5. MÔ PHỎNG



Hình 3.5.1. Mô phỏng bằng Protus

## KẾT LUẬN

Sau 3 tháng làm tốt nghiệp dưới sự hướng dẫn tận tình của Th.S Nguyễn Đoàn Phong và K.S Ngô Quang Vĩ cùng các thầy cô giáo trong tổ bộ môn cộng với sự nỗ lực của bản thân, em đã hoàn thành bản đồ án tốt nghiệp với đề tài : “ Thiết kế mô hình băng chuyền phân loại sản phẩm theo màu sắc”.

Trong đề tài này em đã giải quyết được những vấn đề sau:

- Hệ thống hóa được các thiết bị vận tải liên tục
- Tìm hiểu được một số ứng dụng của các thiết bị vận tải trong công nghiệp
- Tìm hiểu được cấu tạo, nguyên lý hoạt động của AVR, cảm biến màu sắc, cảm biến quang điện
- Thiết kế lưu đồ thuật toán điều khiển, mạch điều khiển và thiết kế hoàn thiện mô hình băng chuyền phân loại sản phẩm theo màu sắc

Tuy nhiên do thời gian làm đồ án và kiến thức bản thân còn hạn chế vì thế đồ án của em còn có những thiếu sót sau:

- Chưa thực hiện điều khiển ổn định tốc độ băng tải
- Chưa thực hiện được điều khiển giãn khoảng cách của sản phẩm
- Chưa thực hiện được điều khiển đếm sản phẩm

Để đề tài được hoàn thiện và chi tiết hơn cả phần cứng và phần điều khiển em mong muốn khoa điện công nghiệp tạo điều kiện cho sinh viên khóa sau hoàn thiện hơn nữa để đề tài có thể được ứng dụng vào thực tế đóng góp cho ngành công nghiệp nước nhà

Em xin chân thành cảm ơn !

Hải Phòng, ngày...tháng...năm...

Sinh viên thực hiện

Đặng Vũ Hiệp

## **TÀI LIỆU THAM KHẢO**

1. Hồ Trung Mỹ (2007) Vi xử lý. Nhà xuất bản đại học Quốc Gia
2. Datasheet ATmega8
3. Trương Sa Sanh ( chủ biên ),(2003) . Kỹ thuật điện đại cương. Nhà xuất bản đại học Quốc Gia
4. Phạm Công Ngô (1985) Lý thuyết điều khiển tự động. Nhà xuất bản Khoa học và Kỹ Thuật
5. Các tài liệu từ internet, từ diễn đàn [www.hocavr.com](http://www.hocavr.com) và các đề án của các anh chị khóa trên.

