

MỤC LỤC

MỞ ĐẦU	1
CHƯƠNG I: CƠ SỞ LÝ THUYẾT TRUYỀN DẪN TÍN HIỆU	2
1.1.TRUYỀN DẪN VÀ CÁC THAM SỐ.....	2
1.2.SỐ HÓA TÍN HIỆU ANALOG.....	6
1.3.CÁC PHƯƠNG PHÁP GHÉP KÊNH.....	14
1.4.KHUNG VÀ ĐA KHUNG TÍN HIỆU	21
1.5.ĐỒNG BỘ TRONG VIỄN THÔNG	22
CHƯƠNG II:GHÉP KÊNH PCM,PDH VÀ SDH	31
2.1.GHÉP KÊNH PCM.....	31
2.2.GHÉP KÊNH PDH	35
2.3.GHÉP KÊNH SDH	45
CHƯƠNG III : NÂNG CAO HIỆU SUẤT SỬ DỤNG BĂNG TẦN SDH	68
3.1.TRUYỀN TẢI ATM QUA SDH	68
3.2.CÁC PHƯƠNG THỨC ĐÓNG KHUNG SỐ LIỆU	70
3.3.CÁC CƠ CHẾ KẾT CHUỖI CÁC CONTENO ẢO	78
3.4.CƠ CHẾ ĐIỀU CHỈNH DUNG LƯỢNG TUYẾN LCAS	84
3.5.ĐÁNH GIÁ HIỆU SUẤT SỬ DỤNG BĂNG THÔNG CỦA PHƯƠNG PHÁP GHÉP KÊNH SDH.....	88
KẾT LUẬN	91
TÀI LIỆU THAM KHẢO	92

LỜI MỞ ĐẦU

Ghép kênh tín hiệu số là một lĩnh vực rất quan trọng. Khởi đầu của ghép kênh tín hiệu số là điều xung mã (PCM) và điều chế Delta (DM), trong đó PCM được sử dụng rộng rãi hơn. Từ PCM, các nhà chế tạo thiết bị viễn thông đã cho ra đời thiết bị ghép kênh cận đồng bộ (PDH) và sau đó là thiết bị ghép kênh đồng bộ (SDH). Mạng thông tin quang SDH đã mở ra một giai đoạn mới của công nghệ truyền thông nhằm đáp ứng nhu cầu tăng trưởng rất nhanh của các dịch vụ viễn thông, đặc biệt là dịch vụ Internet.

Thông tin quang SDH là công nghệ ghép kênh cố định. Vì vậy độ rộng băng tần vẫn không được tận dụng triệt để. Theo ước tính thì hiệu suất sử dụng độ rộng băng tần khả dụng của hệ thống thông tin quang SDH mới đạt được 50%. Trước thực tế một mặt độ rộng băng tần đường truyền còn bị lãng phí, mặt khác công nghệ truyền gói IP và ATM đòi hỏi hệ thống thông tin quang SDH phải thoả mãn nhu cầu trước mắt và cả cho tương lai, khi mà các dịch vụ gia tăng phát triển ở trình độ cao. Chỉ có thể thoả mãn nhu cầu về tốc độ truyền dẫn và nâng cao hiệu suất sử dụng băng tần đường truyền bằng cách thay đổi các phương thức truyền tải lưu lượng số liệu.

Ghép kênh tín hiệu số đang được ứng dụng rộng rãi trong thực tế. Vì vậy em được bộ môn giao cho đề tài tốt nghiệp “***Nghiên cứu kỹ thuật ghép kênh tín hiệu số nâng cao hiệu suất sử dụng băng tần trong SDH.***”

Đề án gồm 3 chương:

Chương 1: Cơ sở lý thuyết truyền dẫn tín hiệu

Chương 2: Ghép kênh PCM,PDH và SDH

Chương 3: Nâng cao hiệu suất sử dụng băng tần SDH

Trong quá trình làm đề án tốt nghiệp, do sự hạn chế về thời gian, tài liệu và trình độ có hạn nên không tránh khỏi có thiếu sót. Em rất mong được sự đóng góp ý kiến của thầy cô trong hội đồng và các bạn để đề án tốt nghiệp của em được hoàn thiện hơn.

Em xin gửi lời cảm ơn chân thành đến các thầy cô và các bạn trong Khoa Điện-Điện tử, đặc biệt là thầy Đỗ Anh Dũng đã giúp đỡ em hoàn thành tốt đề án này.

Sinh viên thực hiện

Đông Văn Quân

CHƯƠNG I- CƠ SỞ LÝ THUYẾT TRUYỀN DẪN TÍN HIỆU

1.1 TRUYỀN DẪN SỐ VÀ CÁC THAM SỐ

a. Tín hiệu và các tham số

Tín hiệu

(1) Tín hiệu analog: tín hiệu analog (tương tự) là loại tín hiệu có các giá trị biên độ liên tục theo thời gian, thí dụ tín hiệu thoại analog.

Một dạng điển hình của tín hiệu analog là sóng hình sine, được thể hiện dưới dạng:

$$S(t) = A \sin(\omega t + \alpha)$$

trong đó: A là biên độ tín hiệu, ω là tần số góc ($\omega = 2\pi f$, f là tần số), α là pha của tín hiệu.

Nếu tín hiệu là tập hợp của nhiều tần số thì ngoài các tham số trên đây còn có một tham số khác, đó là dải tần của tín hiệu.

(2) Tín hiệu xung: tín hiệu xung là loại tín hiệu có các giá trị biên độ là hàm rời rạc của thời gian. Điển hình của tín hiệu xung là tín hiệu xung lấy mẫu tín hiệu analog dựa vào định lý lấy mẫu.

(3) Tín hiệu số: đây cũng là loại tín hiệu có các giá trị biên độ là hàm rời rạc của thời gian như tín hiệu xung.

(4) Tín hiệu điều biên xung, điều tần xung hoặc điều pha xung: đây là trường hợp mà sóng mang xung chữ nhật có biên độ, hoặc tần số, hoặc pha biến đổi theo quy luật biến đổi của biên độ tín hiệu điều chế. Ba dạng tín hiệu này thường được sử dụng trong mạng thông tin analog.

Các tham số của tín hiệu

(1) Mức điện

$$\text{Mức điện tương đối: } L(\text{dB}) = 10 \log(P_x/P_0)$$

Trong đó : P_x là công suất tín hiệu (mW) tại điểm cần xác định mức điện, P_0 là công suất tín hiệu tại điểm tham khảo (mW).

$$\text{Mức điện tuyệt đối : } L(\text{dB}_m) = 10 \log(P_x/1\text{mW})$$

$L(\text{dB})_m = 0 \text{ dB}_m$ khi công suất tại điểm x bằng 1 mW, $L(\text{dB}_m) > 0$ khi công suất tín hiệu tại điểm x lớn hơn 1 mW, $L(\text{dB}_m) < 0$ khi công suất tín hiệu tại điểm x bé hơn 1 mW.

(2) Tỷ số tín hiệu trên nhiễu

$$\text{SNR}(\text{dB}) = 10 \log(P_s/P_n) = 20 \log(V_s/V_n) = 20 \log(I_s/I_n)$$

trong đó: P_s , V_s , I_s tương ứng là công suất, điện áp và dòng điện tín hiệu; P_n ,

V_n , I_n tương ứng là công suất, điện áp và dòng điện nhiễu.

b. Đường truyền và độ rộng băng tần truyền dẫn

Đường truyền

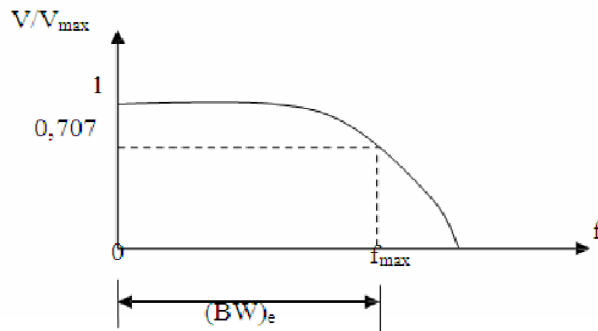
Là môi trường truyền dẫn được sử dụng để truyền tải tín hiệu, thí dụ đường truyền cáp kim loại, đường truyền cáp sợi quang, đường truyền Radio, v.v. Đường truyền còn được phân chia thành tuyến (Path), kênh v.v.

Độ rộng băng tần truyền dẫn

Muốn đo độ rộng băng tần truyền dẫn của tín hiệu nào đó phải căn cứ vào các quy định sau đây:

(1) Độ rộng băng tần điện ($BW)_e$

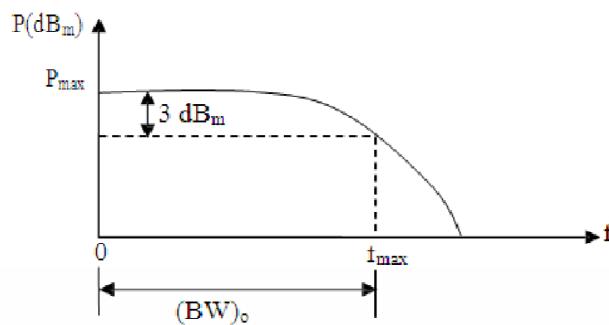
Độ rộng băng tần điện là băng tần từ tần số tín hiệu bằng zero đến tần số tín hiệu mà tại đó đáp ứng của tín hiệu (hệ số khuếch đại, điện áp, dòng điện) giảm còn 0,707 so với giá trị cực đại của đáp ứng tín hiệu (hình 1.1).



Hình 1.1: Độ rộng băng tần điện

(2) Độ rộng băng tần quang ($BW)_o$

Độ rộng băng tần quang là băng tần từ tần số điều chế bằng zero đến tần số điều chế mà tại đó mức công suất quang giảm 50% ($3dB_m$) so với công suất quang cực đại, như minh họa ở hình 1.2.



Hình 1.2: Độ rộng băng tần quang

c. Truyền dẫn đơn kênh và đa kênh

Truyền dẫn đơn kênh và đa kênh có ngụ ý là hệ thống truyền dẫn quang có một hay nhiều bước sóng. Thí dụ: hệ thống thông tin quang thông thường chỉ có một bước sóng tại 1310 nm hoặc 1550 nm; trong khi đó, hệ thống thông tin quang ghép bước sóng (WDM) có thể truyền đồng thời hàng chục bước sóng khác nhau nằm trong miền cửa sổ thứ hai (1300 nm) hoặc cửa sổ thứ ba (1550 nm) của sợi quang đơn mode.

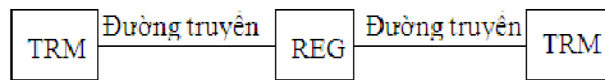
d. Hệ thống truyền dẫn số và các tham số

Hệ thống truyền dẫn số

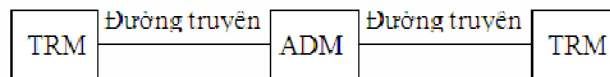
Hệ thống truyền dẫn số bao gồm hệ thống truyền dẫn cáp sợi quang và hệ thống truyền dẫn vi ba số. Hệ thống truyền dẫn vi ba số là hệ thống đa điểm đường thẳng. Hệ thống truyền dẫn số cáp sợi quang có thể sử dụng cấu trúc đường thẳng, vòng hoặc hỗn hợp. Dưới đây chỉ giới thiệu khái quát một vài cấu trúc cơ bản của hệ thống.

(1) Hệ thống truyền dẫn đường thẳng

Các cấu hình của hệ thống truyền dẫn đường thẳng như hình 1.3.



a) Cấu hình điểm nối điểm



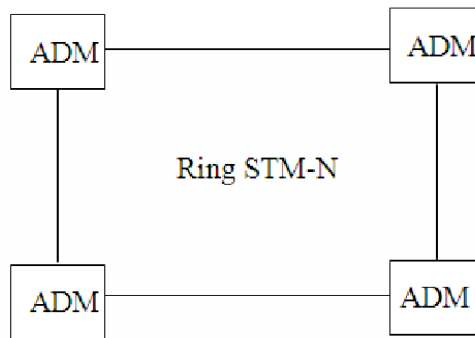
b) Cấu hình đa điểm, xen/ rẽ

Chú thích: *TRM*- Bộ ghép đầu cuối, *ADM*- Bộ ghép xen/ rẽ, *REG* - Bộ tái sinh (bộ lặp).

Hình 1.3 : Các cấu hình đường thẳng

(2) Hệ thống truyền dẫn vòng (ring)

Trong cấu hình này chỉ có các ADM và có thể có các REG. Các nút được kết nối với nhau bởi hai hoặc bốn sợi quang tạo thành một vòng kín, như trên hình 1.4



Hình 1.4: Cấu hình vòng của hệ thống truyền dẫn số

Các tham số

(1) Tốc độ bit: số bit phát đi trong một giây.

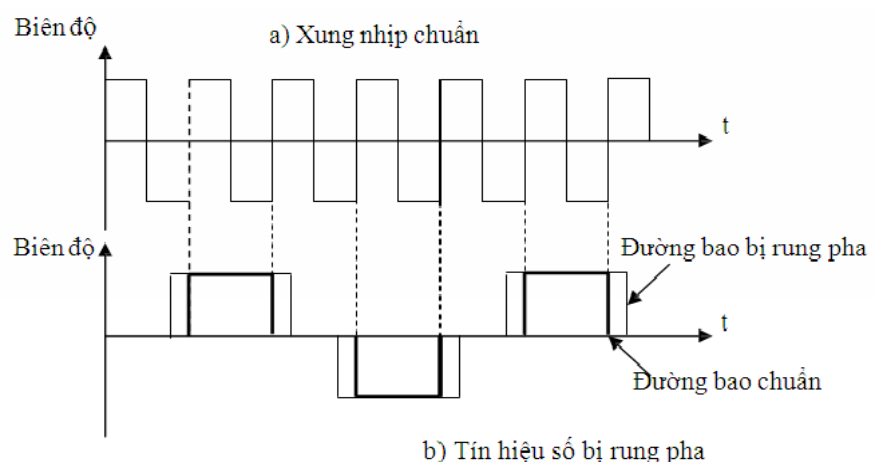
(2) Tỷ số lỗi bit BER: số bit bị lỗi chia cho tổng số bit truyền.

- PDH: $BER \leq 10^{-6}$ chất lượng đường truyền bình thường, $10^{-6} < BER < 10^{-3}$ chất lượng đường truyền giảm sút (cảnh báo vàng), $BER \geq 10^{-3}$ chất lượng đường truyền rất xấu (cảnh báo đỏ).

- SDH: $BER \leq 10^{-9}$ chất lượng đường truyền bình thường, $BER = 10^{-6}$ chất lượng đường truyền giảm sút (cảnh báo vàng), $BER = 10^{-3}$ chất lượng đường truyền rất xấu (cảnh báo đỏ).

(3) Rung pha (Jitter)

Rung pha là sự điều chế pha không mong muốn của tín hiệu xung xuất hiện trong truyền dẫn số và là sự biến đổi nhỏ các thời điểm có ý nghĩa của tín hiệu so với các thời điểm lý tưởng. Khi rung pha xuất hiện thì thời điểm chuyển mức của tín hiệu số sẽ sớm hơn hoặc muộn hơn so với tín hiệu chuẩn, như minh họa trên hình 1.5.



Hình 1.5: Tín hiệu số bị rung pha

Rung pha xuất hiện là do cự ly đường truyền khác nhau nên trễ khác nhau, lệch tần số đồng hồ nguồn và đồng hồ thiết bị thu trong cùng một mạng, lệch tần

số giữa đồng hồ của thiết bị SDH và tần số của luồng nhánh PDH.

1.2 SỐ HOÁ TÍN HIỆU ANALOG

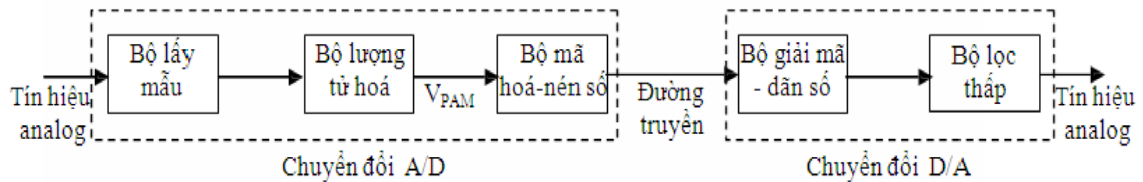
Số hoá tín hiệu analog là chuyển đổi tín hiệu analog thành tín hiệu số. Muốn vậy có thể sử dụng một trong các phương pháp sau đây:

a. Điều xung mã PCM

PCM được đặc trưng bởi ba quá trình. Đó là lấy mẫu, lượng tử hoá và mã hoá. Ba quá trình này gọi là chuyển đổi A/D.

Muốn khôi phục lại tín hiệu analog từ tín hiệu số phải trải qua hai quá trình: giải mã và lọc. Hai quá trình này gọi là chuyển đổi D/A.

Sơ đồ khối của các quá trình chuyển đổi A/D và D/A như hình 1.6.



Hình 1.6: Sơ đồ khối quá trình chuyển đổi A/D và D/A trong hệ thống PCM

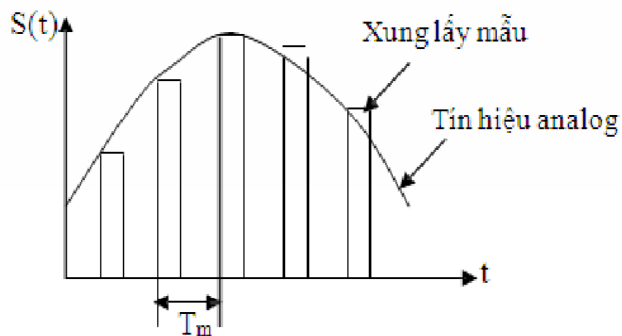
Chuyển đổi A/D

(1) Lấy mẫu

Hình 1.6 thể hiện lấy mẫu tín hiệu analog. Đây là quá trình chuyển đổi tín hiệu analog thành dãy xung điều biên (VPAM). Chu kỳ của dãy xung lấy mẫu (T_m) được xác định theo định lý lấy mẫu của Nyquist:

$$T_m \leq \frac{1}{2f_{max}} \quad (1.1)$$

trong đó f_{max} là tần số lớn nhất của tín hiệu analog.



Hình 1.7: Lấy mẫu tín hiệu analog

Tín hiệu thoại có băng tần hữu hiệu từ 0,3 đến 3,4 kHz. Từ biểu thức (1.1), có thể lấy giá trị $f_{max} = 4000$ Hz. Do đó chu kỳ lấy mẫu tín hiệu thoại là:

$$T_m = \frac{1}{2 \cdot 4000 \text{ Hz}} = 125 \text{ us} \quad (1.2)$$

Hoặc tần số lấy mẫu tín hiệu thoại:

$$f_m = 2f_{max} \quad (1.3)$$

(2) Lượng tử hoá

Lượng tử hoá là làm tròn biên độ xung lấy mẫu tới mức lượng tử gần nhất. Có nghĩa là gán cho mỗi xung lấy mẫu một số nguyên phù hợp. Mục đích của lượng tử hoá để mã hoá giá trị mỗi xung lấy mẫu thành một từ mã có số lượng bit ít nhất.

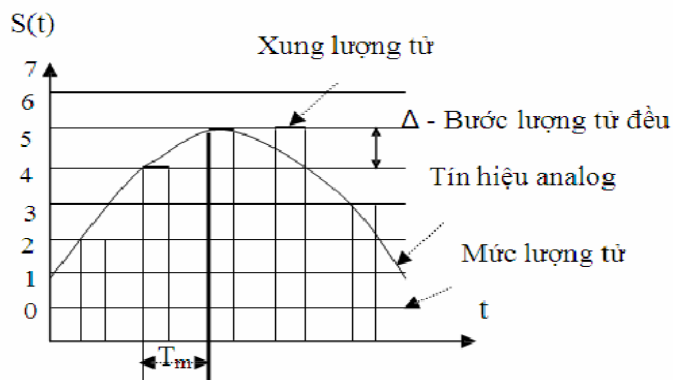
Có hai phương pháp lượng tử hoá: đều và không đều.

- Lượng tử hoá đều

Hình 1.8 minh hoạ lượng tử hoá đều. Lượng tử hoá đều là chia biên độ các xung lấy mẫu thành các khoảng đều nhau, mỗi khoảng là một bước lượng tử đều, ký hiệu là Δ . Các đường song song với trục thời gian là các mức lượng tử. Sau đó làm tròn biên độ xung lấy mẫu tới mức lượng tử gần nhất sẽ nhận được xung lượng tử.

Nếu biên độ của tín hiệu analog biến thiên trong khoảng từ $-a$ đến a thì số lượng mức lượng tử Q và Δ có mối quan hệ sau đây:

$$\frac{2a}{Q} = \Delta \quad (1.4)$$



Hình 1.8: Lượng tử hóa đều

Làm tròn biên độ xung lấy mẫu gây ra méo lượng tử. Biên độ xung méo lượng tử nằm trong giới hạn từ $-\Delta/2$ đến $+\Delta/2$. Công suất méo lượng tử PMLT được xác định theo biểu thức sau đây:

$$P = \int_{-\Delta/2}^{+\Delta/2} a^2 = W_{LT}(a) da \quad (1.5)$$

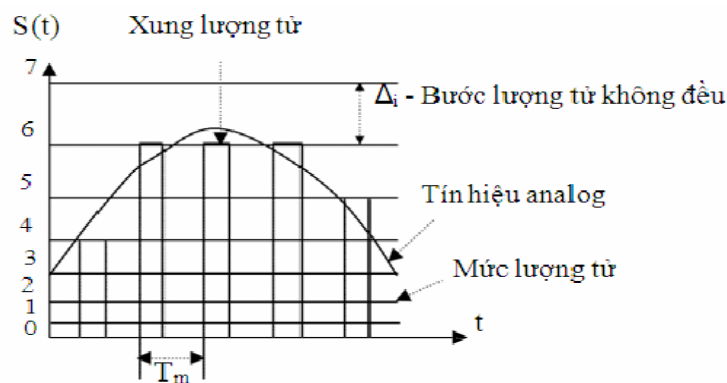
trong đó: a là biên độ của tín hiệu analog, $W_{LT}(a)$ là xác suất phân bố giá trị tức thời của biên độ xung lấy mẫu trong một bước lượng tử. $W_{LT}(a) = 1/\Delta$. Thay biểu thức (1.4) vào kết quả lấy tích phân nhận được:

$$P_{MLT} = \frac{\Delta^2}{12} \quad (1.6)$$

Từ biểu thức (1.6) thấy rằng công suất méo lượng tử chỉ phụ thuộc vào Δ , không phụ thuộc vào biên độ tín hiệu. Như vậy tỷ số công suất tín hiệu có biên độ lớn trên công suất nhiễu lượng tử sẽ lớn hơn tỷ số công suất tín hiệu có biên độ yếu trên công suất méo lượng tử. Theo phân tích phổ thì tín hiệu thoại chủ yếu do các thành phần tín hiệu có cường độ yếu tạo thành. Vì thế nếu sử dụng lượng tử hoá đều sẽ làm giảm chất lượng tín hiệu thoại tại đầu thu. Muốn khắc phục nhược điểm này, trong thiết bị ghép kênh PCM chỉ sử dụng lượng tử hoá không đều.

- Lượng tử hoá không đều

Trái với lượng tử hoá đều, lượng tử hoá không đều chia biên độ xung lấy mẫu thành các khoảng không đều theo nguyên tắc khi biên độ xung lấy mẫu càng lớn thì độ dài bước lượng tử càng lớn, như trên hình 1.8. Lượng tử hoá không đều được thực hiện bằng cách sử dụng bộ nén.



Hình 1.9 : Lượng tử hóa không đều

(3) Mã hoá - nén số

- Đặc tính biên độ bộ mã hoá - nén số

Chức năng của mã hoá là chuyển đổi biên độ xung lượng tử thành một từ mã gồm một số bit nhất định. Theo kết quả nghiên cứu và tính toán của nhiều tác giả thì trong trường hợp lượng tử hoá đều, biên độ cực đại của xung lấy mẫu tín hiệu thoại bằng 4096Δ . Do đó mỗi từ mã phải chứa 12 bit, dẫn tới hậu quả là tốc độ bit mỗi kênh thoại lớn gấp 1,5 lần tốc độ bit tiêu chuẩn 64 kbit/s. Muốn nhận được tốc

độ bit tiêu chuẩn, thường sử dụng bộ nén có đặc tính biên độ dạng logarit, còn được gọi là bộ nén analog

- Hoạt động của bộ mã hoá nén số

Bộ mã hoá nén số hoạt động theo nguyên tắc so sánh giá trị biên độ xung lượng tử chưa bị nén với các nguồn điện áp mẫu để xác định giá trị các bit. Trong bộ mã hoá - nén số có 11 loại nguồn điện áp mẫu như bảng 1.1.

Ký hiệu biên độ điện áp xung cần mã hoá là VPAM.

- Chọn bit đầu b1:

$$VPAM \geq 0\Delta \text{ thì } b_1 = 1; \quad VPAM < 0\Delta \text{ thì } b_1 = 0$$

- Chọn đoạn: xác định biên độ xung thuộc đoạn nào.

. Xác định b2:

$$VPAM \geq 128\Delta \text{ thì } b_2 = 1; \quad VPAM < 128\Delta \text{ thì } b_2 = 0$$

. Xác định b3: có hai trường hợp: Trường hợp thứ nhất, b2 = 1:

$$VPAM \geq 512\Delta \text{ thì } b_3 = 1; \quad VPAM < 512\Delta \text{ thì } b_3 = 0$$

Trường hợp thứ hai, b2 = 0:

$$VPAM \geq 32\Delta \text{ thì } b_3 = 1; \quad VPAM < 32\Delta \text{ thì } b_3 = 0$$

. Xác định b4: có 4 trường hợp: Trường hợp thứ nhất, b2b3 = 00:

$$VPAM \geq 16\Delta \text{ thì } b_4 = 1; \quad VPAM < 16\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ hai, b2b3 = 01:

$$VPAM \geq 64\Delta \text{ thì } b_4 = 1; \quad VPAM < 64\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ ba, b2b3 = 10:

$$VPAM \geq 256\Delta \text{ thì } b_4 = 1; \quad VPAM < 256\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ tư, b2b3 = 11:

$$VPAM \geq 1024\Delta \text{ thì } b_4 = 1; \quad VPAM < 1024\Delta \text{ thì } b_4 = 0$$

Bảng 1.1- Các nguồn điện áp mẫu

T.T. đoạn	Mã đoạn b2 b3 b4	Điện áp mẫu chọn bước trong đoạn				Điện áp mẫu đầu đoạn
0	000	Δ	2Δ	4Δ	8Δ	0Δ
I	001	Δ	2Δ	4Δ	8Δ	16Δ
II	010	2Δ	4Δ	8Δ	16Δ	32Δ
III	011	4Δ	8Δ	16Δ	32Δ	64Δ
IV	100	8Δ	16Δ	32Δ	64Δ	128Δ
V	101	16Δ	32Δ	64Δ	128Δ	256Δ
VI	110	32Δ	64Δ	128Δ	256Δ	512Δ
VII	111	64Δ	128Δ	256Δ	512Δ	1024Δ

- Chọn bước trong đoạn: sau khi biết biên độ xung thuộc đoạn nào, tiếp tục xác định biên độ xung thuộc bước nào trong đoạn ấy, tức là xác định giá trị các bit b5 b6 b7 b8. Nguyên tắc chung là đem VPAM so sánh với tổng các nguồn điện áp mẫu; gồm điện áp mẫu đầu đoạn, điện áp mẫu của bit ấy và điện áp mẫu của các bit đã xác định trước đó nếu giá trị của chúng bằng 1 (trường hợp các bit đã xác định trước đó nếu có giá trị bằng 0 thì nguồn chuẩn tương ứng với chúng sẽ bằng 0).

- Xác định b5:

$VPAM \geq \Sigma V_{m1}$ thì $b5 = 1$; $VPAM < \Sigma V_{m1}$ thì $b5 = 0$, trong đó $\Sigma V_{m1} = V_{mdd} + V_m(b5)$

- Xác định b6:

$VPAM \geq \Sigma V_{m2}$ thì $b6 = 1$; $VPAM < \Sigma V_{m2}$ thì $b6 = 0$,

trong đó $\Sigma V_{m2} = V_{mdd} + V_m(b6) + V_m(b5 = 1)$

- Xác định b7:

$VPAM \geq \Sigma V_{m3}$ thì $b7 = 1$; $VPAM < \Sigma V_{m3}$ thì $b7 = 0$, trong đó

$$\Sigma V_{m3} = V_{mdd} + V_m(b7) + V_m(b5 = 1) + V_m(b6 = 1)$$

- . Xác định b8:

$VPAM \geq \Sigma V_{m4}$ thì $b8 = 1$; $VPAM < \Sigma V_{m4}$ thì $b8 = 0$, trong đó

$$\Sigma V_{m4} = V_{mdd} + V_m(b8) + V_m(b5 = 1) + V_m(b6 = 1) + V_m(b7 = 1)$$

- Sau khi xác định giá trị các bit b5 b6 b7 b8, dựa vào bảng 1.2 sẽ biết được

biên độ xung thuộc bước nào trong đoạn. Có nghĩa là đầu ra bộ mã hoá xuất hiện 4 bit mã bước tương ứng.

Bảng 1.2- Mã bước

TT bước	b5 b6 b7	TT bước	b5 b6 b7
0	0000	8	100
1	0001	9	100
2	0010	10	101
3	0011	11	101
4	0100	12	110
5	0101	13	110
6	0110	14	111
7	0111	15	111

Chuyển đổi D/A

Các quá trình chuyển đổi D/A như hình 1.5. Bộ giải mã - dẫn số có chức năng chuyển đổi mỗi từ mã 8 bit thành một xung lượng tử đã bị nén và sau đó dẫn biên độ xung tới giá trị như khi chưa bị nén. Dãy xung đầu ra bộ giải mã - dẫn số qua bộ lọc thông thấp có tần số cắt bằng 3,4 kHz để khôi phục lại tín hiệu thoại analog.

b. Điều xung mã vi sai DPCM

Trong phương pháp mã hoá - nén số của PCM mỗi từ mã có 8 bit, và do đó tốc độ bit mỗi kênh thoại là 64 kbit/s. Một phương pháp số hoá tín hiệu thoại analog khác mà mỗi từ mã chỉ cần bốn bit, nên giảm tốc độ bit của mỗi kênh thoại xuống còn một nửa. Đó là phương pháp DPCM.

Chuyển đổi A/D

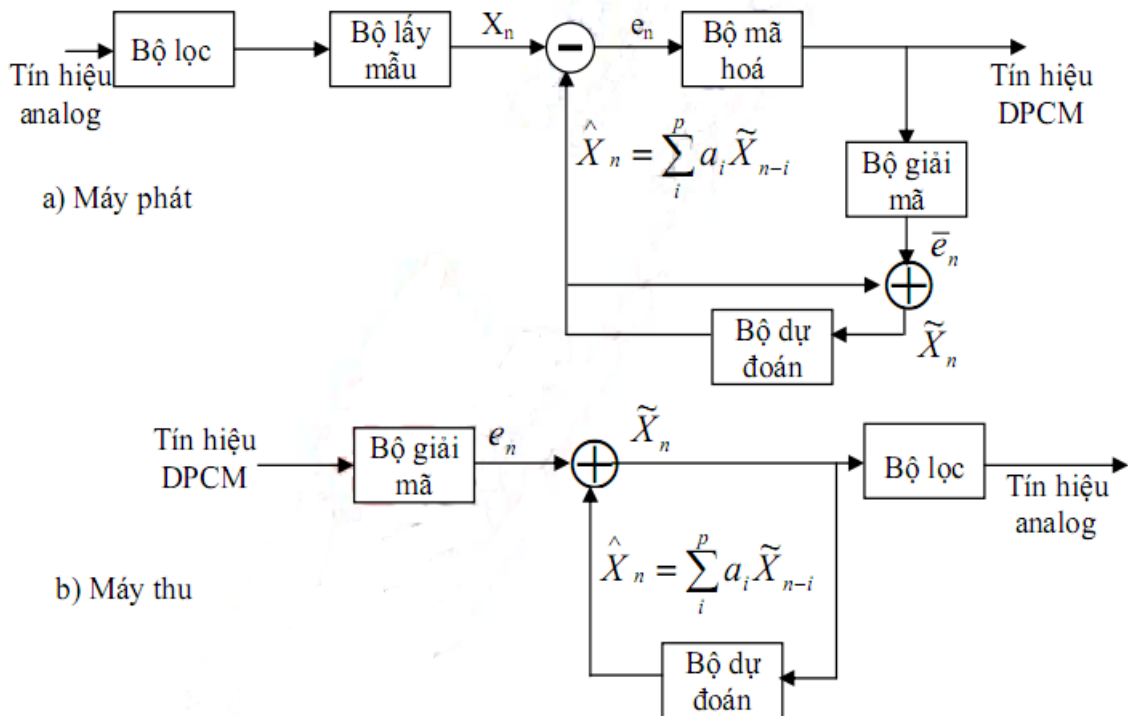
Bộ lọc để hạn chế dải tần tín hiệu thoại analog đến 3,4 kHz. Bộ lấy mẫu có tần số lấy mẫu $f_m = 8\text{kHz}$. X_n là giá trị biên độ xung lấy mẫu hiện tại. X_{n-1} là giá trị biên độ các xung lấy mẫu trước đó. X_n^{\sim} là giá trị dự đoán của giá trị xung lấy mẫu tiếp theo:

$$X_n^{\sim} = \sum_{i=1}^p a_i X_{n-1}^{\sim}$$

Trong đó:

a_i là hệ số dự đoán, được chọn để tối thiểu hoá sai số giữa giá trị biên độ xung lấy mẫu hiện tại X_n và giá trị dự đoán của biên độ xung lấy mẫu tiếp theo. X_n^{\sim} là giá trị dự đoán biên độ xung lấy mẫu tiếp theo, được ngoại suy từ p giá trị xung lấy mẫu trước đó. e_n là hiệu số hay còn gọi là vi sai giữa X_n và X_n^{\sim} . e_n được mã hóa thành 4 bit. Bit thứ nhất là bit dấu của e_n . Khi e_n dấu dương thì bit dấu bằng

1, khi e_n dấu âm thì bit dấu bằng 0. Ba bit còn lại được sử dụng để mã hóa giá trị tuyệt đối của e_n . Trước khi mã hóa, e_n được lượng tử hóa đều, nghĩa là gán cho mỗi e_n một số nguyên dương tương ứng giống như trong PCM. Chỉ khác PCM ở chỗ e_n bé hơn biên độ xung lấy mẫu nên chỉ cần 4 bit để mã hóa nó.



Hình 1.10- Sơ đồ khối máy phát (a) và máy thu (b) DPCM

Chuyển đổi D/A

Sơ đồ khối máy thu DPCM như hình 1.10b. Tín hiệu DPCM tại đầu vào là các từ mã 4 bit. Sau khi giải mã, mỗi từ mã được chuyển thành một xung có biên độ bằng e_n và được đưa tới bộ cộng. Một đầu vào khác của bộ cộng được nối tới đầu ra bộ dự đoán. Đầu ra bộ cộng xuất hiện một xung lấy mẫu có biên độ bằng xung lấy mẫu phía phát. Dãy xung lấy mẫu qua bộ lọc để khôi phục lại tín hiệu analog.

c. Điều chế Delta (DM)

Khác với PCM và DPCM, trong điều chế Delta mỗi từ mã chỉ có một bit (-1 hoặc +1). Mặt khác để tránh méo tín hiệu analog tại phía thu, tần số lấy mẫu tại phía phát lớn hơn nhiều lần so với tần số lấy mẫu của PCM và DPCM ($f_m = 8\text{kHz}$). Tần số lấy mẫu DM được xác định theo biểu thức sau đây:

$$f_m(\text{DM}) \geq 2\pi f(\text{TH}) a_{\text{max}} / \Delta$$

Trong đó:

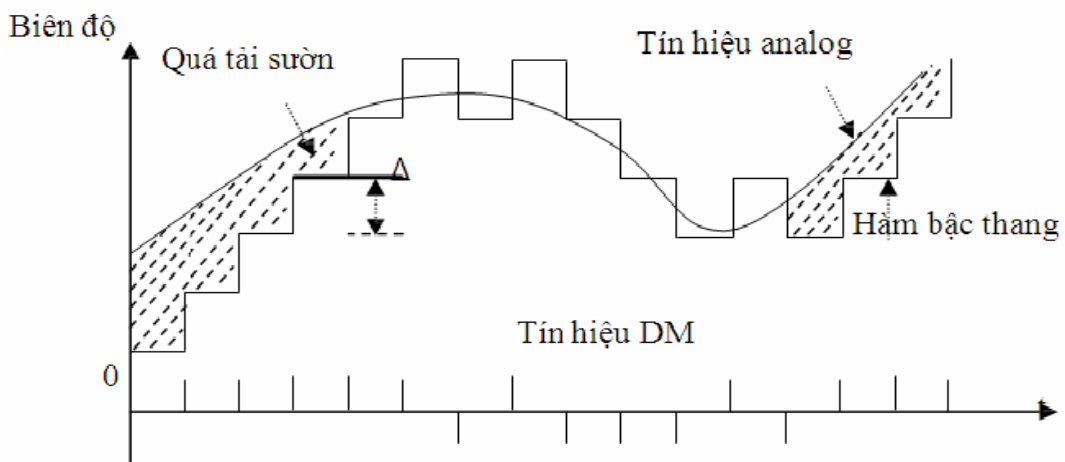
$F_m(\text{DM})$ là tần số lấy mẫu của DM (kHz), $f(\text{TH})$ là tần số cực đại của tín hiệu

analog (kHz) , a_{max} là biên độ cực đại của tín hiệu analog (V) , Δ là bước lượng tử (V)

Chuyển đổi A/D

Quá trình thực hiện DM được thể hiện tại hình 1.7.

Tín hiệu analog được lấy mẫu theo chu kỳ $T_m(DM)$ ($T_m(DM) = 1/f_m(DM)$). Thiết lập hàm bậc thang mỗi bậc bằng Δ theo nguyên tắc khi sườn tín hiệu tăng thì bậc thang đi lên, khi sườn tín hiệu nằm ngang thì bậc thang cũng nằm ngang, khi sườn tín hiệu giảm thì bậc thang đi xuống. Tại thời điểm lấy mẫu nếu giá trị tín hiệu $X(t)$ lớn hơn giá trị hàm bậc thang trước đó một chu kỳ thì nhận được $\Delta V > 0$ và mã hoá ΔV thành +1. Ngược lại, tại thời điểm lấy mẫu mà giá trị của $X(t)$ bé hơn giá trị hàm bậc thang thì $\Delta V < 0$ và được mã hoá thành -1. Trong quãng thời gian sườn tín hiệu tăng hoặc giảm nhanh thì hàm bậc thang tăng hoặc giảm không kịp và gây ra quá tải sườn (phần có các đường đứt nét tại hình 1.11).



Hình 1.11: Chuyển đổi A/D trong DM

Chuyển đổi D/A

Tại phía thu tái lập lại hàm bậc thang dựa vào kết quả giải mã. Nhận được một dãy các bit 1, bộ tích phân tại máy thu tạo ra dãy bậc thang đi lên, nhận được dãy các bit 1 và -1 đan xen nhau thì bộ tích phân tạo ra dãy bậc thang nằm ngang và nhận được dãy các bit -1 thì bộ tích phân tạo lập dãy bậc thang đi xuống. Tín hiệu dạng bậc thang qua bộ lọc tách ra giá trị trung bình của hàm bậc thang và đó là động tác khôi phục lại tín hiệu analog. Vì tín hiệu analog tại đầu ra bộ lọc là giá trị trung bình của hàm bậc thang nên trong quãng thời gian quá tải sườn thì dạng sóng tín hiệu analog thu được bị lệch so với dạng sóng analog tại phía phát. Do đó quá tải sườn gây ra méo tín hiệu. Để khắc phục méo tín hiệu do quá tải sườn cần sử dụng kỹ thuật điều chế Delta thích ứng (ADM0).

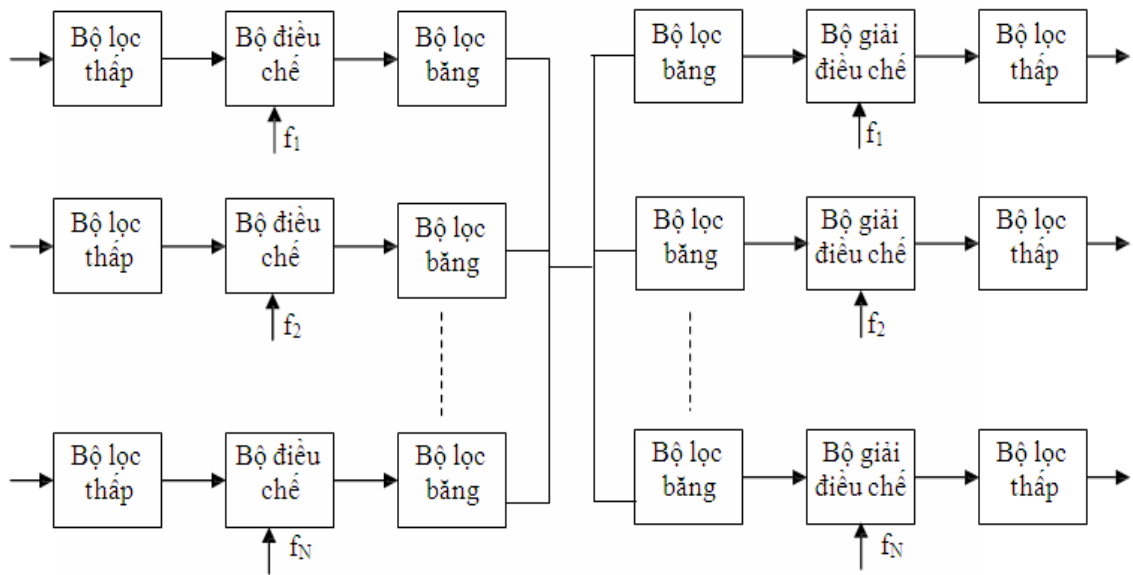
1.3. CÁC PHƯƠNG PHÁP GHÉP KÊNH

a. Ghép kênh phân chia theo tần số FDM

Khái niệm: ghép kênh theo tần số là tần số (hoặc băng tần) của các kênh khác nhau, nhưng được truyền đồng thời qua môi trường truyền dẫn. Muốn vậy phải sử dụng bộ điều chế, giải điều chế và bộ lọc băng.

Sơ đồ khối và nguyên lý hoạt động bộ FDM

Sơ đồ khối:



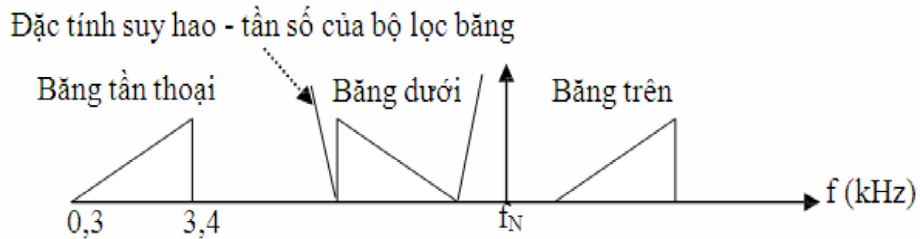
Hình 1.12 : Sơ đồ khối hệ thống ghép kênh theo tần số

Nguyên lý:

Sơ đồ có N nhánh, mỗi nhánh dành cho một kênh. Sơ đồ chỉ có một cấp điều chế, nhưng trong thực tế có nhiều cấp điều chế. Tùy thuộc môi trường truyền dẫn là vô tuyến, dây trần, cáp đối xứng hay cáp đồng trục mà sử dụng một số cấp điều chế cho thích hợp.

Phía phát: tín hiệu tiếng nói qua bộ lọc thấp để hạn chế băng tần từ 0,3 đến 3,4 kHz. Băng tần này được điều chế theo phương thức điều biên với sóng mang f_N để được hai băng bên. Trong ghép kênh theo tần số chỉ truyền một băng bên, loại bỏ băng bên thứ hai và sóng mang nhờ bộ lọc băng, như biểu diễn trên hình 1.12. Trong hình 1.12 thí dụ truyền băng dưới. Tại cấp điều chế kênh, khoảng cách giữa hai sóng mang kề nhau là 4 kHz.

Cấp điều chế kênh hình thành băng tần cơ sở $60 \div 108$ kHz. Từ băng tần cơ sở tạo ra băng tần nhóm trung gian nhờ sóng mang nhóm trung gian. Từ băng tần nhóm trung gian tạo ra băng tần đường truyền nhờ một sóng mang thích hợp. N bộ lọc băng tại đầu ra nhánh phát nối song song với nhau.



Hình 1.13: Tín hiệu điều biên trong cấp điều chế kênh

Phía thu: các bộ lọc băng tại nhánh phát và nhánh thu của mỗi kênh có băng tần như nhau. Đầu vào nhánh thu có N bộ lọc băng nối song song và đóng vai trò tách kênh. Bộ điều chế tại nhánh phát sử dụng sóng mang nào thì bộ giải điều chế của kênh ấy cũng sử dụng sóng mang như vậy. Tín hiệu kênh được giải điều chế với sóng mang và đầu ra bộ giải điều chế ngoài băng âm tần còn có các thành phần tần số cao. Bộ lọc thấp loại bỏ các thành phần tần số cao, chỉ giữ lại băng âm tần.

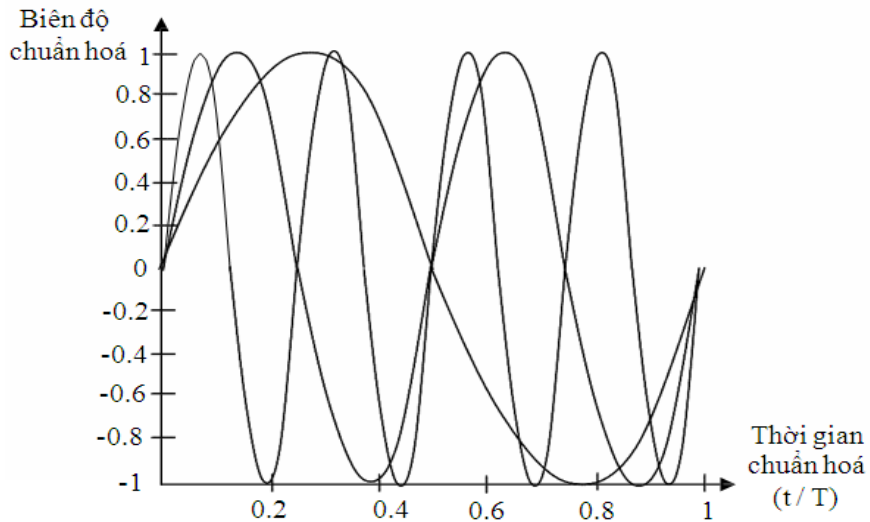
Ghép kênh theo tần số có ưu điểm là các bộ điều chế và giải điều chế có cấu tạo đơn giản (sử dụng các diode bán dẫn), băng tần mỗi kênh chỉ bằng 4 kHz nên có thể ghép được nhiều kênh. Chẳng hạn, máy ghép kênh cấp đồng trục có thể ghép tới 1920 kênh. Tuy nhiên do sử dụng điều biên nên khả năng chống nhiễu kém.

Ghép phân chia theo tần số trực giao OFDM

Giới thiệu

Ghép phân chia theo tần số trực giao là một công nghệ trong lĩnh vực truyền dẫn áp dụng cho môi trường không dây, thí dụ truyền thanh radio. Khi áp dụng vào môi trường có dây như đường dây thuê bao số không đối xứng (ADSL), thường sử dụng thuật ngữ đa âm rời rạc (DMT). Tuy thuật ngữ có khác nhau nhưng bản chất của hai kỹ thuật này đều phát sinh từ cùng một ý tưởng. Vì vậy trong phần này xét trường hợp sử dụng cho môi trường không dây.

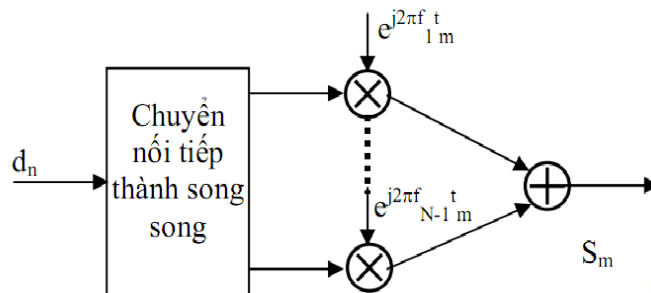
Như đã trình bày trong phần FDM, băng tần tổng của đường truyền được chia thành N kênh tần số không chồng lấn nhau. Tín hiệu mỗi kênh được điều chế với một sóng mang phụ riêng và N kênh được ghép phân chia theo tần số. Để tránh giao thoa giữa các kênh, một băng tần bảo vệ được hình thành giữa hai kênh kề nhau. Điều này gây lãng phí băng tần tổng. Để khắc phục nhược điểm này của FDM, cần sử dụng N sóng mang phụ chồng lấn, nhưng trực giao với nhau. Điều kiện trực giao của các sóng mang phụ là tần số của mỗi một sóng mang phụ này bằng số nguyên lần của chu trình (T) ký hiệu, như biểu thị trên hình 1.14. Đây là vấn đề quan trọng của kỹ thuật OFDM.



Hình 1.14 : . Ba sóng mang phụ trực giao trong một ký hiệu OFDM

Mô hình hệ thống

Để điều chế các sóng mang trực giao cần sử dụng phương pháp biến đổi Fourier rời rạc ngược (IDFT). Hình 1.15 là sơ đồ bộ điều chế OFDM.



Hình 1.15 : Bộ điều chế OFDM

Đầu vào bộ điều chế có dãy số liệu d_0, d_1, \dots, d_{N-1} trong đó d_n là ký hiệu phức (có thể nhận từ đầu ra bộ điều chế phức như QAM, PSK, v.v.). Giả thiết thực hiện biến đổi Fourier ngược trên dãy $2d_n$ sẽ nhận được N số phức S_m ($m = 0, 1, \dots, N-1$):

$$S_m = 2 \sum_{n=0}^{N-1} d_n \exp(j2\pi \frac{mn}{N}) = 2 \sum_{n=0}^{N-1} d_n \exp(j2\pi f_n t) [m=0, 1, 2, \dots, N-1] \quad (1.7)$$

Trong đó:

$$f_n = \frac{n}{NT_s} \quad \text{và } t = mT_s$$

trong đó T_s là chu kỳ của các ký hiệu gốc. Cho phần thực của dãy ký hiệu trong biểu thức (1.7) đi qua bộ lọc lấy thấp đối với từng ký hiệu riêng trong quãng thời gian T_s sẽ nhận được phiên bản băng gốc của tín hiệu OFDM:

$$y(t) = 2 \text{Re} \{ \sum_{n=0}^{N-1} d_n \exp(j2\pi \frac{nt}{T}) \} \quad \text{khi } 0 \leq t \leq T \quad (1.8)$$

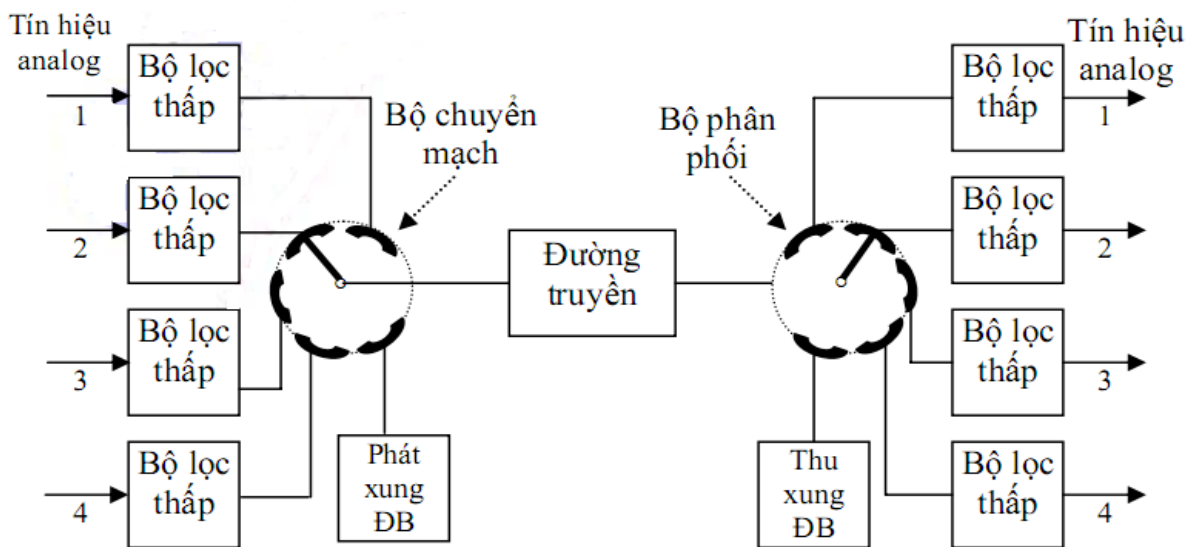
Trong đó $T = NT_s$

b. Ghép phân chia theo thời gian TDM

Khi có nhiều tín hiệu có tần số hoặc băng tần như nhau cùng truyền tại một thời điểm phải sử dụng ghép kênh theo thời gian. Có thể ghép kênh theo thời gian các tín hiệu analog hoặc các tín hiệu số. Dưới đây trình bày hai phương pháp ghép kênh này.

TDM tín hiệu tương tự

Sơ đồ khối TDM 4 kênh như hình 1.16



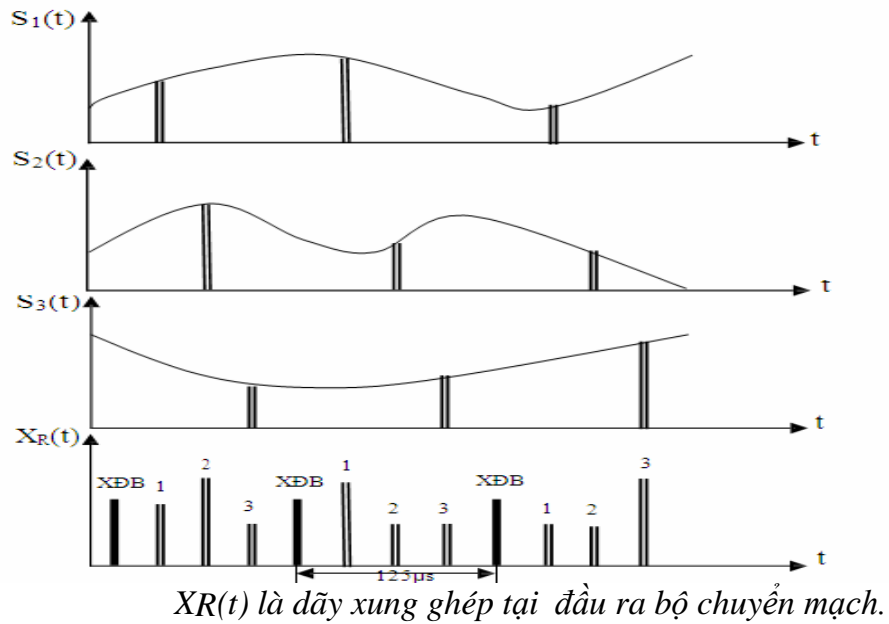
Hình 1.16: Sơ đồ khối ghép 4 kênh theo thời gian

Nguyên lý hoạt động:

Bộ lọc thấp hạn chế băng tần tín hiệu thoại analog tới 3,4 kHz. Bộ chuyển mạch đóng vai trò lấy mẫu tín hiệu các kênh, vì vậy chổi của bộ chuyển mạch quay một vòng hết 125 μ s, bằng một chu kỳ lấy mẫu. Chổi tiếp xúc với tiếp điểm tĩnh của kênh nào thì một xung của kênh ấy được truyền đi. Trước hết một xung đồng bộ được truyền đi và tiếp theo đó là xung của các kênh 1, 2, 3 và 4. Kết thúc một chu kỳ ghép lại có một xung đồng bộ và ghép tiếp xung thứ hai của các kênh. Quá trình này cứ tiếp diễn liên tục theo thời gian. Để phía thu hoạt động đồng bộ với phía phát, yêu cầu chổi của bộ phân phối quay cùng tốc độ và đồng pha với chổi của bộ chuyển mạch. Nghĩa là hai chổi phải tiếp xúc với tiếp điểm tĩnh tại vị trí tương ứng. Yêu cầu đồng bộ giữa máy phát và máy thu sẽ được đáp ứng nhờ xung đồng bộ.

Phía thu, sau khi tách dãy xung của các kênh cần khôi phục lại tín hiệu analog nhờ sử dụng bộ lọc thấp giống như bộ lọc này tại phía phát.

Hình ảnh ghép kênh theo thời gian tín hiệu 3 kênh được minh họa tại hình 1.17.

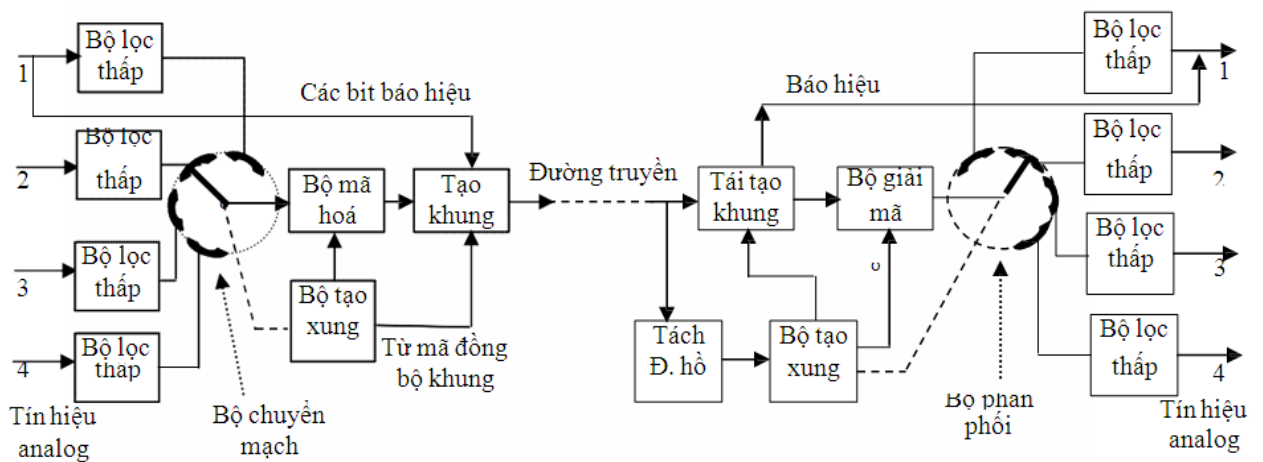


Hình 1.17: Dạng sóng của TDM

TDM tín hiệu số

Sơ đồ khối bộ ghép TDM tín hiệu số được thể hiện tại hình 1.18

Hình 1.18: Sơ đồ khối bộ ghép TDM tín hiệu số



Nguyên lý hoạt động:

Quá trình hoạt động của bộ chuyển mạch và bộ phân phối đã được trình bày trong phần TDM tín hiệu tương tự (analog). Sau đây trình bày hoạt động TDM tín hiệu số.

Phía phát: sau khi lấy mẫu tín hiệu thoại analog của các kênh, xung lấy mẫu được đưa vào bộ mã hoá để tiến hành lượng tử hoá và mã hoá mỗi xung thành

một từ mã nhị phân gồm 8 bit.

Các bit tin này được ghép xen byte để tạo thành một khung nhờ khối tạo khung. Trong khung còn có từ mã đồng bộ khung đặt tại đầu khung và các bit báo hiệu được ghép vào vị trí đã quy định trước. Bộ tạo xung ngoài chức năng tạo ra từ mã đồng bộ khung còn có chức năng điều khiển các khối trong nhánh phát hoạt động.

Phía thu: dãy tín hiệu số đi vào máy thu. Dãy xung đồng hồ được tách từ tín hiệu thu để đồng bộ bộ tạo xung thu. Bộ tạo xung phía phát và phía thu tuy đã thiết kế có tốc độ bit như nhau, nhưng do đặt xa nhau nên chịu sự tác động của thời tiết khác nhau, gây ra sai lệch tốc độ bit. Vì vậy dưới sự khống chế của dãy xung đồng hồ, bộ tạo xung thu hoạt động ổn định. Khối tái tạo khung tách từ mã đồng bộ khung để làm gốc thời gian bắt đầu một khung, tách các bit báo hiệu để xử lý riêng, còn các byte tin được đưa vào bộ giải mã để chuyển mỗi từ mã 8 bit thành một xung. Do bộ phân phối hoạt động đồng bộ với bộ chuyển mạch nên xung của các kênh tại đầu ra bộ giải mã được chuyển vào bộ lọc thấp của kênh tương ứng. Đầu ra bộ lọc thấp là tín hiệu thoại analog. Bộ tạo xung phía thu điều khiển hoạt động của các khối trong nhánh thu.

Ghép kênh thống kê

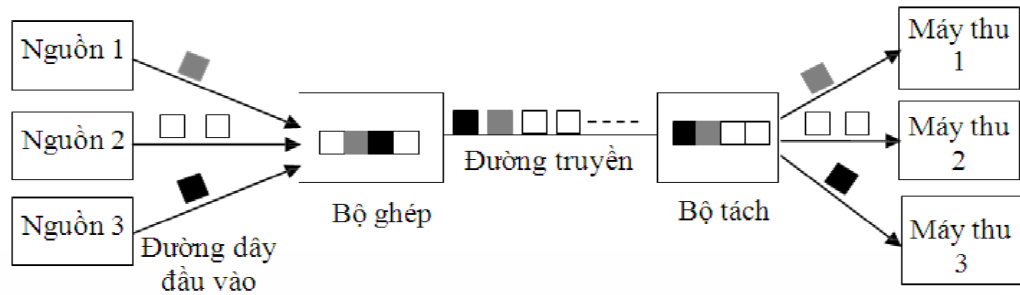
Mở đầu

Trong ghép phân chia theo thời gian đồng bộ đã trình bày trên đây việc phân bổ khe thời gian cho các nguồn là tĩnh, nghĩa là cố định; do đó khi các nguồn không có số liệu thì các khe bị bỏ trống, gây lãng phí. Để khắc phục nhược điểm này cần sử dụng phương pháp ghép thời gian thống kê.

Đặc điểm của TDM thống kê

- Phân bổ các khe thời gian linh động theo yêu cầu;
- Bộ ghép kênh thống kê rà soát các đường dây đầu vào và tập trung số liệu cho đến khi ghép -đầy khung mới gửi đi;
- Không gửi các khe thời gian rỗng nếu còn có số liệu từ nguồn bất kỳ;
- Tốc độ số liệu trên đường truyền thấp hơn tốc độ số liệu của các đường dây đầu vào;
- Nếu có n cổng I/O đưa vào bộ ghép thống kê, chỉ có k khe thời gian khả dụng, trong đó $k < n$

Sơ đồ khối bộ ghép

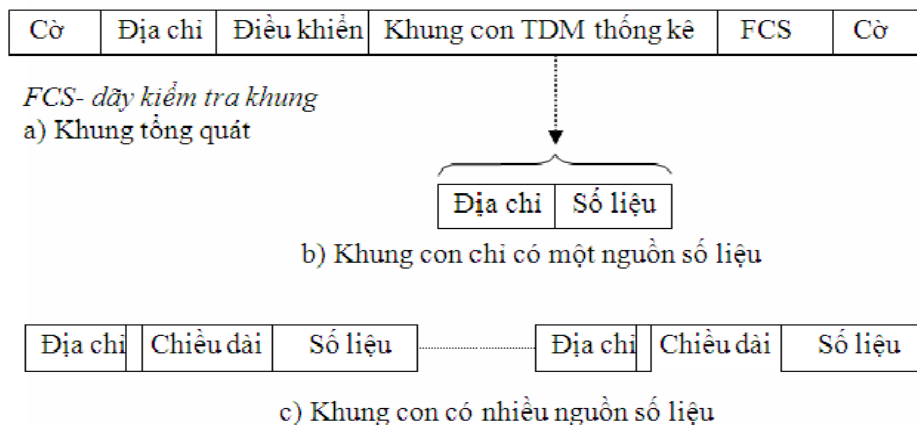


Hình 1.19: Sơ đồ khối bộ ghép kênh thống kê

Nguyên lý hoạt động

Thí dụ sơ đồ có ba nguồn số liệu. Bộ ghép tiến hành ghép số liệu của các nguồn theo nguyên tắc đã trình bày trong phần đặc điểm trên đây để tạo thành một khung số liệu như hình 1.16

Các gói số liệu được gửi qua đường truyền. Bộ tách xử lý các gói và dựa vào địa chỉ để phân phát số liệu đến máy thu tương ứng.



Hình 1.20 : Khuôn dạng khung TDM thống kê

Có hai lựa chọn khuôn dạng khung con TDM thống kê:

- Trường hợp thứ nhất (hình 1.20 b):

Trong khung con chỉ có một nguồn số liệu, chiều dài số liệu thay đổi và hoạt động khi tải trọng thấp.

- Trường hợp thứ hai (hình 1.20c):

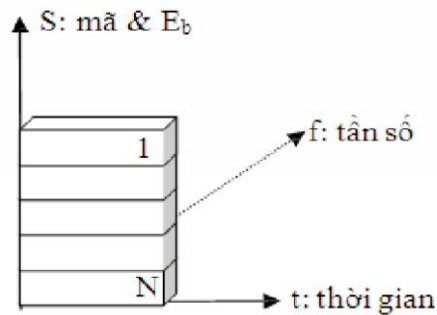
Trong khung con có nhiều nguồn số liệu, có nhiều mào đầu, hoạt động khi tải trọng cao.

Đặc điểm thứ tư đã nêu rõ tốc độ số liệu đường truyền thấp hơn tốc độ số liệu tổng của các nguồn đầu vào. Sỡ dĩ như vậy là vì phải hạn chế kích cỡ của bộ đệm để giảm giá thành, nhưng quan trọng hơn là để giảm độ trễ của số liệu.

c. Ghép kênh phân chia theo mã CDM

Ghép kênh phân chia theo mã chính là đa truy nhập phân chia theo mã

(CDMA). Nguyên lý chung của CDMA được thể hiện như hình 1.21.



Hình 1.21. Nguyên lý đa truy nhập phân chia theo mã

Trong CDMA, nhiều người sử dụng có thể dùng chung tần số và trong cùng thời gian. Để không gây nhiễu cho nhau, mỗi người sử dụng chỉ được phép phát đi một năng lượng bit (E_b) nhất định để đảm bảo tỷ số E_b/N_0 quy định, trong đó E_b là năng lượng bit của tín hiệu cần thu và N_0 là mật độ phổ tạp âm tương đương gây ra do các tín hiệu của người sử dụng khác. Để giảm mật độ phổ tạp âm cần phải trải phổ tín hiệu của người sử dụng trước khi phát. Ngoài ra, để máy thu có thể phân biệt được tín hiệu cần thu với các tín hiệu khác, mỗi tín hiệu phát đi phải được cài khẩu ngữ riêng theo một mã nhất định. Có thể so sánh CDMA như là nhiều người trong phòng nói chuyện với nhau từng đôi một theo các ngôn ngữ khác nhau (các mã khác nhau). Nếu nói khẽ (N_0 nhỏ) thì họ hoàn toàn không gây nhiễu cho nhau. Hình 1.24 biểu thị N người sử dụng, mỗi người được mã hoá bằng một mã riêng, được ký hiệu từ 1 đến N . Mỗi khối con đặc trưng cho sự chiếm tiềm năng vô tuyến của người sử dụng: tần số, thời gian và E_0 .

Do đặc thù của di động nên khi một người sử dụng nào đó đến gần trạm gốc, N_0 của người ấy gây ra cho máy thu người khác sẽ lớn hơn (tiếng của người ấy nghe to hơn) và gây nhiễu nhiều hơn cho máy thu người khác. Hiện tượng này được gọi là hiện tượng gần - xa. Để giảm ảnh hưởng của hiện tượng gần - xa, cần điều chỉnh công suất máy di động thấp hơn khi nó tiến đến gần trạm gốc. Trong hệ thống CDMA, quá trình điều khiển công suất được tiến hành tự động. CDMA là phương thức đa truy nhập có nhiều ưu điểm so với các phương thức đa truy nhập khác.

1.4 KHUNG VÀ ĐA KHUNG TÍN HIỆU

a. Khái niệm về khung và đa khung

Khung tín hiệu là tập hợp của một số bit hoặc một số byte có chiều dài cố định hoặc không cố định, bao gồm các bit đồng bộ khung đặt tại đầu khung,

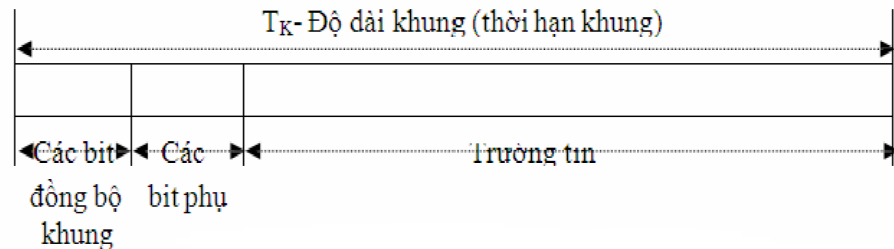
trường tin để ghép tín hiệu của người sử dụng và một số bit phụ đóng vai trò chèn, giám sát, điều khiển, v.v.

Đa khung là tập hợp của một số khung. Đầu đa khung có từ mã đồng bộ đa khung làm gốc thời gian ghép các khung theo thứ tự đã quy định. Phía thu tách từ mã đồng bộ đa khung làm gốc thời gian để tách các khung theo trình tự như đã ghép ở phía phát. Ngoài từ mã đồng bộ đa khung và các khung, trong đa khung còn có các bit phụ như báo hiệu, cảnh báo v.v.

Đa khung được tạo lập khi cần các khe thời gian chuyển tải báo hiệu các kênh hoặc dùng chung các byte mào đầu cho các khung trong đa khung.

b. Cấu trúc cơ bản của một khung tín hiệu

Cấu trúc cơ bản của một khung tín hiệu như hình 1.22. Trong thời gian T_K ghép các bit đồng bộ khung, các bit phụ và các thông tin đầu vào bộ ghép



Hình 1.22- Cấu trúc cơ bản của khung tín hiệu

1.5. ĐỒNG BỘ TRONG VIỄN THÔNG

a. Đồng bộ sóng mang

Trong các hệ thống điều biên (AM), khi nhân tín hiệu điều chế $s(t)$ với sóng mang $\cos 2\pi f_0 t$ được tín hiệu điều biên $X(t)$ dạng:

$$X(t) = s(t) \cdot \cos 2\pi f_0 t \quad (1.9)$$

$$\text{hoặc } [1 + m s(t)] \cdot \cos 2\pi f_0 t \quad (1.10)$$

Trong trường hợp sau, đường bao của tín hiệu điều biên $X(t)$ tỷ lệ với $s(t)$ nếu $|m s(t)| \leq 1$

Điều này cho phép thiết kế dễ dàng bộ giải điều chế (giải điều chế đường bao).

Trong trường hợp trước có khả năng giải điều chế bằng cách nhân tín hiệu điều chế với sóng hình sine có tần số và pha của sóng mang và sau đó cho qua bộ lọc để loại trừ các thành phần tần số cao:

$$X(t) \cdot \cos 2\pi f_0 t = s(t) \cdot \cos^2 \omega_0 t = [s(t)/2] (1 + \cos 2\omega_0 t) \quad (1.11)$$

Loại điều chế này yêu cầu tín hiệu nhân $\cos \omega_0 t$ được sử dụng trong máy thu phải có cùng tần số và pha của sóng mang đã điều chế thu được. Sự dịch pha

bất kỳ của β sẽ gây suy hao tín hiệu một đại lượng $[s(t)/2]\cos\beta$ tại đầu ra bộ lọc thấp (nếu $\beta = \pi/2$ thì tín hiệu ra bằng zero).

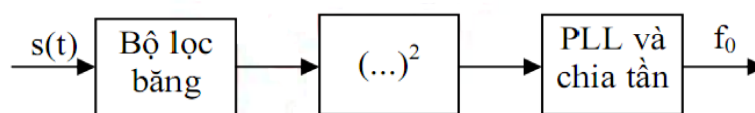
Từ các biểu thức trên đây thấy rằng điều biên trong miền tần số tương đương với sự chuyển dịch phổ tín hiệu điều chế tới tần số sóng mang f_0 . Thật vậy, phổ của tín hiệu điều biên là dư thừa, gồm hai phần chính nằm về hai phía của sóng mang f_0 . Điều chế một băng bên (SSB) chỉ truyền một trong hai phần chính (một trong hai băng bên). Điều chế SSB phải kết hợp, trong đó sự đồng chỉnh pha thậm chí còn chặt chẽ hơn, vì một lượng dịch pha bất kỳ cũng gây ra méo tín hiệu điều biên.

Như đã trình bày trên đây, giải điều chế kết hợp là dựa vào tái cấu trúc sóng mang, nghĩa là dựa vào việc khôi phục tín hiệu kết hợp với sóng mang về tần số và pha. Hoạt động này chính là đồng bộ sóng mang.

Có thể dễ dàng tái cấu trúc sóng mang, nếu trong phổ tín hiệu thu có một đường phổ tại sóng mang f_0 , thường xảy ra khi tín hiệu điều chế có giá trị trung bình bằng zero. Trong trường hợp này, có thể thực hiện tách sóng mang nhờ sử dụng bộ lọc băng hẹp hoặc vòng khoá pha (PLL). PLL được thiết kế có băng thông hẹp, do đó bộ tạo dao động điều khiển bởi điện áp ngoài (VCO) có thể khoá và theo dõi thăng bằng tần số xung quanh tần số danh định.

Đáng tiếc là trong nhiều trường hợp không có vạch phổ tại f_0 . Một mặt, theo quan điểm truyền thông tin thì điều này là có hiệu quả, bởi vì công suất của sóng mang nếu được truyền đi sẽ gây lãng phí. Mặt khác, trường hợp này cần hệ thống đồng bộ tinh vi hơn có khả năng khôi phục sóng mang về tần số và pha.

Một thí dụ đơn giản của đồng bộ sóng mang: xem xét trường hợp truyền dẫn số khoá dịch pha nhị phân (BPSK), trong đó ký hiệu 1 và 0 là độc lập với nhau, có cùng xác suất xuất hiện và được mã hoá thành các xung vuông đối cực nhau. Vì vậy, sóng điều biên có dạng $\pm \cos\omega t$ và phổ công suất liên tục, không có các vạch rời rạc tại f_0 . Tất nhiên, chỉ biến đổi phi tuyến mới có thể tạo ra vạch phổ f_0 mong muốn từ tín hiệu thu được. Trong trường hợp đơn giản này, bình phương và chia tần mới giải quyết được vấn đề (xem hình 1.19). Bình phương sóng đã điều chế để xoá bỏ điều chế và tạo ra thành phần $(1 + \cos 2\omega_0 t)/2$ có vạch phổ tại tần số $2f_0$ xuất hiện và thu được sóng mang nhờ chia tần.



Hình 1.23- Đồng bộ sóng mang cho hệ thống BPSK

Trong điều chế pha cầu phương (hệ thống QPSK truyền các nhóm ký hiệu 2 bit), thiết bị đồng bộ dựa vào tăng tần số tín hiệu gấp 4 để xoá điều chế và sau đó tạo ra

vạch phổ tại tần số $4f_0$.

b. Đồng bộ ký hiệu (symbol)

Trong truyền dẫn số thường sử dụng dãy xung đại diện cho các ký hiệu cần truyền và phát đi với tốc độ không đổi $R = 1/T$, trong đó T khoảng cách giữa hai ký hiệu kề nhau (chu kỳ).

Trong mọi trường hợp, phía thu có thể giải điều chế kết hợp hoặc không kết hợp để biết được định thời dãy, nghĩa là vị trí thời gian của các ký hiệu và tách thông tin logic từ tín hiệu analog thu được. Thông tin định thời dãy cho phép đọc ký hiệu tại các thời điểm đúng.

Khôi phục định thời dãy ký hiệu từ tín hiệu analog thu được gọi là đồng bộ ký hiệu. Đôi khi còn liên quan đến khôi phục đồng hồ.

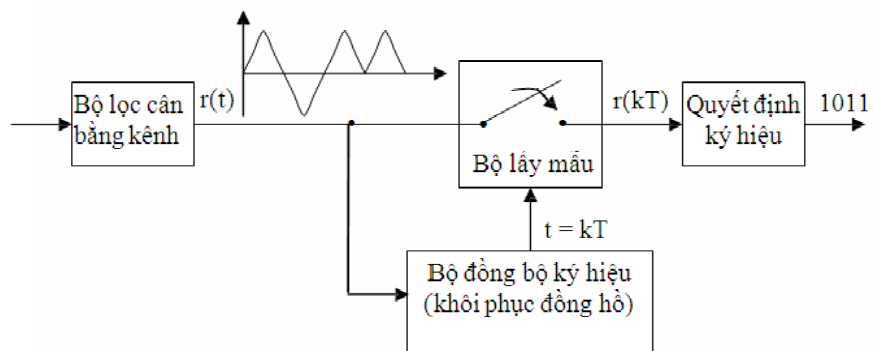
Hình 1.20 minh họa nguyên tắc thu bằng gốc nhị phân. Tín hiệu analog thu được $r(t)$ được lấy mẫu để tạo ra dãy các giá trị thực $r(kT)$, từ đó tách ra dãy bit nhờ quyết định logic. Bộ lấy mẫu được điều khiển bởi hệ thống đồng bộ thích hợp. Hệ thống này đánh giá các thời điểm đọc $t = kT$ bằng cách kiểm tra $r(t)$.

Khi đồng bộ ký hiệu được thực hiện sau khi chuyển đổi tín hiệu thành băng gốc, có thể sử dụng một số kỹ thuật để khôi phục định thời ký hiệu giống như kỹ thuật đồng bộ sóng mang.

Xem xét truyền băng gốc nhiều mức: nếu phổ của tín hiệu truyền dẫn có dạng:

$$s(t) = \sum_k a_k g(t - kT) \quad (1.12)$$

có một đường phổ tại tần số ký hiệu $1/T$ và nằm tại trung tâm bộ lọc băng hẹp thì có khả năng khôi phục sóng hình sine, từ đó tách ra dãy xung định thời có tần số của dãy ký hiệu. Nếu không có đường phổ tại tần số $1/T$, vẫn có khả năng tạo ra nó bằng cách chuyển đổi phi tuyến thích hợp. Thí dụ như chuyển đổi bình phương $u = s^2$ hoặc chỉnh lưu $u = |s|$



Hình 1.24- Đồng bộ ký hiệu trong máy thu băng gốc nhị phân

Cũng có thể đồng bộ ký hiệu bằng cách khôi phục trực tiếp từ tín hiệu lấy băng mà không cần khôi phục sóng mang và chuyển đổi thành băng gốc. Thí dụ, tín hiệu điều chế có dạng:

$$s(t) = \sum_k a_k g(t-kT) \cos \omega_0 t$$

là có thể có được đường bao hoặc bình phương tín hiệu để nhận được đường phổ tại tần số ký hiệu $1/T$. Sử dụng đường phổ này để đọc thời gian ký hiệu.

Tuy nhiên, còn có các kỹ thuật đồng bộ sóng mang và đồng bộ ký hiệu khác dựa vào các nguyên tắc khác nhau để tạo ra các đường phổ. Sau đây tóm tắt ba lĩnh vực đồng bộ ký hiệu:

- (1) Dựa vào bám lỗi;
- (2) Dựa vào tìm kiếm cực đại và lọc;
- (3) Dựa vào chuyển đổi phi tuyến và lọc.

Lĩnh vực thứ nhất sử dụng các hệ thống PLL. Lĩnh vực thứ hai so sánh dãy ký hiệu phát đi ban đầu với các ký hiệu lặp đã lưu trữ để đánh giá dịch pha. Lĩnh vực thứ ba đã được trình bày trên đây.

c. Đồng bộ khung

Sau khi hoàn thành đồng bộ sóng mang và đồng bộ ký hiệu và thông tin logic đã được tách ra từ tín hiệu đến, bước tiếp theo là xác định điểm đầu và điểm cuối của từ mã hoặc của nhóm các từ mã, như vậy gọi là đồng bộ từ mã. Đồng thời sắp xếp lại các từ mã thu được thành khung theo đúng trình tự như khung ở phía phát, như vậy gọi là đồng bộ khung.

Trong truyền dẫn số, các bit thường được tổ chức thành khung để ấn định ý nghĩa khác nhau cho các byte. Các byte ở các vị trí khác nhau trong khung có thể dành cho các kênh người sử dụng khác nhau có chung môi trường vật lý trong ghép kênh phân chia thời gian (TDM), chẳng hạn như trong bộ ghép PCM-30 hoặc phân định các chức năng mào đầu (kiểm tra lỗi, truyền tải thông tin quản lý và điều khiển v.v.). Vì vậy đồng bộ khung là hết sức quan trọng trong truyền dẫn số. Tách các luồng nhánh đúng được bắt đầu từ mô tả chính xác các khung.

Kế hoạch đồng bộ khung bất kỳ (cũng có quan hệ đến đồng chỉnh khung) gồm hai hoạt động cơ bản:

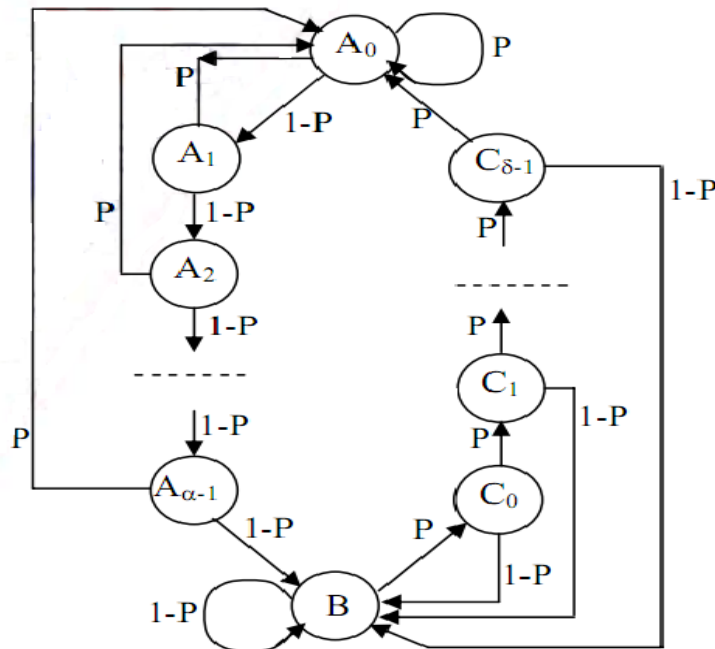
-Tìm kiếm: xảy ra khi thiết bị (bộ đồng chỉnh) chệch khỏi đồng bộ khung và đồng chỉnh khung đang dò tìm luồng bit thu được.

-Duy trì : Mỗi khi thiết bị thừa nhận đã đồng bộ khung và kiểm tra liên tục ranh giới khung.

Từ mã đồng chỉnh khung đặt đầu khung trợ giúp đồng bộ khung và từ mã này được cài đặt một giá trị đặc biệt. Tìm kiếm được thực hiện bằng cách dò tìm mẫu từ mã đồng chỉnh tại vị trí bất kỳ của luồng bit thu được và được duy trì nhờ kiểm tra từ mã đồng chỉnh khung, tại đó bắt đầu một khung. Trong khi tìm kiếm mẫu từ mã đồng chỉnh khung có thể gặp trường hợp từ mã đồng chỉnh khung bị phỏng tạo từ luồng bit số liệu. Vì vậy cần tiến hành kiểm tra từ mã đồng chỉnh khung tại một số vị trí trước khi công nhận có đồng bộ. Mục tiêu lựa chọn kế hoạch đồng chỉnh khung có hiệu quả là:

- (1) Dưới điều kiện đồng chỉnh khung chính xác, tối thiểu hoá xác suất mất đồng chỉnh khung do lỗi đường truyền (mất đồng chỉnh cưỡng bức);
- (2) Dưới điều kiện chệch đồng chỉnh khung, tối thiểu hoá xác suất đồng chỉnh khung giả mạo do phỏng tạo mẫu từ mã đồng chỉnh khung trong luồng bit ngẫu nhiên thu được;
- (3) Tối thiểu hoá thời gian khôi phục đồng chỉnh khung.

Có thể phân tích quá trình phỏng đoán khi mô tả mất và khôi phục đồng chỉnh khung phù hợp với kế hoạch đồng chỉnh khung đã chọn nhờ sử dụng mô hình chuỗi Markov thích hợp như hình 1.25, trong đó P là xác suất nhận biết đúng từ mã đồng bộ khung. Tất nhiên, P được biểu thị khác nhau dưới các điều kiện khác nhau và trong miền khác nhau của biểu đồ.



Hình 1.25- Mô hình chuỗi Markov của kế hoạch đồng chỉnh khung

Từ trạng thái đồng chỉnh đúng A₀, trong đó quá trình duy trì được thực hiện, bộ đồng chỉnh chuyển tới trạng thái chệch đồng bộ B chỉ khi phát hiện lỗi trong α từ mã đồng chỉnh liên tiếp. Tại trạng thái B, bộ đồng chỉnh thực hiện

quá trình tìm kiếm và khi phát hiện được mẫu bit giống từ mã đồng chỉnh thì chuyển sang trạng thái đồng chỉnh đúng tạm thời C0. Tại đây bộ đồng chỉnh thực hiện quá trình duy trì và sẽ chuyển sang trạng thái bình thường A0 chỉ khi không phát hiện lỗi trong $\bar{\sigma}$ từ mã đồng chỉnh liên tiếp. Ngược lại, nếu phát hiện lỗi trong từ mã đồng chỉnh đầu tiên thì quay trở về trạng thái B để bắt đầu lại quá trình tìm kiếm.

Khi ở trạng thái đồng chỉnh đúng A0, nếu phát hiện được mất đồng chỉnh thì chuyển sang trạng thái B. Nguyên nhân gây ra sự chuyển này là:

(1) Lỗi trong các từ mã đồng chỉnh (mất đồng chỉnh cưỡng bức);

(2) Mất định thời bit hoặc trượt khung đến (mất đồng chỉnh thực); nếu mất định thời bit, bộ đồng chỉnh bắt đầu quá trình tìm kiếm từ trạng thái B.

Các tham số đặc trưng cho chất lượng kế hoạch đồng bộ là:

- Tốc độ biến cố trung bình \bar{R} của mất cưỡng bức;

- Thời gian khôi phục đồng chỉnh trung bình \bar{t}_r và phương sai σ_{tr}^2 của thời gian khôi phục đồng chỉnh t_r (thời gian tái lập khung) được xác định như là khoảng cách giữa thời điểm bắt đầu quá trình tìm kiếm trong trạng thái B và thời điểm tái chiếm đồng chỉnh thực trong trạng thái A0;

- Xác suất đồng chỉnh giả mạo pfa, có nghĩa là xác suất chuyển từ trạng thái B sang trạng thái A0 do mẫu từ mã đồng chỉnh bị phỏng tạo, mặc dù vẫn còn trong điều kiện chệch đồng chỉnh.

d. Đồng bộ bit

Trong viễn thông đồng bộ bit được diễn đạt theo hai ý nghĩa chính. Thứ nhất, đồng bộ bit có lúc được hiểu có liên quan đến đồng bộ ký hiệu đã được trình bày trước đây. Thứ hai, tổng quát hơn, đồng bộ bit được sử dụng để biểu thị đồng bộ luồng bit cận đồng bộ theo tần số đồng hồ của thiết bị tại chỗ. Vấn đề này được thực hiện bằng cách ghi các bit của luồng bit cận đồng bộ vào bộ nhớ đàn hồi (bộ đệm) theo tần số của luồng vào và sau đó đọc ra theo tần số của đồng hồ thiết bị tại chỗ. Đồng bộ bit được hiểu chủ yếu theo cách giải thích thứ hai này.

Đồng bộ bit được sử dụng để sắp xếp các bit và khởi đầu khung của tín hiệu PCM tại đầu vào tổng đài điện tử số, cho phép chuyển các octet từ một khe thời gian tới một khe thời gian khác.

Ngoài ra, đồng bộ bit còn được thực hiện trong bộ ghép tín hiệu số, tại khối đồng bộ hoá. Tại đây các nhánh được đồng bộ bit để chuyển luồng số cận đồng bộ thành luồng đồng bộ bằng cách chèn bit.

e.Đồng bộ gói

Chuyển mạch gói bao gồm phân chia thông tin nguồn thành thông báo hoặc các gói để truyền đi, hoặc để định tuyến tới đích. Các gói chứa một số đoạn số liệu nguồn và bổ sung thêm một vài thông tin mào đầu. Gói có chiều dài cố định hoặc thay đổi. Gói có chiều dài cố định gọi là tế bào.

Chuyển mạch gói là một công nghệ có hiệu quả để liên kết số liệu với thoại hoặc với lưu lượng thời gian thực khác trong một mạng duy nhất. Để thực hiện mạng số liên kết đa dịch vụ băng rộng (B-ISDN), các tổ chức tiêu chuẩn hoá quốc tế đã chọn kỹ thuật chuyển mạch tế bào: kiểu chuyển tải không đồng bộ (ATM).

Phương pháp chuyển tải chuyển mạch gói có các đặc điểm sau đây:

(1) Do tính chất thống kê của chuyển mạch gói, đặc biệt là xếp hàng bên trong mạng, các gói đệm có độ trễ nhất định khi chuyển tải qua mạng và có các thời gian đến trung bình thống kê;

(2) Nếu các gói của cuộc gọi đến được định tuyến độc lập (mỗi gói đi qua một tuyến khác nhau xuyên qua mạng) thì chúng đến đích không theo thứ tự;

(3) Tại máy thu có khả năng khôi phục tần số đồng hồ của nguồn thông tin khi dựa vào luồng bit đến.

Chuyển tải trong suốt tín hiệu thoại xuyên qua mạng chuyển mạch gói đòi hỏi đương đầu với các vấn đề trên đây để tái tạo tiếng nói có chất lượng chấp nhận được từ các gói đến có độ trễ khác nhau. Vì vậy yêu cầu bổ sung các chức năng tại giao diện thu. Cân bằng độ trễ ngẫu nhiên của gói thường liên quan đến đồng bộ gói.

f.Đồng bộ mạng

Đồng bộ mạng liên quan đến phân phối thời gian và tần số trong mạng cung cấp đồng hồ trải khắp trên một vùng rộng lớn. Mục đích là để đồng chỉnh thời gian và tần số của tất cả đồng hồ nhờ khả năng thông tin của các tuyến kết nối giữa chúng (chẳng hạn cáp đồng, cáp sợi quang, các tuyến radio). Sau đây là một số ứng dụng có hiệu quả:

(1) Đồng bộ đồng hồ nội bộ của các điểm ghép và chuyển mạch khác nhau trong mạng viễn thông số.

(2) Đồng bộ đồng hồ trong mạng viễn thông yêu cầu một vài dạng đa truy nhập phân chia thời gian, chẳng hạn như mạng vệ tinh, đầu cuối di động của thông tin di động GSM v.v.

(3) Người sử dụng mạng đo khoảng cách giữa hai nút trong mạng, xác định

vị trí và hoạt động của chúng.

Đồng bộ mạng đóng vai trò trung tâm trong thông tin số, có ảnh hưởng nhất định đến chất lượng hầu hết các dịch vụ mà nhà điều hành cung cấp cho khách hàng. Đồng bộ mạng thông tin số sẽ được trình bày trong các chuyên đề của chương sau.

g. Đồng bộ đa phương tiện

Đa phương tiện liên quan đến tích hợp các thành phần không đồng nhất như văn bản, hình ảnh, audio và video trong sự đa dạng của các môi trường ứng dụng. Số liệu có thể phụ thuộc rất nhiều vào thời gian như audio và video hình ảnh động và đòi hỏi trình bày theo thứ tự thời gian khi sử dụng. Nhiệm vụ của tích hợp như vậy gọi là đồng bộ đa phương tiện. Đồng bộ có thể sử dụng để chấm dứt tranh chấp giữa các luồng số liệu và các biến cố bên ngoài do người sử dụng tạo ra. Nói một cách khác, muốn ám chỉ mối tương quan thời gian giữa môi trường, như xem video kết hợp với âm thanh, hoặc có thể trình bày rõ ràng như trường hợp tài liệu đa phương tiện sở hữu văn bản chú thích thoại hoặc trong trường hợp siêu văn bản đa phương tiện.

Sự phụ thuộc thời gian của các dãy số liệu có thể là tuyến tính, như trong trường hợp trình diễn file audio trên dãy hình ảnh. Nhưng cũng có khả năng trình bày số liệu theo kiểu khác như truy nhập thuận nhanh, truy nhập ngược nhanh và truy nhập ngẫu nhiên.

Vấn đề đồng bộ đa phương tiện đã được giới thiệu rộng rãi trong các tài liệu. Tuy nhiên, việc thảo luận chi tiết chủ đề này không nằm trong nội dung cuốn tài liệu này

h. Đồng bộ đồng hồ thời gian thực

Một kiểu khác của đồng bộ mạng là phân phối thời gian tham khảo tuyệt đối (thời gian theo tiêu chuẩn quốc gia) tới các đồng hồ thời gian thực của thiết bị trong mạng viễn thông (đồng bộ của các đồng hồ thời gian thực).

Phân phối đồng hồ tiêu chuẩn quốc gia nhằm mục đích quản lý và điều khiển mạng. Các sự kiện bất kỳ đều được hệ thống giám sát thiết bị để ý, chẳng hạn như vượt ngưỡng tỷ số lỗi bit (BER), các cảnh báo đường, hỏng phần cứng v.v. được lưu trữ để báo cáo. Khi mạng viễn thông được quản lý bởi hệ thống quản lý (mạng quản lý viễn thông tiêu chuẩn TMN), các sự kiện sẽ được chú ý nhờ thiết bị truyền thông báo quản lý tới hệ thống điều hành (OS). Trong trường hợp khác, việc lưu trữ thông tin phải bao gồm cả ngày giờ và đồng hồ thời gian thực của thiết bị sẽ đọc lấy ra.

Điều cần thiết là các đồng hồ thời gian thực toàn mạng phải được đồng bộ theo thời gian tuyệt đối như nhau, nếu không sẽ không liên quan với các thông báo khác nhau một cách có ý nghĩa theo một nhãn chung. Chỉ khi đồng hồ thời gian thực thiết bị được đồng bộ với thời gian tiêu chuẩn thì mới có khả năng sắp xếp mối tương quan thời gian và logic trong số các sự kiện khác nhau và vì vậy mới dẫn đến suy đoán được từ số liệu chưa xử lý sự kiện đã tập hợp và lưu trữ.

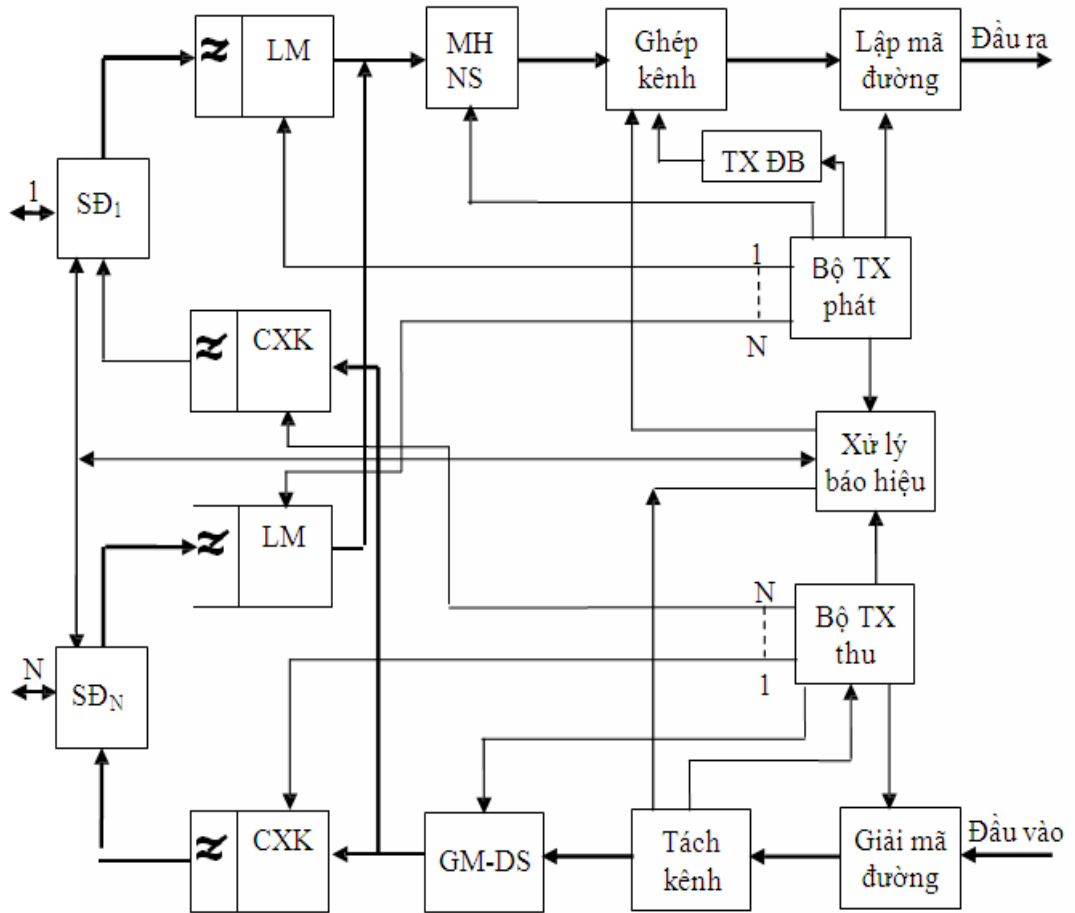
Đồng bộ đồng hồ thời gian thực khác với đồng bộ mạng. Đồng bộ đồng hồ thời gian thực phân phối thông tin thời gian tuyệt đối (thí dụ 10.32.05 AM ngày 23 tháng 6 năm 2006, hoặc dấu hiệu thời gian khác) và đưa ra các yêu cầu khác nhau của độ chính xác. Đối với quản lý, rất cần vấn đề đã nêu trên đây, độ chính xác thời gian đến vài mili giây là hoàn toàn có khả năng. Phạm vi ngày giờ trong quản lý cần lưu trữ không gì khác là xác định rõ ngày, tháng, năm và giờ, phút, giây.

Mặt khác, đồng bộ thời gian thực thường được thực hiện nhờ trao đổi thông báo về thông tin thời gian (các dấu hiệu thời gian) theo giao thức phù hợp được chuyển tải trên các tuyến giữa các nút mạng.

CHƯƠNG II- GHÉP KÊNH PCM, PDH và SDH

2.1.GHÉP KÊNH PCM

a.Sơ đồ khối bộ ghép PCM-N



2.1- Sơ đồ khối bộ ghép kênh PCM-N

b.Nguyên lý hoạt động :

Theo tiêu chuẩn của châu Âu thì $N = 30$, nghĩa là ghép được 30 kênh thoại. Theo tiêu chuẩn bắc Mỹ $N = 24$. Phía âm tần có N bộ sai động (SD) đóng vai trò chuyển hai dây âm tần thành bốn dây âm tần và ngược lại. Cụ thể là một phía bộ sai động kết nối với máy điện thoại qua hai sợi dây đồng của cáp âm tần, phía khác kết nối với hai sợi thuộc nhánh phát và hai sợi thuộc nhánh thu của thiết bị PCM-N. Đầu ra và đầu vào phía mạng kết nối với thiết bị ghép bậc cao qua cáp đồng trục.

Quá trình chuyển đổi tín hiệu của PCM- 30 như sau:

(1) Nhánh phát

Tín hiệu thoại analog qua SD, qua bộ lọc thấp để hạn chế băng tần tiếng nói đến 3,4 kHz. Khối LM có chức năng lấy mẫu tín hiệu thoại với tốc độ 8 kHz. Khối mã hoá - nén số MH-NS thực hiện lượng tử hoá không đều và mã hoá mỗi xung lượng tử thành 8 bit nhờ bộ mã hoá - nén số $A = 87,6/13$. Tín hiệu nhị phân đầu ra khối MH-NS được đưa vào khối ghép kênh. Tại đây, ngoài tín hiệu số của 30 kênh thoại còn có tín hiệu số của một kênh đồng bộ và một kênh báo hiệu được ghép xen bit, tạo thành luồng E1 có tốc độ bit là 2048 kbit/s. Cuối cùng dãy số liệu nhị phân được khối lập mã đường chuyển thành dãy xung ba mức HDB-3.

Ngoài các khối trên đây, trong nhánh phát còn có bộ tạo xung phát hoạt động tại tốc độ bit 2048 kbit/s và đầu ra của nó có khối chia tần để tạo dãy xung có tốc độ bit theo yêu cầu điều khiển các khối liên quan hoạt động. Khối TXĐB tạo ra xung đồng bộ khung và đa khung. Khối xử lý báo hiệu tiếp nhận tín hiệu gọi của các kênh thoại để chuyển thành các bit và được ghép vào vị trí đã quy định trong luồng số E1.

(2)Nhánh thu

Dãy tín hiệu 2048 kbit/s HDB-3 từ mạng tới trước hết được khối giải mã đường chuyển đổi thành dãy xung hai mức. Trong tín hiệu thu có các từ mã của 30 kênh thoại, kênh đồng bộ và kênh báo hiệu. Các loại tín hiệu này được tách ra nhờ khối tách kênh. Tín hiệu đồng bộ khung đi vào khối tạo xung thu để khởi động khối chia tần, nhằm hình thành các khe thời gian đồng bộ với phía phát. Ngoài ra, khối tách kênh còn có chức năng tách đồng hồ từ dãy bit vào để đồng bộ tốc độ bit của bộ tạo xung thu. Các bit tín hiệu gọi được tách ra, đi vào khối xử lý tín hiệu gọi để chuyển thành sóng âm tần rung chuông máy điện thoại. Bộ tạo xung thu cũng có bộ phận chia tần để hình thành dãy xung điều khiển hoạt động của các khối nhánh thu.

Mỗi byte (8 bit) của tín hiệu thoại qua khối giải mã - dẫn số GM-DS chuyển thành một xung có biên độ tương ứng và đưa tới khối chọn xung kênh (CXK), đầu ra khối CXK là tập hợp xung của riêng từng kênh. Dãy xung điều biên đầu ra khối CXK qua bộ lọc thấp để khôi phục tín hiệu thoại analog, qua SD tới máy điện thoại.

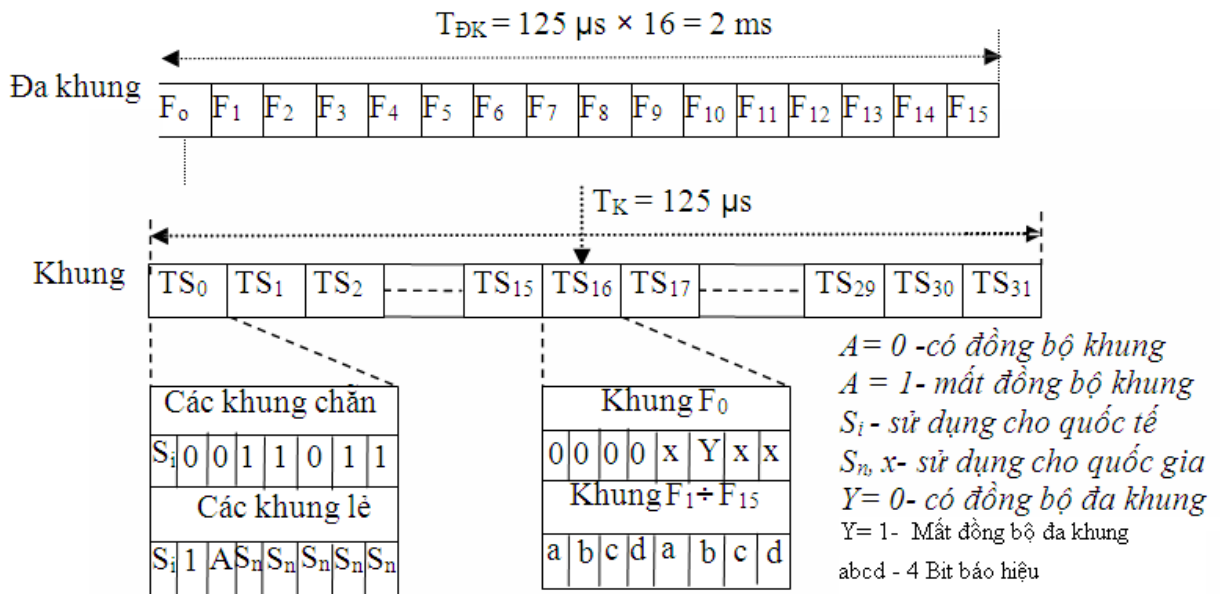
c.Cấu trúc khung và đa khung

* Đối với PCM-30

Tín hiệu số đầu ra thiết bị PCM-30 được sắp xếp thành khung và đa khung trước khi truyền. Cấu trúc của khung và đa khung như hình 2.2.

-Cấu trúc khung :

Mỗi khung có thời hạn là $125 \mu s$, được chia thành 32 khe thời gian và đánh số thứ tự từ TS0 đến TS31. Mỗi TS có thời hạn là $3,9 \mu s$ và ghép 8 bit số liệu. Từ mã đồng bộ khung có cấu trúc riêng 0011011 và được ghép vào TS0 của khung F0 và các khung chẵn (F2, F4,..., F14). Trong TS0 của các khung lẻ (F1, F3,..., F15) ghép các bit như sau: bit thứ nhất sử dụng cho quốc gia (S_i), bit thứ hai cố định bằng 1 để phân biệt từ mã đồng bộ khung với từ mã đồng bộ khung giả tạo khi 7 bit còn lại trong TS0 của các khung lẻ trùng với 7 bit tương ứng của từ mã đồng bộ khung, bit thứ ba cảnh báo mất đồng bộ khung (A). Tín hiệu các kênh thoại thứ nhất đến thứ 15 ghép vào các khe thời gian TS1 đến TS15; tín hiệu các kênh thoại thứ 16 đến thứ 30 ghép vào các khe thời gian TS17 đến TS31. Tín hiệu gọi của mỗi kênh thoại có 4 bit (a, b, c, d) ghép vào một nửa của khe thời gian TS16 của các khung F1÷ F15 trong đa khung.



Hình 2.2- Cấu trúc khung và đa khung PCM-30

-Cấu trúc đa khung

PCM-30 ghép được 30 kênh thoại. Vì vậy có tất cả là 30 tín hiệu gọi. Mỗi khe TS16 ghép được tín hiệu gọi của hai kênh thoại. Do đó cần phải có tất cả là 15 khe thời gian TS16 để chuyển tải tín hiệu gọi của tất cả các kênh thoại. Ngoài ra cần thêm một TS16 nữa để ghép xung đồng bộ đa khung và cảnh báo mất đồng bộ đa khung. Như vậy yêu cầu đa khung phải chứa 16 khung (mỗi khung có một TS16).

Các khe thời gian TS16 của các khung trong đa khung được bố trí chuyên tải số liệu như sau:

TS16 của khung zero (F0) ghép các bit đồng bộ đa khung 0000 và bit cảnh báo mất đồng bộ đa khung Y.

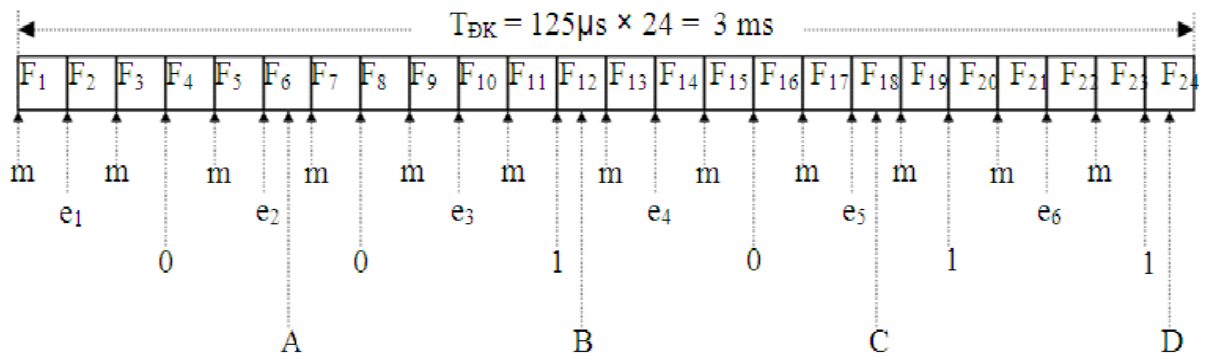
Nửa bên trái của TS16 khung thứ nhất ghép 4 bit tín hiệu gọi của kênh thoại thứ nhất, nửa bên phải ghép 4 bit tín hiệu gọi của kênh thoại thứ 16. Nửa bên trái của TS16 khung thứ hai ghép tín hiệu gọi của kênh thoại thứ hai và kênh thoại thứ 17. Cứ tiếp tục như vậy cho đến TS16 cuối cùng của khung thứ 15 ghép tín hiệu gọi của kênh thoại 15 và kênh thoại 30.

*Đối với PCM-24

Mỗi khung có một bit cờ (F) đặt đầu khung và 24 khe thời gian, mỗi khe ghép 8 bit. Tổng số bit trong khung bằng $8 \text{ bit} \times 24 + 1 \text{ bit} = 193 \text{ bit}$. Tốc độ bit đầu ra PCM-24 được tính như sau:

$$R_{\text{PCM-24}} = 193 \text{ bit/khung} * 8 * 10^3 \text{ khung/s} = 1544 \text{ kbit/s}$$

Đa khung của PCM-24 gồm 24 khung, đánh số thứ tự từ F1 đến F24, như trên hình 2.3. Mỗi bit của từ mã đồng bộ khung 001011 được ghép vào vị trí bit thứ nhất của các khung F_{4, 8, 12, 16, 20, 24}. Các bit thứ nhất của các khung lẻ truyền từ mã đồng bộ đa khung (các bit m). Bit thứ nhất các khung F_{2, 6, 10, 14, 18, 22}, là các bit kiểm tra số dư chu trình (các bit e₁ ÷ e₆). Bit thứ tám của các khe thời gian trong khung F_{6, F12, F18} và F₂₄ truyền tín hiệu gọi (A, B, C, D).

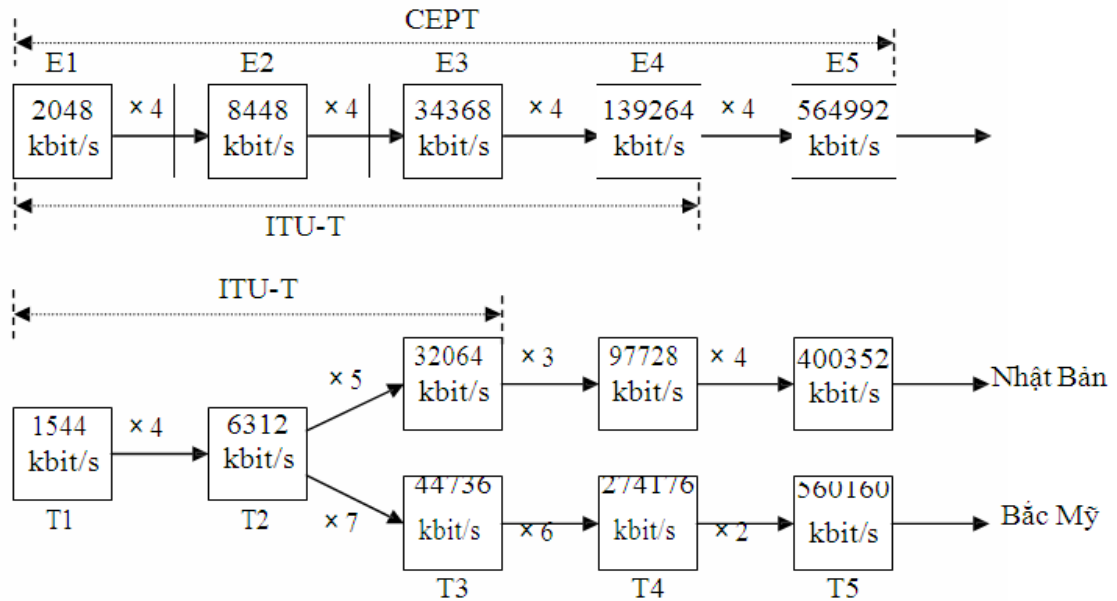


Hình 2.3- Cấu trúc đa khung của PCM-24

2.2.GHÉP KÊNH PDH

a.Các tiêu chuẩn tốc độ bit

Hiện nay trên thế giới tồn tại ba tiêu chuẩn tốc độ bit. Đó là các tốc độ bit theo tiêu chuẩn Châu Âu, tiêu chuẩn Bắc Mỹ và tiêu chuẩn Nhật Bản. Các tiêu chuẩn này được trình bày dưới dạng phân cấp số cận đồng bộ như hình 2.4.



Hình 2.4- Phân cấp số cận đồng bộ

*Tiêu chuẩn châu Âu (CEPT)

Tiêu chuẩn châu Âu bao gồm 5 mức. Tốc độ bit của mức sau được tạo thành bằng cách ghép bốn luồng số của mức đứng trước liền kề. Mức thứ nhất có tốc độ bit 2048 Mbit/s được tạo thành từ thiết bị ghép kênh PCM-30 hoặc từ tám mạch trung kế của tổng đài điện tử số. Tốc độ bit của mức thứ hai là 8448 kbit/s, gồm có 120 kênh. Mức thứ ba có 480 kênh và tốc độ bit bằng 34368 kbit/s. Mức thứ tư có 1920 kênh và tốc độ bit là 139368 kbit/s. Bốn mức này được CCITT (hiện nay đổi tên thành ITU-T) chấp nhận làm các tốc độ bit tiêu chuẩn quốc tế. Mức thứ năm có tốc độ bit bằng 564992 kbit/s và bao gồm 7680 kênh.

*Tiêu chuẩn Bắc Mỹ

Tiêu chuẩn Bắc Mỹ gồm 5 mức. Tốc độ bit của mức thứ nhất bằng 1544 kbit/s, được hình thành từ thiết bị ghép kênh PCM-24 hoặc từ tổng đài điện tử số

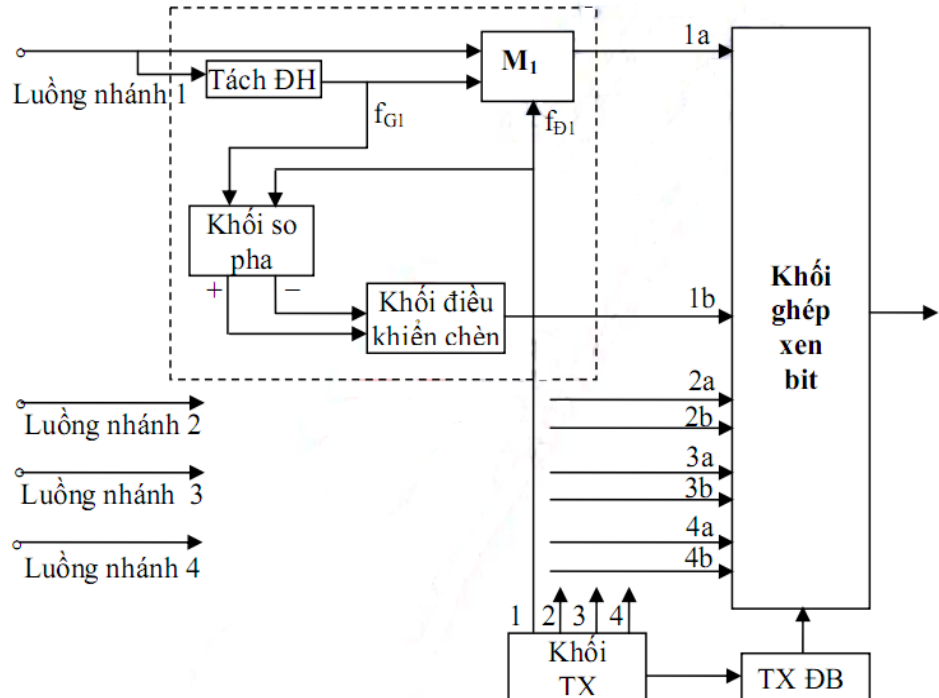
và có 24 kênh. Ghép bốn luồng số mức thứ nhất được tốc độ bit mức hai là 6312 kbit/s và gồm có 96 kênh. Mức thứ ba có tốc độ bit là 44736 kbit/s là kết quả của ghép bảy luồng số mức hai và bao gồm 672 kênh. Ba mức này được ITU-T chấp nhận làm tiêu chuẩn quốc tế. Mức thứ tư có được bằng cách ghép sáu luồng số mức ba, tốc độ bit bằng 274176 kbit/s và bao gồm 4032 kênh. Mức thứ năm là kết quả của ghép hai luồng số mức bốn để nhận được 8064 kênh và tốc độ bit là 560160 kbit/s.

*Tiêu chuẩn Nhật Bản

Hai mức đầu tiên hoàn toàn giống tiêu chuẩn Bắc Mỹ. Mức thứ ba được hình thành từ ghép năm luồng số mức hai, được tốc độ bit là 32064 kbit/s và 480 kênh. Ba mức đầu tiên này đã được ITU-T chấp nhận. Ghép ba luồng số mức ba được luồng số mức bốn với tốc độ bit bằng 97728 kbit/s, 1440 kênh. Mức cuối cùng ghép bốn luồng số mức bốn để nhận được 5760 kênh và tốc độ bit bằng 400352 kbit/s.

b. Kỹ thuật ghép kênh PDH

*Sơ đồ khối bộ ghép kênh PDH



Hình 2.5- Sơ đồ khối bộ ghép PDH

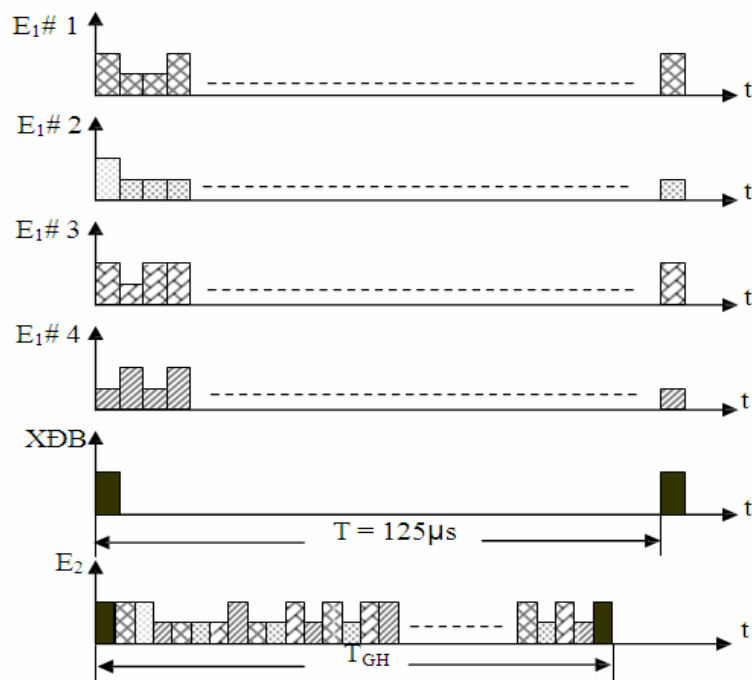
Mỗi luồng sử dụng riêng một số khối như: bộ nhớ đàn hồi (M_1), khối tách đồng hồ (ĐH), khối so pha và khối điều khiển chèn. Các khối dùng chung gồm có: khối tạo xung đồng bộ (TXĐB), khối tạo xung (TX) và khối ghép xen

bit.

Luồng nhánh được đưa tới bộ nhớ đàn hồi và đưa vào khối tách đồng hồ để tạo ra tần số điều khiển ghi f_G . Cứ mỗi một xung điều khiển ghi tác động vào M_1 thì một bit của luồng nhánh được ghi vào một ô nhớ. Các bit đã ghi sẽ được đọc lấy ra theo đồng hồ điều khiển đọc f_{D1} dựa vào nguyên tắc một bit điều khiển đọc tác động vào M_1 thì một bit được lấy ra. Dãy bit đầu ra bộ nhớ đi vào khối ghép. Dãy xung điều khiển ghi và điều khiển đọc đi tới khối so pha. Căn cứ vào độ lệch pha (lệch thời gian) giữa hai dãy xung này mà đầu ra khối so pha xuất hiện xung dương hay âm. Nhận được xung dương, khối điều khiển chèn phát lệnh chèn dương và nhận được xung âm sẽ phát lệnh chèn âm. Khối ghép xen bit tiến hành chèn xung theo lệnh điều khiển. Ngoài dãy bit của bốn luồng vào còn có xung đồng bộ từ khối tạo xung đồng bộ và các bit báo hiệu (không thể hiện trong hình vẽ) đều được đưa vào khối ghép để ghép xen bit tạo thành luồng ra. Hoạt động ghép xen bit, so pha và hoạt động chèn được giới thiệu trong các phần sau.

Phía thu tiến hành tách kênh theo trình tự ngược lại với quá trình ghép. Trước tiên tách xung đồng bộ và tách đồng hồ từ dãy bit thu được. Xung đồng bộ làm gốc thời gian tách các bit của các luồng thành phần, xung đồng hồ được sử dụng để điều khiển bộ tạo xung thu. Dãy xung kênh của mỗi luồng được tách riêng biệt và các từ mã tám bit lần lượt được giải mã và dẫn trở thành dãy xung lượng tử như phía phát. Bộ lọc thấp khôi phục tín hiệu analog từ dãy xung lượng tử.

*Phương pháp ghép xen bit



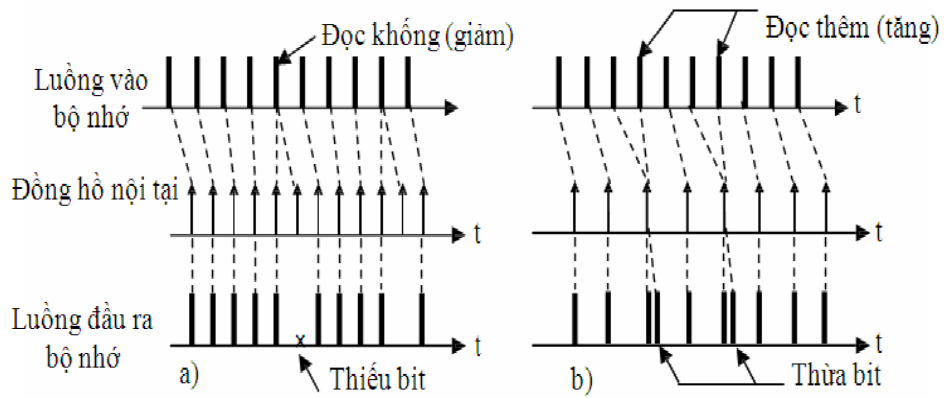
Hình 2.6- Ghép xen bit bốn luồng E1 thành luồng E2

Giả thiết ghép bốn luồng mức 1 thành luồng mức 2. Trước khi ghép số liệu các luồng, phải ghép một xung hoặc một nhóm xung đồng bộ khung. Sau xung đồng bộ khung là bit thứ nhất của luồng E₁#1, bit thứ nhất của luồng E₁#2, bit thứ nhất của luồng E₁#3, bit thứ nhất của luồng E₁# 4. Tiếp đó ghép các bit thứ hai của các luồng vào theo trình tự như ghép các bit thứ nhất. Cứ tiếp tục ghép như vậy cho hết các bit của bốn luồng vào trong chu kỳ ghép TGH. Ghép xung đồng bộ khung trước khi ghép tiếp các bit số liệu của bốn luồng nhánh.

Bộ ghép phải sắp xếp các bit sát lại với nhau và còn phải hình thành các bit có độ rộng bé hơn để trong một chu kỳ ghép TGH ngoài xung đồng bộ và các bit phụ khác phải chứa hết các bit của bốn luồng nhánh. Vì vậy tốc độ bit luồng ra luôn luôn lớn hơn tốc độ bit tổng của bốn luồng vào. Thời hạn của chu kỳ ghép TGH phụ thuộc vào cấp ghép.

Trong quá trình ghép xen bit có thể xảy ra trường hợp trượt bit. Nguyên nhân của hiện tượng này là do đồng hồ tách từ luồng vào có tần số khác với tần số của đồng hồ nội (hình 2.7).

Nếu tần số đồng hồ nội tại bé hơn tần số xung định thời chứa trong luồng vào thì một bit trong bộ nhớ đàn hồi được đọc hai lần, nhưng lần sau là đọc không nên giảm tốc độ bit đầu ra. Ngược lại, nếu tần số đồng hồ nội tại lớn hơn tần số xung định thời chứa trong luồng vào thì một số bit được đọc thêm nên làm tăng tốc độ bit của luồng ra. Tăng thêm hoặc giảm số bit đầu ra bộ nhớ đệm có quan hệ đến trượt. Trong thực tế có hai dạng trượt, đó là trượt điều khiển được và trượt không điều khiển được. Trượt điều khiển được có nghĩa là điều khiển được phạm vi tăng hoặc giảm số bit, chẳng hạn trượt một octet hoặc một khung. Trượt không điều khiển được là do lệch định thời và do đó không điều khiển được phạm vi tăng hoặc giảm số bit. Nếu phạm vi lệch tần số giữa đồng hồ nội tại và tần số luồng bit vào duy trì ở phạm vi 10^{-9} và tần số lấy mẫu bằng 8 kHz thì trượt có thể xảy ra sau mỗi quãng thời gian là 34 giờ. Tăng thêm dung lượng bộ nhớ đàn hồi sẽ hạn chế trượt không điều khiển được nhờ chuyển thời điểm trượt đến khoảng giữa hai khối số liệu. Biện pháp quan trọng để hạn chế trượt là ổn định tần số bộ tạo xung của các nút trong mạng thông tin PDH.



- a. Tần số đồng hồ nội tại lớn hơn tần số luồng vào
- b. Tần số đồng hồ nội tại nhỏ hơn tần số luồng vào

Hình 2.7- Hiện tượng trượt bit

*Kỹ thuật chèn trong PDH

-Khái niệm

Từ hình 2.7b biết được trong trường hợp tần số (nghịch đảo của chu kỳ) đồng hồ nội của bộ ghép nhỏ hơn tần số của luồng nhánh thì một số bit tin bị đánh mất tại đầu ra (do gần trùng thời điểm xuất hiện với xung đọc trước). Vì vậy để bảo toàn thông tin của luồng nhánh, cần tái tạo các bit bị mất này của luồng bit đầu ra bộ ghép và ghép chúng vào một vị trí đã quy định trong khung. Hoạt động như vậy gọi là chèn âm.

Trái lại, trong trường hợp tần số đồng hồ nội của bộ ghép lớn hơn tần số luồng nhánh như hình 2.7a thì một số lần đọc không làm giảm tốc độ bit luồng ra. Để đảm bảo tốc độ bit định mức, cần bổ sung một số bit không mang tin và ghép vào vị trí đã quy định trong khung. Như vậy gọi là chèn dương.

- chèn dương

Bộ ghép kênh PDH phải nhận biết được thời điểm có xung đọc nhưng không có xung đầu ra bộ nhớ đàn hồi, đồng thời phải đếm được số bit không mang tin cần bổ sung vào luồng ra bộ nhớ này trong một đơn vị thời gian. Yêu cầu thứ nhất được thực hiện nhờ khối so pha và yêu cầu thứ hai do bộ đếm đảm nhiệm.

Đầu vào khối so pha có cả dãy bit điều khiển ghi được tách ra từ luồng bit thu và dãy bit điều khiển đọc lấy từ đồng hồ nội (xem hình 2.5). Khối so pha theo dõi mức độ lệch pha (lệch thời gian) giữa dãy bit ghi và dãy bit đọc và nhận biết quy luật biến thiên này của lệch pha để xác nhận thời điểm thiếu bit trong luồng ra bộ nhớ đàn hồi. Từ hình 2.7b cho biết lệch pha giữa hai dãy bit ghi và đọc giảm dần từ giá trị cực đại đến giá trị cực tiểu và sau thời điểm dịch pha cực tiểu đúng một chu kỳ của dãy bit đọc sẽ xuất hiện thời điểm chèn dương. Tại thời điểm đó đầu ra khối so pha có một xung dương đưa tới khối điều khiển chèn, khối này phát lệnh điều khiển chèn dương. Nhận được lệnh chèn dương, khối

ghép xen bit chèn một bit không mang tin vào vị trí quy định của khung sau. Còn nếu không chèn dương thì vị trí bit chèn dương là bit tin.

Lệnh điều khiển chèn dương hoặc không chèn cũng chính là thông báo chuyển tới phía thu. Nhận được thông báo này, máy thu xóa bit chèn dương trước khi giải mã. Lệnh điều khiển chèn dương trong khung chỉ sử dụng chèn dương là 111 được ghép vào khung hiện tại. Đối với khung sử dụng chèn dương và chèn âm thì lệnh điều khiển chèn dương là 111 111. Trong đó, ba bit 111 trước được ghép vào khung hiện tại và ba bit 111 sau ghép vào khung tiếp theo.

-Chèn âm

Cũng như trường hợp chèn dương, bộ ghép kênh PDH phải nhận biết thời điểm mà một bit đọc tác động vào bộ nhớ đàn hồi lấy ra hai bit gần trùng nhau. Nếu không có giải pháp gì đặc biệt thì bit đọc thêm trong cặp bit này sẽ bị mất và do đó mất thông tin. Vì vậy mỗi lần đọc thêm là một lần xảy ra chèn âm. Khó so pha căn cứ vào lệch pha giữa dây bit ghi và dây bit đọc để biết được thời điểm chèn âm. Từ hình 2.7b biết được lệch pha tăng dần từ giá trị cực tiểu đến giá trị cực đại. Tại thời điểm lệch pha đạt giá trị cực đại, một xung âm xuất hiện tại đầu ra khỏi so pha, đi tới khối điều khiển chèn và khối này phát lệnh chèn âm. Nhận được lệnh này, khối ghép xen bit ghép một bit mang thông tin của bit đọc ra sau (0 hoặc 1) vào vị trí đã quy định trong khung tiếp theo. Máy thu nhận được thông báo chèn âm, tiến hành tách bit chèn âm để xử lý như các bit thông tin khác. Lệnh điều khiển chèn âm gồm 000 000. Trong đó ba bit 000 trước được ghép vào khung hiện tại và ba bit 000 sau ghép vào khung tiếp theo.

-Không chèn

Đối với khung chỉ sử dụng chèn dương, khi không chèn thì các bit điều khiển chèn là 000 được ghép vào khung hiện tại; trong trường hợp này các bit chèn là các bit tin lấy từ các luồng nhánh. Đối với khung sử dụng chèn dương và chèn âm thì lệnh điều khiển không chèn là 111000, trong đó ba bit 111 ghép vào khung hiện tại và ba bit 000 ghép vào khung tiếp theo. Nhận được lệnh không chèn, bộ ghép cài đặt bit chèn dương là bit tin và bit chèn âm là bit không mang tin.

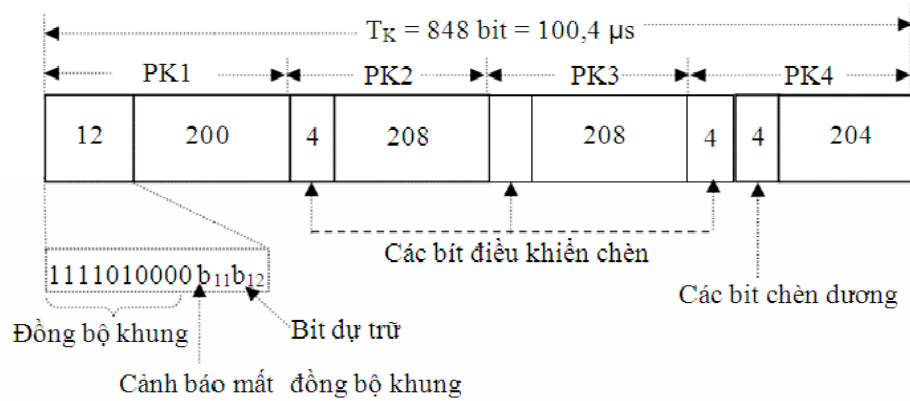
c.Cấu trúc khung PDH điển hình

*Cấu trúc khung bộ ghép 2/8

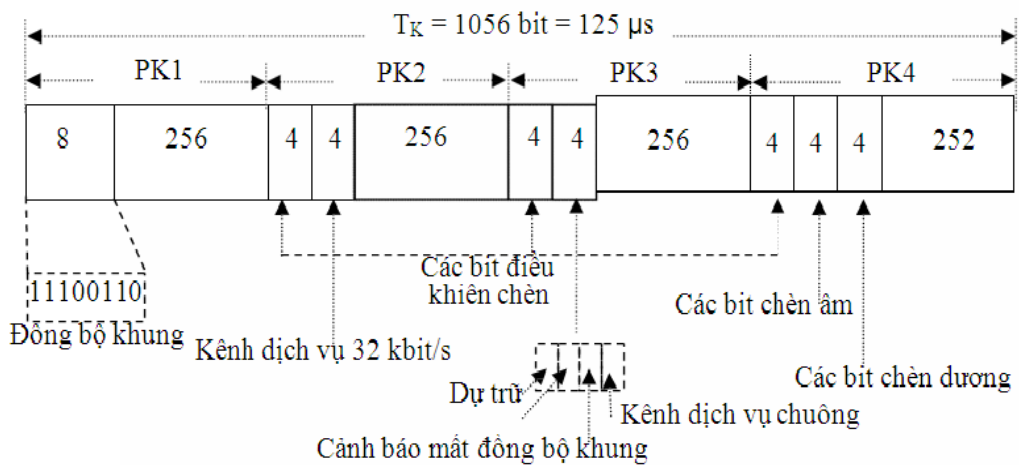
Bộ ghép này ghép bốn luồng nhánh 2048 kbit/s \pm 50 ppm thành luồng số mức 2 có tốc độ bit 8448 kbit/s \pm 30ppm. Cấu trúc khung trong trường hợp chỉ sử dụng chèn dương như hình 2.8

Cấu trúc khung bộ ghép 2/8 khi sử dụng chèn dương, chèn âm và không chèn như hình 2.9

Trong khung ghép các bit kênh nghiệp vụ 32 kbit/s kết nối giữa hai bộ ghép đầu cuối là kết quả của điều chế delta thích ứng (ADMo). Bit thứ tư trong phân khung 3 ghép bit gọi chuông của kênh dịch vụ. Bốn bit đầu tiên của các PK2, 3, 4 ghép các bit điều khiển chèn. Bit thứ 5 đến bit thứ 8 của phân khung 4 ghép bốn bit chèn âm. Bit thứ 9 đến bit thứ 12 của phân khung 4 ghép bốn bit chèn dương.



Hình 2.8- Cấu trúc khung bộ ghép 2/8 sử dụng chèn dương và không chèn



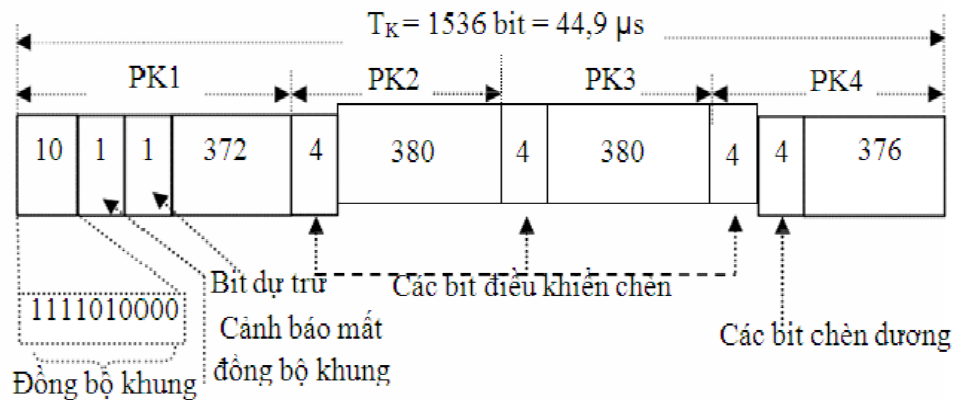
Hình 2.9- Cấu trúc khung bộ ghép 2/8 khi sử dụng chèn dương, chèn âm và không chèn

***Cấu trúc khung bộ ghép 8/34**

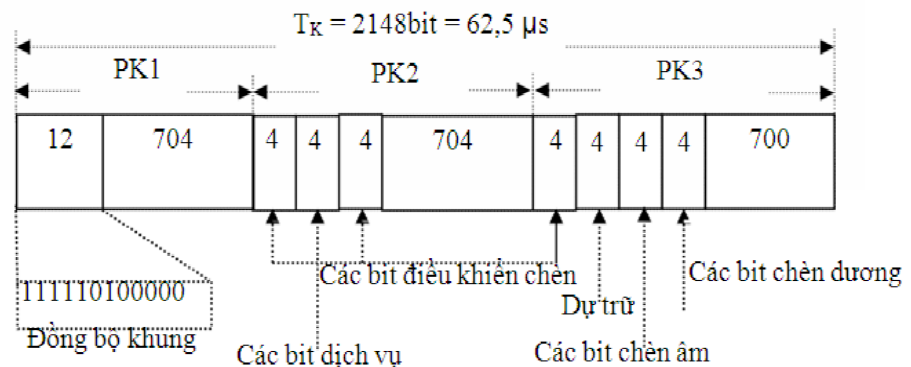
Bộ ghép 8/34 có hai kiểu cấu trúc khung. Kiểu cấu trúc khung thứ nhất sử dụng chèn dương và không chèn. Kiểu cấu trúc khung thứ hai sử dụng chèn dương, chèn âm và không chèn. Bộ ghép này ghép bốn luồng nhánh $8448 \text{ kbit/s} \pm 30 \text{ ppm}$ thành luồng mức ba $34368 \text{ kbit/s} \pm 20 \text{ ppm}$. Cấu trúc khung khi sử dụng chèn dương và không chèn như hình 2.10.

Tổng số bit trong khung bằng 1536 bit và được chia làm 4 phân khung. Các

bit điều khiển chèn ghép vào đầu các phân khung thứ hai, thứ ba và thứ tư của khung hiện tại. Các bit chèn dương ghép vào vị trí bit thứ 5 và bit thứ 8 của PK4. Lệnh điều khiển chèn dương của mỗi luồng nhánh gồm 3 bit 111 và không chèn là 000. Luồng nào có yêu cầu chèn dương thì chèn một bit không mang tin vào vị trí bit dành riêng cho mình tại vị trí bit thứ 5 ÷ 8 trong PK4. Khi không chèn thì bit chèn được thay bằng bit thông tin lấy từ luồng nhánh ấy.



Hình 2.10- Cấu trúc khung bộ ghép 8/34 sử dụng chèn dương



Hình 2.11- Cấu trúc khung bộ ghép 8/34 khi sử dụng chèn dương, chèn âm và không chèn

Khung bao gồm 2148 bit, có thời hạn 62,5 μ s và được chia làm 3 phân khung. Số bit trong mỗi phân khung là 716. Hệ thống được thiết kế để ghép xen bit 4 luồng nhánh vào các vị trí bit 13 đến 716 trong phân khung 1 và 2 và vị trí bit 17 đến 716 trong phân khung 3. Từ mã đồng bộ khung 11110100000 (12 bit) chiếm vị trí bit 1 đến 12 của phân khung 1. Các bit điều khiển chèn và các bit dịch vụ chiếm vị trí các bit 1 đến 4, 9 đến 12 trong phân khung 2 và 1 đến 4 trong phân khung 3. Chèn dương được chỉ thị bởi từ mã 111 trong hai khung liên tiếp.

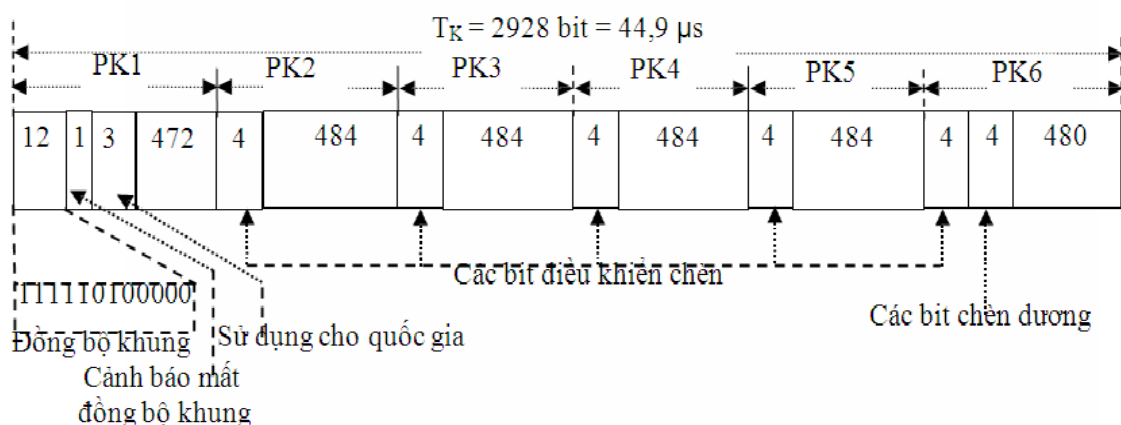
Trong khi đó chèn âm được chỉ thị bởi từ mã 000 trong hai khung liên tiếp. Chỉ thị không chèn gồm các bit 111 trong khung hiện tại và các bit 000 trong khung tiếp theo. Các bit 9 đến 12 trong phân khung 3 được sử dụng để chuyển tải các bit chèn âm. Các bit chèn dương chiếm vị trí bit 13 đến 16 của phân khung

3. Trong phân khung 2 có các bit 5 và 6 là các bit của kênh dịch vụ số ADMo 32 kbit/s, bit 7 chỉ thị cảnh báo tới bộ ghép đầu xa, bit 8 là tín hiệu rung chuông của kênh dịch vụ.

*Cấu trúc khung bộ ghép 34/140

Có hai loại cấu trúc khung: loại thứ nhất chỉ sử dụng chèn dương, loại thứ hai có cả chèn dương và chèn âm. Cấu trúc khung sử dụng chèn dương như hình 2.11.

Có hai phương pháp hình thành tốc độ bit mức 4. Phương pháp thứ nhất sử dụng 4 luồng 34368 kbit/s. Phương pháp thứ hai ghép trực tiếp 16 luồng 8448 kbit/s nhận được luồng mức bốn. Cả hai phương pháp đều sử dụng chèn dương. Cấu trúc khung của phương pháp ghép thứ nhất được thể hiện tại hình 2.12. Khung bao gồm 2928 bit, chia thành 6 phân khung 488 bit và thời hạn bằng 44,9 μ s. Trong phân khung 1, bit 1 đến 12 truyền từ mã đồng bộ khung 111110100000 (12 bit), bit 13 là bit cảnh báo truyền tới đầu xa (bằng 1 khi có cảnh báo, bằng 0 khi không có cảnh báo). Bit 14 đến 16 trong phân khung 1 sử dụng cho quốc gia và cài đặt bằng 1 khi truyền qua biên giới quốc gia. Trong các phân khung 2, 3, 4, 5, 6 là các bit điều khiển chèn. Khi có lệnh điều khiển chèn 11111 thì chèn một bit không mang tin vào vị trí các bit chèn dương trong khung sau. Khi không chèn thì truyền 00000 và bit chèn trong khung sau là bit tin. Các bit còn lại trong các phân khung là của bốn luồng nhánh ghép xen bit.



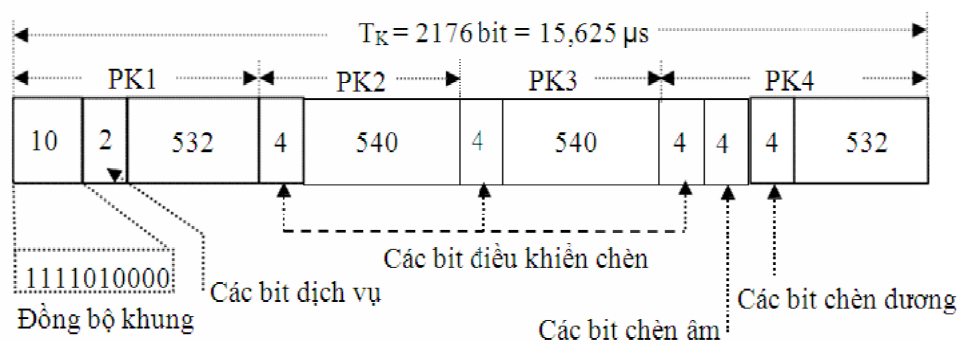
Hình 2.12- Cấu trúc khung bộ ghép 34/140 sử dụng chèn dương

Cấu trúc khung bộ ghép 34/140 khi sử dụng chèn dương và chèn âm như hình 2.12.

Cấu trúc khung này là của bộ ghép khi ghép 4 luồng mức 3 thành luồng mức 4 có tốc độ bit 139264 kbit/s \pm 15ppm. Khung có 2176 bit, thời hạn 15,625 μ s được

chia làm 4 phân khung 544 bit. Trong PK1, bit 1 đến bit 10 dành cho từ mã đồng bộ khung 1111010000, bit 11 kênh dịch vụ 32 kbit/s điều chế Delta thích ứng (ADMo), bit 12 sử dụng rung chuông cho kênh dịch vụ.

Trong PK2, 3, 4, bit 1 đến bit 4 sử dụng cho điều khiển chèn. Khi chèn dương cấu trúc điều khiển chèn 111 được truyền trong hai khung liên tiếp. Trái lại, khi chèn âm thì các bit điều khiển chèn là 000 truyền trong hai khung liên tiếp. Khi không chèn, các bit điều khiển chèn 111 truyền trong khung hiện tại và 000 truyền trong khung sau. Trong PK4, các bit 5 đến 8 là các bit chèn âm mang tin khi chèn và không mang tin khi không chèn; các bit 9 đến 12 mang tin khi không chèn dương và không mang tin khi có chèn dương. Các bit còn lại trong khung là của 4 luồng nhánh ghép xen bit.



Hình 2.13- Cấu trúc khung bộ ghép 34 /140 sử dụng chèn dương, chèn âm và không chèn

2.3.GHÉP KÊNH SDH

a.Các tiêu chuẩn ghép kênh SDH

*Tốc độ bit của SDH

Mạng SDH là mạng đồng bộ, trong đó mỗi phần tử mạng sử dụng tín hiệu đồng bộ được cung cấp từ một nguồn đồng hồ chuẩn quốc gia. Theo khuyến nghị G.707/Y.1322 thì tốc độ bit phân cấp SDH có 6 mức. Mức 0 có tốc độ bit là 51, 84 Mbit/s. Mức 1 có tốc độ bit là 155,52 Mbit/s. Tốc độ bit các mức cao là bội số nguyên của tốc độ bit mức 1. Sáu mức tốc độ bit bao gồm:

- STM-0 = 51,840 Mbit/s
- STM-1 = 155,520 Mbit/s
- STM- 4 = 622,08 Mbit/s
- STM- 16 = 2048,32 Mbit/s
- STM- 64 = 9953,28 Mbit/s
- STM- 256 = 39813,120 Mbit/s

Các luồng nhánh PDH đầu vào thiết bị ghép SDH được ITU-T chấp nhận gồm có:

- Theo tiêu chuẩn châu Âu: 2,048 Mbit/s; 8,448 Mbit/s; 34,368 Mbit/s và 139,264 Mbit/s.
- Theo tiêu chuẩn Bắc Mỹ: 1,544 Mbit/s; 6,312 Mbit/s và 44,376 Mbit/s.

***Quy định về contơ ảo (VC)**

Tín hiệu luồng nhánh PDH đưa đến thiết bị ghép SDH trong khoảng thời gian 125 μ s được chứa trong một hộp có dung lượng nhất định và gắn nhãn chỉ rõ trong hộp chứa loại tín hiệu luồng nhánh nào, hộp như vậy gọi là contơ ảo. Có hai loại contơ ảo: contơ ảo mức thấp VC-11, VC-12, VC-2 và contơ ảo mức cao VC-3, VC-4. Ngoài các contơ ảo, khuyến nghị G.707/Y.1322 còn quy định các loại contơ ảo kết chuỗi như: VC-4-4c, VC-4-16c, VC-4-64c và VC-4-256c. Tốc độ bit tổng và tốc độ bit tải trọng của các contơ ảo đơn và kết chuỗi được liệt kê như bảng 2.

Bảng 2.1- Dung lượng các VC-n

Loại VC-n	Tốc độ bit tổng	Tốc độ bit của tải trọng
VC-11	1664	160
VC-12	2240	217
VC-2	6848	6784
VC-3	48960	48384
VC-4	15033	149760
VC-4-4c	601344	599040
VC-4-16c	2405376	239616
VC-4-64c	9621504	958464
VC-4-256c	38486016	38338560

***Quy định về đường, tuyến và đoạn**

Khi tìm hiểu thiết bị cũng như cấu trúc và hoạt động của mạng SDH có liên quan đến khái niệm về đường, tuyến và đoạn như biểu thị trên hình 2.14, vì vậy trong mục này trình bày các quy định đó.

-Đoạn (section)

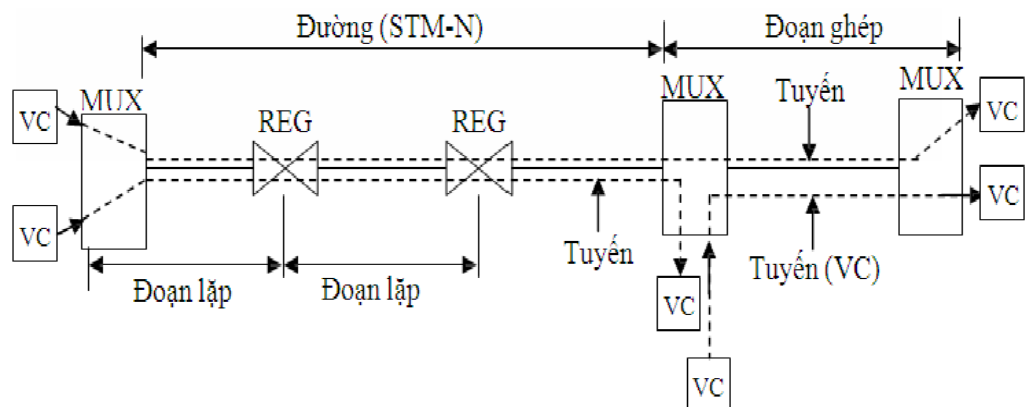
Có hai loại đoạn, đó là đoạn ghép và đoạn lập. Đoạn ghép là môi trường truyền dẫn giữa hai trạm ghép kênh kế tiếp nhau, trong đó một trạm tạo ra tín hiệu

STM-N và trạm kia kết cuối tín hiệu STM-N này. Đoạn lặt là bộ phận truyền dẫn giữa hai trạm lặt kế tiếp nhau, hoặc giữa trạm lặt và trạm ghép kênh kế tiếp.

-Tuyến (Path)

Tuyến là bộ phận truyền dẫn được tính từ điểm nhập vào một tín hiệu được hình thành bởi contenơ ảo (VC) đến điểm tách ra chính tín hiệu ấy. Có hai loại tuyến, đó là tuyến mức thấp liên quan đến tín hiệu VC-11, VC-12, VC-2 và tuyến mức cao liên quan đến tín hiệu VC-3 và VC-4.

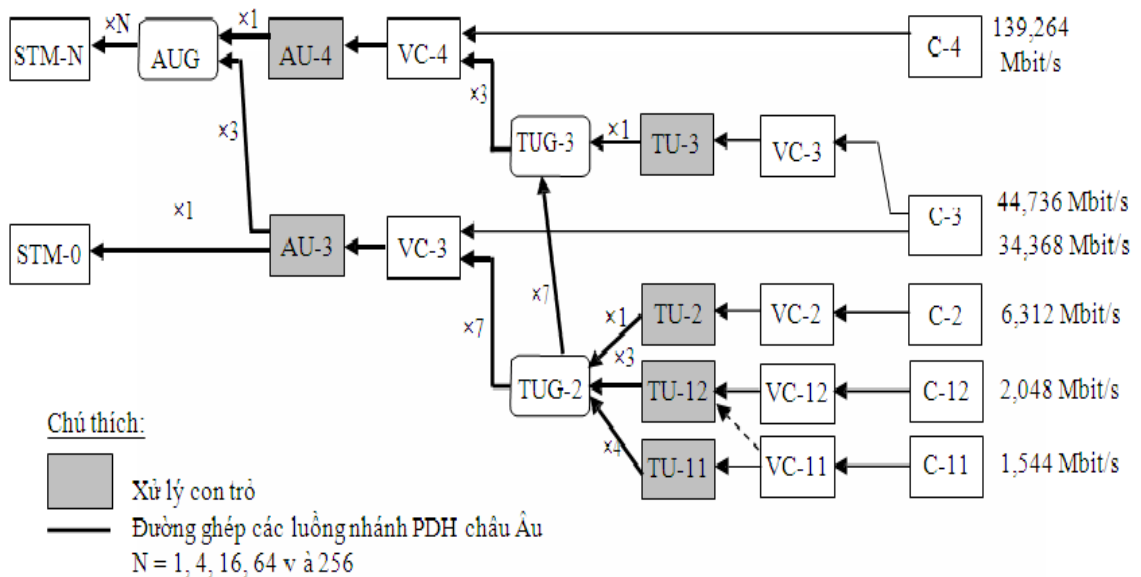
-Đường (Line) là tập hợp của tất cả các tuyến của hệ thống để truyền dẫn thông suốt tín hiệu STM-N.



Hình 2.14- Mô hình xác định đường, đoạn và tuyến

b.Sơ đồ khối ghép các luồng PDH vào khung STM-N

*Sơ đồ khối bộ ghép kênh SDH



Hình 2.15- Sơ đồ khối thiết bị ghép kênh SDH

*Chức năng các khối

Đầu vào bộ ghép là các luồng nhánh PDH của châu Âu và Bắc Mỹ. Các khối của thiết bị ghép được phân thành các nhóm C-n, VC-n, TU-n, TUG-n, AU-n, AUG và STM-N. Chức năng của các khối trong các nhóm này là:

(1) C-n: contơ mức n ($n = 1, 2, 3, 4$).

Mức 1 của Bắc Mỹ ký hiệu C-11 và của châu Âu ký hiệu C-12. Các mức còn lại có một chữ số. C-n có chức năng sắp xếp luồng nhánh PDH tương ứng, thêm các byte không mang tin cho đủ số byte định mức của khung chuẩn C-n.

(2) VC-n: contơ ảo mức n.

VC-n có chức năng sắp xếp tín hiệu C-n, chèn thêm bit để chuyển luồng vào cận đồng bộ thành luồng ra đồng bộ, bổ sung các byte mào đầu tuyến (VC-n POH).

(3) TU-n: con trỏ khối nhánh mức n ($n = 11, 12$ và 3).

Con trỏ khối nhánh có chức năng đồng chỉnh tốc độ bit và tốc độ khung tín hiệu ghép VC- n mức thấp cho phù hợp với tốc độ bit cũng như tốc độ khung của tín hiệu VC-n mức cao hơn.

(4) TUG-n: nhóm khối nhánh mức n ($n = 2, 3$)

Nhóm khối nhánh ghép xen byte các tín hiệu TU-n mức thấp thành khung chuẩn TUG-2 hoặc ghép các tín hiệu TUG-2 thành khung chuẩn TUG-3. Cũng có thể sắp xếp tín hiệu TU-3 thành khung TUG-3.

(5) AU-n: con trỏ khối quản lý mức n ($n = 3, 4$).

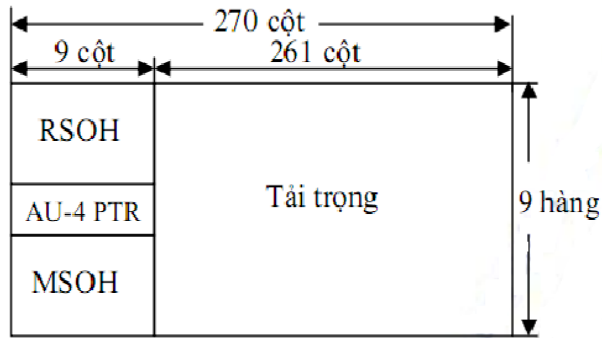
Con trỏ khối quản lý đồng chỉnh tốc độ bit và tốc độ khung của tín hiệu ghép VC-3 hoặc VC-4 cho phù hợp với tốc độ bit và tốc độ khung của tín hiệu AUG.

(6) STM-N: môđun truyền dẫn đồng bộ mức N ($N = 1, 4, 16, 64$ và 256).

STM-N ghép xen byte N tín hiệu AUG, mào đầu đoạn và con trỏ khối quản lý AU-n thành khung STM-N.

c. Quá trình ghép các luồng nhánh PDH vào khung STM-1

Trong SDH, khung của tất cả các mức ghép đều có 9 hàng và thời hạn là 125 μ s, số cột nhiều hay ít là phụ thuộc vào dung lượng byte trong khung nhiều hay ít



Hình 2.16- Cấu trúc khung STM-1

Khung STM-1 có 9 hàng \times 270 cột. Khái niệm cột đồng nhất với khái niệm byte (8 bit). Khung bao gồm 4 phần: mào đầu đoạn lặp (RSOH) chiếm 3 hàng và 9 cột, mào đầu đoạn ghép (MSOH) chiếm 5 hàng và 9 cột. Con trỏ AU-4, ký hiệu là AU-4 PTR ghép vào hàng 4, cột 1 đến cột 9. Phần tải trọng dành để ghép tín hiệu VC-4 có 261 cột và 9 hàng.

Tổng số byte trong khung STM-1 = 270 byte \times 9 = 2430 byte.

Tốc độ bit truyền của khung STM-1: STM-1 = 8 bit / byte \times 2430 byte / khung \times 8.10^3 khung/s = 155,52 Mbit/s. Đây chính là tốc độ bit mức 1 của SDH.

Muốn tạo thành khung STM-1 có thể áp dụng một số phương pháp sau đây:

- (1) Ghép một luồng nhánh 139,264 Mbit/s;
- (2) Ghép 3 luồng nhánh 34,368 Mbit/s;
- (3) Ghép 63 luồng nhánh 2,048 Mbit/s;
- (4) Ghép 1 luồng nhánh 34,368 Mbit/s và 42 luồng nhánh 2,048 Mbit/s;
- (5) Ghép 2 luồng nhánh 34,368 Mbit/s và 21 luồng nhánh 2,048 Mbit/s.

*Sắp xếp các luồng nhánh 139,264 Mbit/s vào khung STM-1

- (1) Sắp xếp luồng nhánh 139,264 Mbit/s vào khung VC-4

Trước hết khối C-4 chuyển đổi mã ba mức của luồng nhánh thành mã hai mức và chuyển giao cho khối VC-4. Để có thể biến luồng nhánh cận đồng bộ thành luồng đồng bộ theo đồng hồ của thiết bị SDH, khối VC-4 cần tiến hành chèn âm. Cột thứ nhất của khung VC-4 ghép 9 byte VC-POH, còn lại 260 cột được chia thành 20 khối, mỗi khối 13 byte như biểu thị trên hình 2.18.

Mỗi hàng của khung VC-4 có 260 byte như hình 2.18b, ghép các loại bit như sau:

130 bit đệm không mang tin (R); 10 bit mào đầu (O); 5 bit điều khiển chèn (C); 1 bit chèn S; và (241 byte + 6 bit) tin I.

Số lượng byte I mà luồng nhánh 139,264 Mbit/s cung cấp cho khung VC-4 trong thời hạn 125 μ s được xác định như sau:

$$B_{E4} = 139264 \cdot 10^3 \text{ bit} : 8 \text{ bit} : 8 \cdot 10^3 = 2176 \text{ byte}$$

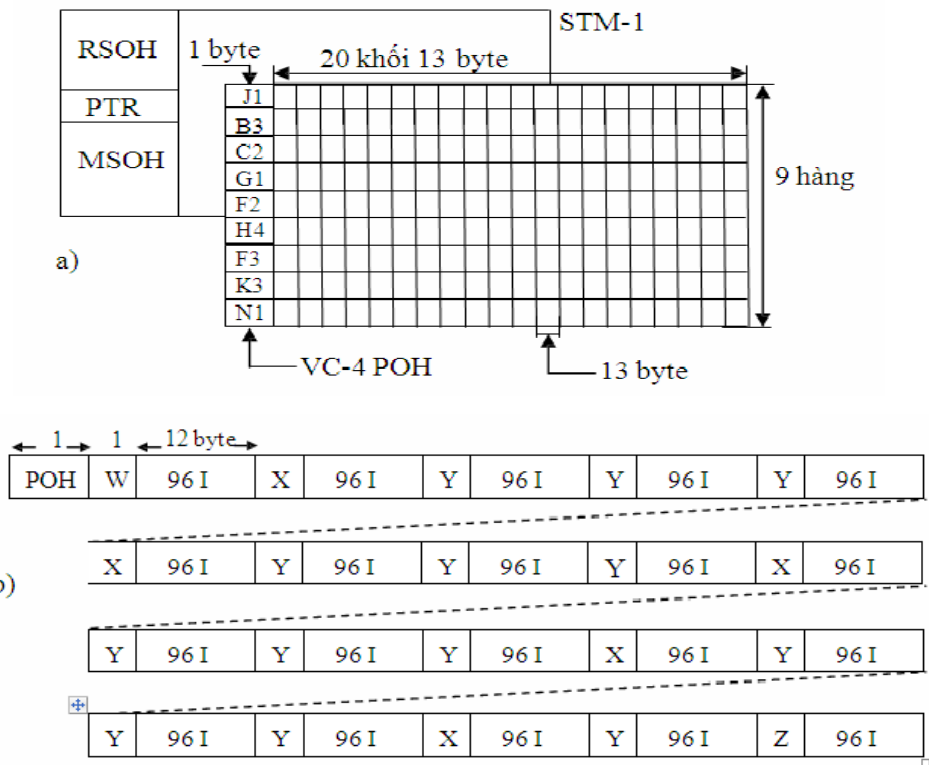
Số byte tin I đã sắp xếp cố định trong khung VC-4 là:

$$B_0 = (241 \text{ byte} + 6 \text{ bit}) \times 9 = 2169 \text{ byte} + 6 \text{ byte} + 6 \text{ bit} = 2175 \text{ byte} + 6 \text{ bit}.$$

So sánh các biểu thức (2.3) và (2.4) thấy rằng luồng nhánh E4 cung cấp cho khung VC-4 nhiều hơn 2 bit I so với số lượng bit I ghép cố định trong khung này. Vì vậy phải tiến hành chèn bit và đây là chèn âm. 2 bit chèn âm này được chèn vào 2 hàng của khung VC-4. Hàng nào cần chèn thì lệnh điều khiển chèn âm được cài đặt trong 5 bit điều khiển CCCC = 11111 và bit chèn S của của dòng đó trong khung sau là bit tin I. Dòng nào không chèn thì có lệnh điều khiển CCCC = 00000 và bit S là bit độn không mang tin.

(2) Ghép khung VC-4 vào khung STM-1

Sau khi đã sắp xếp khung VC-4 thì khung này được ghép vào phần tải trọng của khung STM-1 như hình 2.18a. Khối STM-1 ghép thêm các byte mào đầu SOH và các byte con trở AU-4 để hình thành khung STM-1 hoàn chỉnh.



Chú thích: I bit tin W = I I I I I I I I
O- mào đầu X = C R R R R R O O
C- điều khiển chèn Y = R R R R R R R R
S- bit chèn Z = I I I I I S R
R- bit độn

Hình 2.17- Sắp xếp luồng nhánh 139,264 Mbit/s vào VC-4

*Sắp xếp luồng nhánh 34,368 Mbit/s vào khung STM-1

(1) Sắp xếp luồng nhánh 34,368 Mbit/s vào khung VC- Quá trình sắp xếp được thể hiện tại hình 2.18.

Trước hết mỗi khối C-3 chuyển đổi tín hiệu xung ba mức 34,368 Mbit/s thành hai mức và chuyển giao cho khối VC-3. Khối VC-3 chuyển luồng nhánh cạnh đồng bộ 34,368 Mbit/s thành luồng đồng bộ bằng cách sử dụng chèn dương và chèn âm. Khung VC-3 có 85 cột × 9 hàng, trong đó cột đầu tiên là VC-3 POH có cấu trúc như VC-4 POH. Chia khung VC-3 thành 3 phân khung T1, T2 và T3, mỗi phân khung chiếm 3 hàng như hình 2.19a và được cụ thể hoá như hình 2.19b.

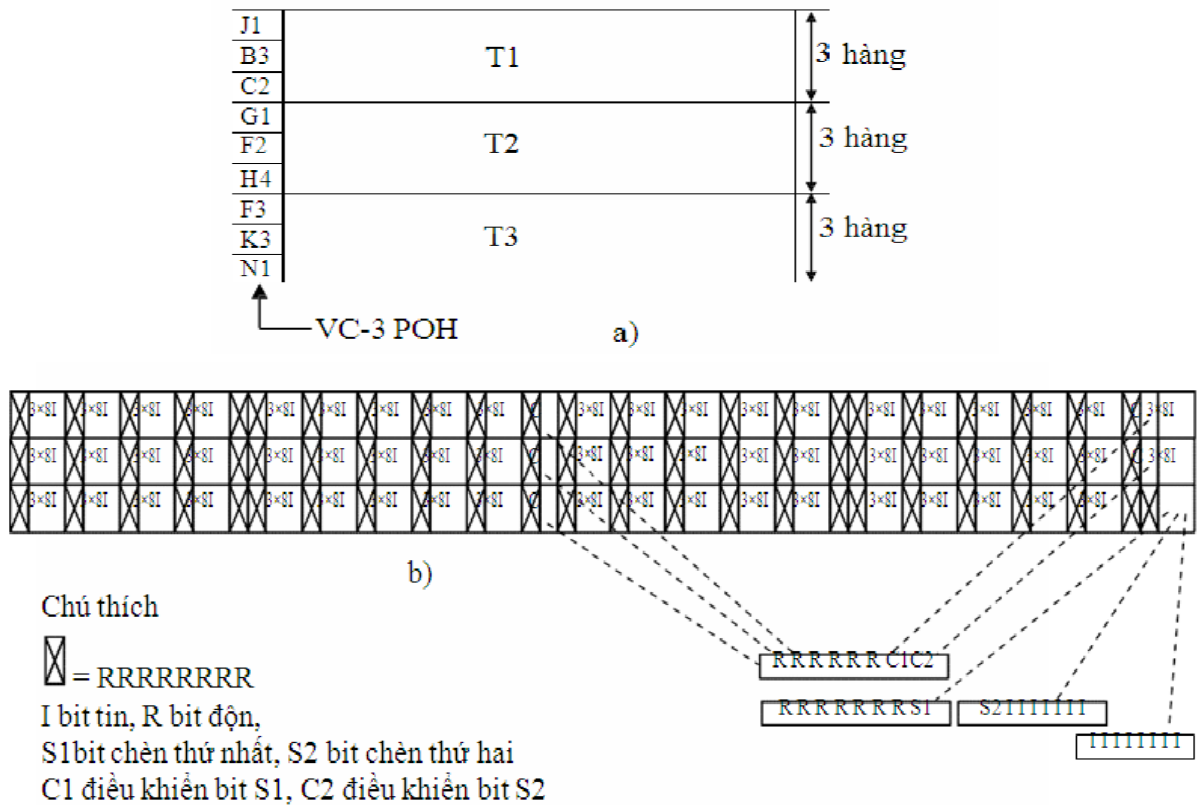
Trong mỗi phân khung có:

(71 byte + 5 bit) độn cố định R; 5 bit C1 và 5 bit C2; một bit S1 và một bit S2; (178 byte+ 7 bit) tin I.

Số byte khi tốc độ luồng nhánh E3 đạt định mức 34,368 Mbit/s cung cấp cho một phân khung là:

$$B_{E3} = 34368 \cdot 10^3 \text{ bit} : 8 : 8 \cdot 10^3 / 3 = 179 \text{ byte.}$$

Trong thời gian tốc độ luồng nhánh E3 đạt định mức thì S1 là bit độn, S2 là bit I và C1C1C1C1C1 = 00000, C2C2C2C2C2 = 00000.



Hình 2.18- Sắp xếp luồng nhánh 34,368 Mbit/s vào khung VC-

-Chèn âm

Khi tốc độ luồng nhánh tăng 30 ppm thì số bit tăng thêm trong mỗi phân khung là: $b_{Tăng} = 34368 \cdot 10^3 \text{ bit} \times 30 \cdot 10^{-6} / 8 \cdot 10^3 / 3 = 0,4 \text{ bit}$

Có nghĩa là cứ sau 5 phân khung tăng thêm 2 bit I. Khi đó có lệnh C1C1C1C1C1 = 11111

để chuyển bit chèn âm S1 của hai phân khung sau từ bit độn thành bit I và $C2C2C2C2C2 = 00000$ để các bit S2 giữ nguyên trạng thái bit I.

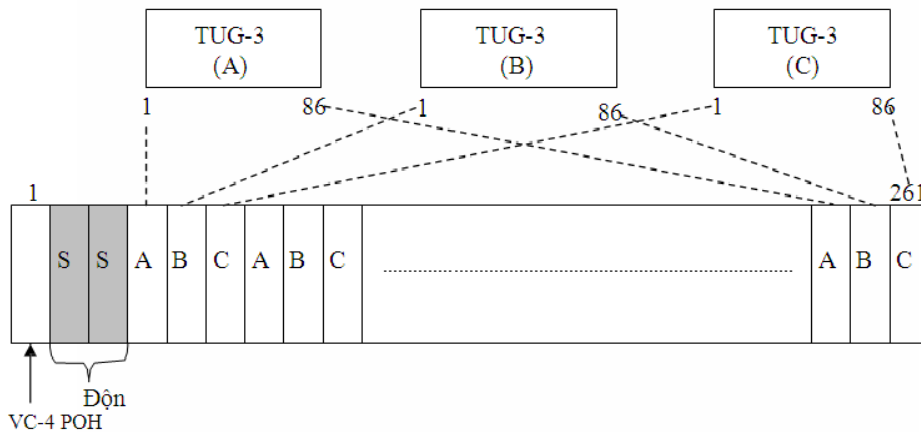
-Chèn dương

Chèn dương xảy ra trong trường hợp tốc độ bit của luồng nhánh giảm 30 ppm, nghĩa là trong mỗi phân khung giảm 0,4 bit và sau 5 phân khung giảm 2 bit. Khi đó có chỉ thị chèn $C1C1C1C1C1 = 00000$ để các bit S1 trong hai phân khung sau giữ nguyên trạng thái là các bit độn, còn $C2C2C2C2C2 = 11111$ để chuyển các bit I tại bit chèn dương S2 của 2 phân khung sau thành các bit độn.

(2) Ghép 3 khung TU-3 vào VC-4

Trình tự ghép 3 khung TUG-3 vào khung VC-4 như hình 2.19.

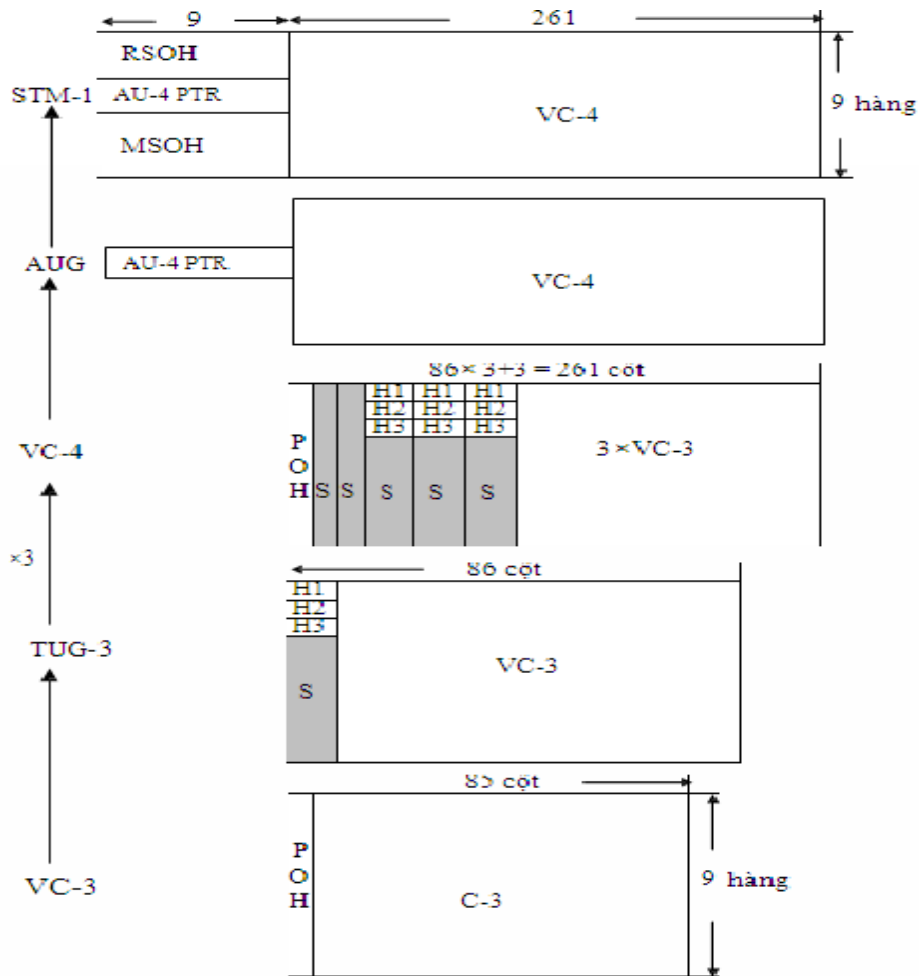
Khung TUG-3 có 86 cột và 3 TUG-3 có 258 cột. Trong khi đó, khung VC-4 có 261 cột. Vì vậy phải độn 18 byte cố định vào cột thứ hai và thứ 3 của khung VC-4. Từ cột thứ 4 đến cột thứ 261 dành để ghép 3 khung TUG-3. Quá trình ghép xen byte đã đặt các byte trong cùng một khung TUG-3 vào một cột của khung VC-4. Do đó tạo thành các cột A, B, C.



Hình 2.19- Ghép 3 khung TUG-3 vào khung VC-4

(3) Ghép 3 VC-3 vào khung STM-1

Trình tự ghép 3 khung VC-3 vào khung STM-1 như hình 2.20.



Hình 2.20- Ghép 3 VC-3 vào khung STM-1

Khung C-3 có 84 cột × 9 hàng. VC-3 bao gồm C-3 và VC-3 POH, vì vậy khung VC-3 có 85 cột × 9 hàng. Khối TU-3 ghép các byte H1 H2 H3 của TU-3 PTR vào đầu cột thứ nhất của khung TU-3. Khối TUG-3 độn 6 byte S tạo thành khung TUG-3 có 86 cột × 9 hàng. Ba khung TUG-3 ghép vào khung VC-4. Vì 3 khung TUG-3 chỉ có 258 cột, nên khối VC-4 độn thêm 18 byte S vào cột thứ hai và thứ ba, ghép 9 byte VC-4 POH tạo thành khung VC-4 có 261 cột × 9 dòng. Khung AU-4 và AUG giống nhau, gồm khung VC-4 và 9 byte AU-4 PTR. Cuối cùng, khung AUG ghép vào khung STM-1.

d. Vai trò và hoạt động của con trỏ trong SDH

*Vị trí, chức năng và cấu tạo của con trỏ

(1) Vị trí của con trỏ

-AU- 3 PTR và AU- 4 PTR

Hai loại con trỏ này liên quan đến khung AUG. Vì vậy 9 byte con trỏ AU-3 hoặc 9 byte con trỏ AU-4 ghép vào dòng thứ tư thuộc cột 1 đến cột 9 của khung AUG (hình 2.21).

-TU-3 PTR

Con trỏ TU-3 liên quan đến trường hợp ghép 3 luồng nhánh E3 vào khung VC-4. Vì vậy có 3 con trỏ TU-3. Ba byte TU-3 PTR đều ghép vào hàng 1, 2, 3 của khung VC-4. Nhưng TU-3 PTR thứ nhất ghép vào cột 4, TU-3 PTR thứ hai ghép vào cột 5 và TU-3 PTR thứ ba ghép vào cột 6 của khung VC-4.

-TU-12 PTR

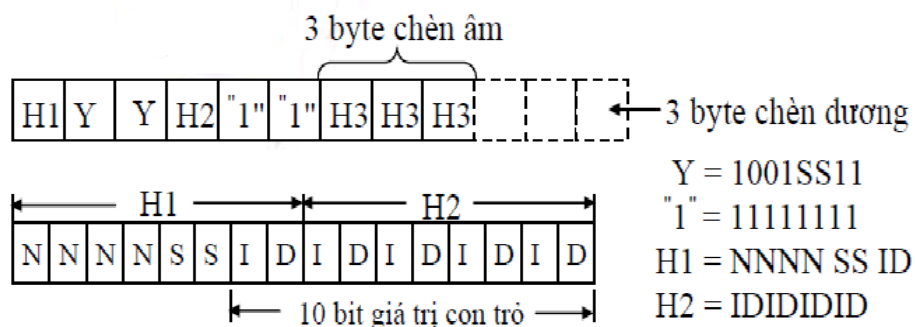
TU-12 PTR liên quan đến đa khung TU-12. Ba byte TU-12 PTR ghép vào đầu các khung 1, 2, 3 của đa khung TU-12.

(2) Chức năng của con trỏ

Có ba loại con trỏ: con trỏ khối quản lý AU-4, con trỏ khối nhánh mức cao TU-3, và con trỏ khối nhánh mức thấp TU-12. Con trỏ AU-4 được sử dụng để đồng chỉnh vị trí khung VC-3 hoặc VC-4 trong khung AUG thông qua việc chỉ thị địa chỉ byte J1 của VC-3 hoặc VC-4 trong khung AUG. Con trỏ TU-3 có chức năng đồng chỉnh vị trí các khung VC-3 trong khung VC-4 thông qua việc chỉ thị địa chỉ byte J1 của VC-3 trong khung VC-4. Con trỏ TU-12 có chức năng đồng chỉnh vị trí đa khung VC-12 trong đa khung TU-12 thông qua việc chỉ thị địa chỉ byte V5 của đa khung VC-12 trong đa khung TU-12.

(3) Cấu tạo của con trỏ

-Con trỏ AU-3, AU-4 và TU-3



Hình 2.21. Cấu tạo của con trỏ AU-3,AU-4

Chức năng của các byte AU-4 PTR: Y và "1" là các byte có cấu trúc cố định; H1, H2 và H3 là các byte đặc trưng cho hoạt động của con trỏ: 4 bit NNNN là cờ số liệu mới NDF, SS chỉ thị loại con trỏ (AU-3 PTR, AU-4 PTR và TU-3 PTR đều có SS = 10), 5 bit D đảo giá trị khi chèn âm và 5 bit I đảo giá trị khi chèn dương. Bình thường 3 byte H3 không mang thông tin, khi chèn âm các byte H3 bị xoá để ghép vào đó 3 byte tải trọng của các luồng nhánh. Ba byte liền sau H3 là vị trí chèn dương. Chèn âm và chèn dương sẽ được trình bày trong phần sau.

Con trỏ TU-3 chỉ có các byte H1, H2 và H3 giống H1, H2 và H3 của AU-3/AU-4 PTR.

-Con trỏ TU-12

Con trỏ TU-12 gồm các byte V1, V2 và V3 tương đương với H1, H2 và H3 của các con trỏ AU-3 và AU-4. Trong đó V3 là byte chèn âm. Byte 35 là byte chèn

ương.

-Cờ số liệu mới

Bit 1 đến bit 4 (N bit) trong con trỏ mang NDF, cho phép giá trị con trỏ thay đổi nếu sự thay đổi đó là do tải trọng thay đổi. Hoạt động bình thường được chỉ thị bởi từ mã 0110 trong 4 bit N. Cờ số liệu mới NDF được chỉ thị bởi đảo giá trị 4 bit N thành 1001. NDF được diễn giải là có khả năng khi có tối thiểu 3 bit phù hợp với mẫu 1001. NDF được diễn giải là không có khả năng khi có tối thiểu 3 bit phù hợp với mẫu 0110.

*Hoạt động của con
trỏ

(1)Mở đầu

Do tần số đồng hồ của hệ thống PDH không ổn định, dẫn đến tốc độ bit luồng nhánh PDH thay đổi. Vì vậy phải sử dụng chèn bit để hiệu chỉnh tốc độ bit của các luồng nhánh cho phù hợp với tốc độ bit của đồng hồ thiết bị SDH. Việc chèn bit là hoàn toàn tự động và không liên quan gì đến hoạt động của con trỏ. Tuy nhiên, tần số đồng hồ của các hệ thống SDH cũng không khớp nhau một cách lý tưởng. Do đó khi tạo khung tín hiệu mức cao từ các khung tín hiệu mức thấp hơn cần sử dụng chèn byte để hiệu chỉnh tốc độ bit và tốc độ khung của các tín hiệu đầu vào khối ghép. Hoạt động chèn được thực hiện dưới sự giám sát của con trỏ.

(2)Giá trị con trỏ

Byte đầu tiên (J1) của tín hiệu VC được đặt vào vị trí nào trong khung ghép là phụ thuộc vào thời điểm đến của nó và J1 cách con trỏ bao nhiêu nhóm byte thì giá trị con trỏ bằng bấy nhiêu. Khoảng cách đó được chỉ thị trong 10 bit giá trị con trỏ. Số giá trị có khả năng của mỗi con trỏ bằng $2^{10} = 1024$. Trong thực tế, phụ thuộc vào kích cỡ của khung ghép nên phạm vi chỉ thị của 10 bit giá trị con trỏ bé hơn số giá trị có khả năng. Số lượng giá trị thực tế của các khung ghép được xác định dựa vào số địa chỉ các nhóm byte trong khung ghép.

(3)Quy tắc tạo lập con trỏ

Khi hoạt động bình thường, con trỏ chỉ thị vị trí bắt đầu của VC-4 trong khung AUG, hoặc vị trí bắt đầu của VC-3 trong khung VC-4, hoặc vị trí bắt đầu của đa khung VC-12 trong đa khung TU-12. Tại thời điểm đó $NDF = 0110$.

Giá trị con trỏ chỉ có thể thay đổi theo các hoạt động dưới đây:

Nếu có yêu cầu chèn dương thì giá trị con trỏ hiện tại được truyền đi sau khi đã đảo các bit I và tiếp theo là chèn các byte không mang thông tin vào vị trí các byte chèn dương. Giá trị con trỏ trong khung tiếp theo tăng một đơn vị. Nếu giá trị

con trở trong khung trước khi chèn dương đạt cực đại thì giá trị con trở trong khung sau chèn dương bằng zero. Sau khi chèn dương giá trị con trở không được tăng hoặc giảm tối thiểu trong ba khung liên tiếp.

- Nếu có yêu cầu chèn âm thì giá trị con trở hiện tại được gửi đi sau khi đã đảo các bit D và tiếp theo là chèn các byte thông tin vào vị trí các byte chèn âm. Giá trị con trở trong khung sau chèn âm giảm một đơn vị. Nếu giá trị con trở trước khi chèn âm bằng zero thì con trở sau chèn âm cài đặt tới giá trị cực đại. Sau khung chèn âm, tối thiểu trong ba khung liên tiếp giá trị con trở không được thay đổi.

- Nếu sự đồng chỉnh VC-n thay đổi vì lý do khác với quy tắc tạo lập con trở thì giá trị mới của con trở được gửi đi và kèm theo NDF = 1001. NDF chỉ xuất hiện trong khung đầu tiên chứa giá trị mới của con trở.

(4)Diễn giải con trở tại phía thu

Tóm tắt quy tắc diễn giải con trở:

- Khi hoạt động bình thường, con trở chỉ thị điểm bắt đầu của VC-4 trong khung AUG, hoặc của khung VC-3 trong khung VC-4, hoặc của đa khung VC-12 trong đa khung TU-12.

- Sự thay đổi bất kỳ của giá trị hiện tại của con trở đều được bỏ qua, trừ trường hợp giá trị mới phù hợp thu được trong ba khung liên tiếp hoặc thông báo về nội dung theo quy tắc tạo lập con trở.

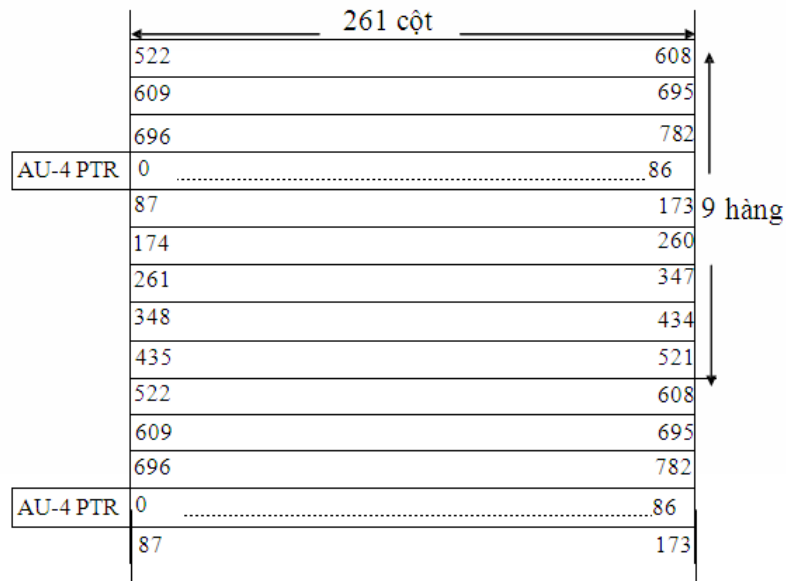
- Nếu đảo đa số các bit I của 10 bit giá trị con trở, đó là chỉ thị chèn dương. Giá trị con trở tiếp theo sẽ tăng một đơn vị.

- Nếu đa số các bit D của từ mã con trở đảo giá trị, đó là chỉ thị chèn âm. Giá trị con trở tiếp theo sẽ giảm một đơn vị.

- Nếu NDF được diễn giải là có khả năng thì giá trị con trở lúc đó sẽ được thay thế bởi một giá trị mới khác, trừ khi máy thu đang trong trạng thái mất con trở.

(5)Đánh địa chỉ các byte và các nhóm byte

- Đánh địa chỉ các nhóm byte trong khung AUG



Hình 2.22- Đánh địa chỉ các nhóm byte trong khung AUG

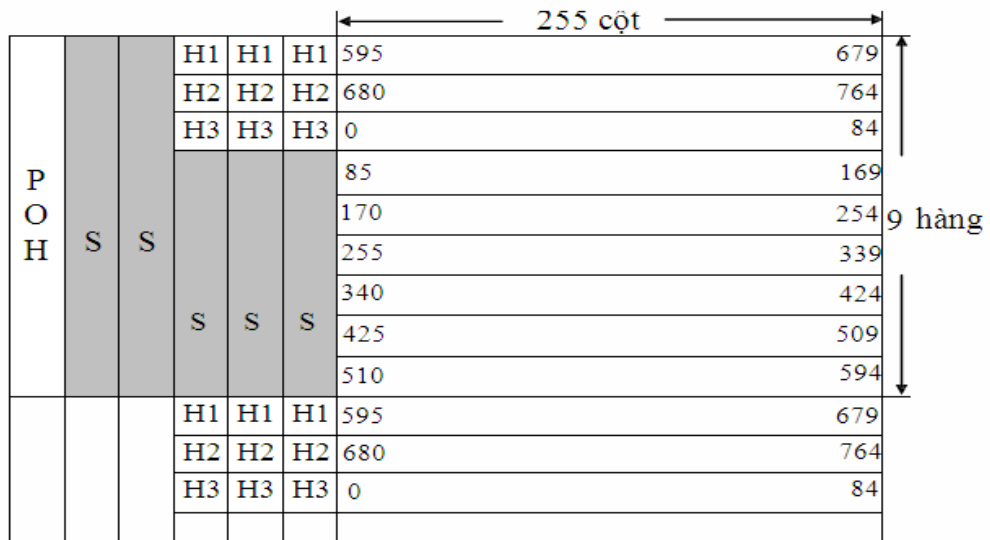
Tổng số nhóm byte trong khung AUG cần đánh

địa chỉ: $N_{DC} = 261 \text{ byte} \times 9 : 3 = 783$ nhóm.

Nhóm ba byte thứ nhất mang địa chỉ 0 đặt ngay sau H3 và nhóm ba byte cuối cùng mang

địa chỉ 782 đặt cuối hàng thứ ba của khung tiếp theo. Phạm vi chỉ thị của AU-4 PTR = $0 \div 782$.

- Đánh địa chỉ các nhóm byte trong khung VC-4



Hình 2.23- Đánh địa chỉ các nhóm byte trong khung VC-4

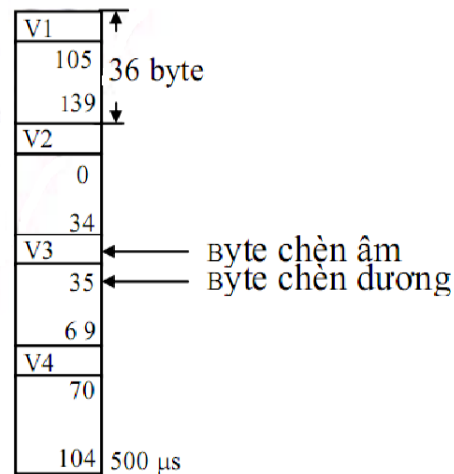
Tổng số nhóm byte trong khung VC-4 cần đánh

địa chỉ: $N_{DC} = 255 \times 9 : 3 = 765$ nhóm.

Nhóm ba byte thứ nhất mang địa chỉ 0 đặt ngay sau H3. Nhóm ba byte cuối cùng mang

địa chỉ 764 đặt cuối hàng thứ hai của khung VC-4 tiếp theo. Phạm vi chỉ thị của

$$\text{TU-3 PTR} = 0 \div 764.$$



Hình 2.24- Đánh địa chỉ các byte trong đa khung TU-12

Trong đa khung TU-12 có 140 byte dành để ghép đa khung VC-12. Mỗi byte mang một địa chỉ và được đánh số từ 0 đến 139. Byte mang địa chỉ 0 đặt ngay sau byte thứ hai của con trỏ TU-12, đó là V2 và byte cuối cùng mang địa chỉ 139 đặt cuối khung TU-12 thứ nhất (khung có byte con trỏ V1). Phạm vi chỉ thị của TU-12 PTR = $0 \div 139$.

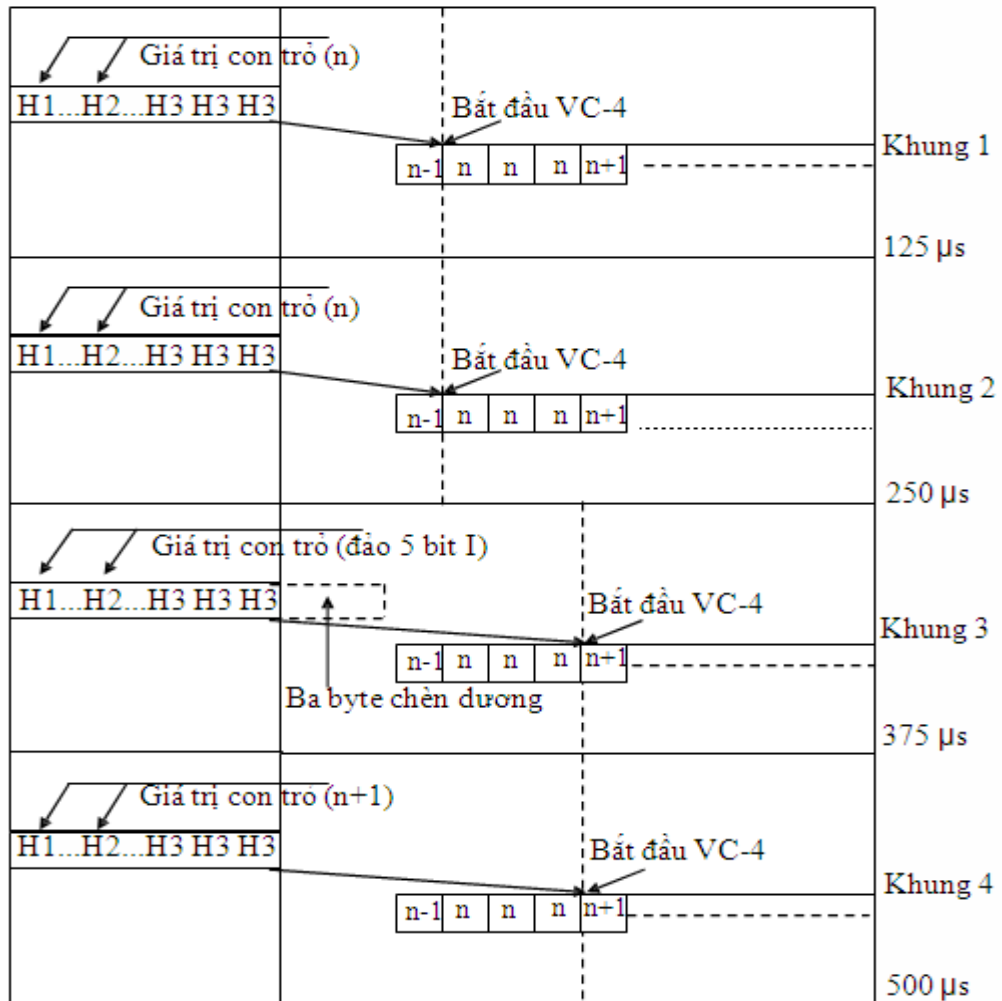
(6) Hoạt động của con trỏ AU-4 khi chèn dương

- Nguyên nhân

Khi tốc độ khung (số khung /s) của khung ghép AUG nhanh hơn tốc độ khung VC-4 thì khối AUG tiếp nhận không đủ số byte định mức từ khung VC-4. Vì vậy phải chèn thêm một số byte không mang tin vào khung AUG.

- Hoạt động

Theo khuyến nghị của ITU-T trong ba khung liên tiếp giá trị con trỏ không được thay đổi. Vì vậy xét một đa khung AUG như hình 2.25.



Hình 2. 25- Hoạt động của AU-4 PTR khi chèn dương

Trong khung thứ nhất không chèn dương nên byte đầu tiên của khung VC-4 (byte J1) ghép vào vị trí đầu nhóm byte n. Byte J1 của VC-4 cách H3 của con trỏ n nhóm byte, vì vậy giá trị của con trỏ AU-4 bằng n.

Trong khung thứ hai cũng không chèn dương nên hoàn toàn giống khung thứ nhất.

Trong khung thứ ba có chèn dương. Con trỏ đảo 5 bit I, ngay sau đó chèn 3 byte không mang tin vào sau H3, tức là chèn vào vị trí nhóm byte mang địa chỉ 0. Thông báo chèn dương (đảo 5 bit I) truyền đến phía thu để máy thu xóa các byte chèn dương. Do chèn 3 byte vào sau H3 nên các byte tải trọng của VC-4 dồn sang bên phải một nhóm byte. Bây giờ J1 của VC-4 được ghép vào vị trí đầu nhóm byte (n + 1).

Trong khung thứ tư không chèn dương nên J1 được đặt tại vị trí đầu nhóm byte (n+1) và do đó giá trị con trỏ bằng (n+1). Tóm lại sau khi chèn dương giá trị con trỏ tăng thêm 1.

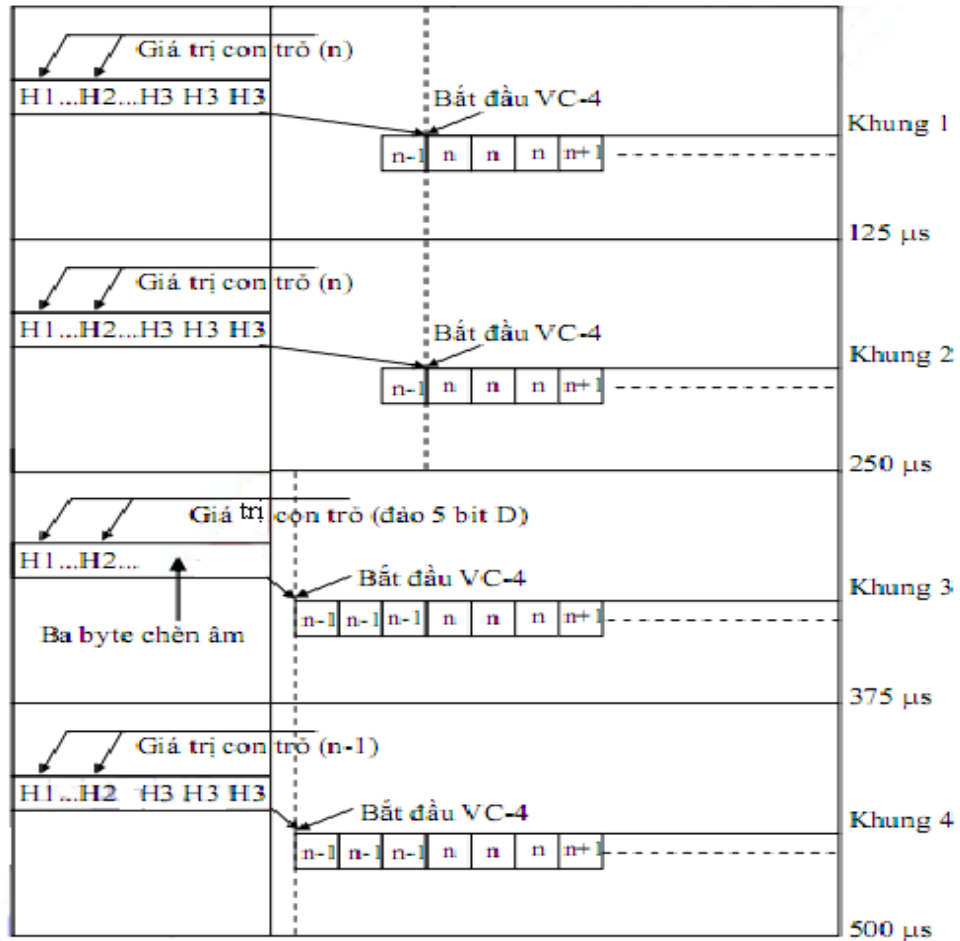
(7)Hoạt động của con trỏ AU-4 khi chèn âm

- Nguyên nhân

Trong trường hợp tốc độ khung ghép AUG chậm hơn tốc độ khung VC-4 thì khối AUG tiếp nhận các byte tải trọng VC-4 vượt số lượng byte định mức. Các byte vượt này sẽ không còn chỗ để ghép chúng nếu không có biện pháp gì đặc biệt. Để không làm mất thông tin, phải tiến hành xoá các byte H3 của con trỏ AU-4 và ghép vào đó ba byte tải trọng của khung VC-4. Đây chính là hoạt động chèn âm.

- Hoạt động

Tiến hành xét một đa khung AUG tại hình 2.26.



Hình 2.26- Hoạt động của AU-4 PTR khi chèn âm

Trong khung thứ nhất không chèn âm. J1 của VC-4 ghép vào đầu nhóm byte n, giá trị con trỏ bằng n.

Trong khung thứ hai cũng không chèn âm nên giá trị con trỏ vẫn bằng n. Trong khung thứ ba có chèn âm. Trước hết AU-4 PTR đảo 5 bit D và ngay sau đó xoá 3 byte H3 để ghép vào đó 3 byte tải trọng của VC-4. Thông tin đảo 5 bit D được truyền đến máy thu để máy thu tách 3 byte chèn âm xử lý như những byte tin khác. Vì 3 byte tải trọng ghép vào vị trí 3 byte H3 nên tải trọng đã lùi sang trái một nhóm byte. J1 của VC-4 ghép vào đầu nhóm byte (n-1).

Trong khung thứ tư không chèn âm nên J1 vẫn ghép vào đầu nhóm byte (n-1). Khoảng cách từ H3 đến J1 giảm một nhóm byte so với khung không chèn âm. Vì vậy giá trị con trỏ trong khung này bằng (n-1). Nghĩa là giá trị con trỏ AU-4 trong khung sau khung chèn âm giảm đi 1 và bằng (n-1).

(8) Hoạt động của con trỏ TU-3 khi chèn dương

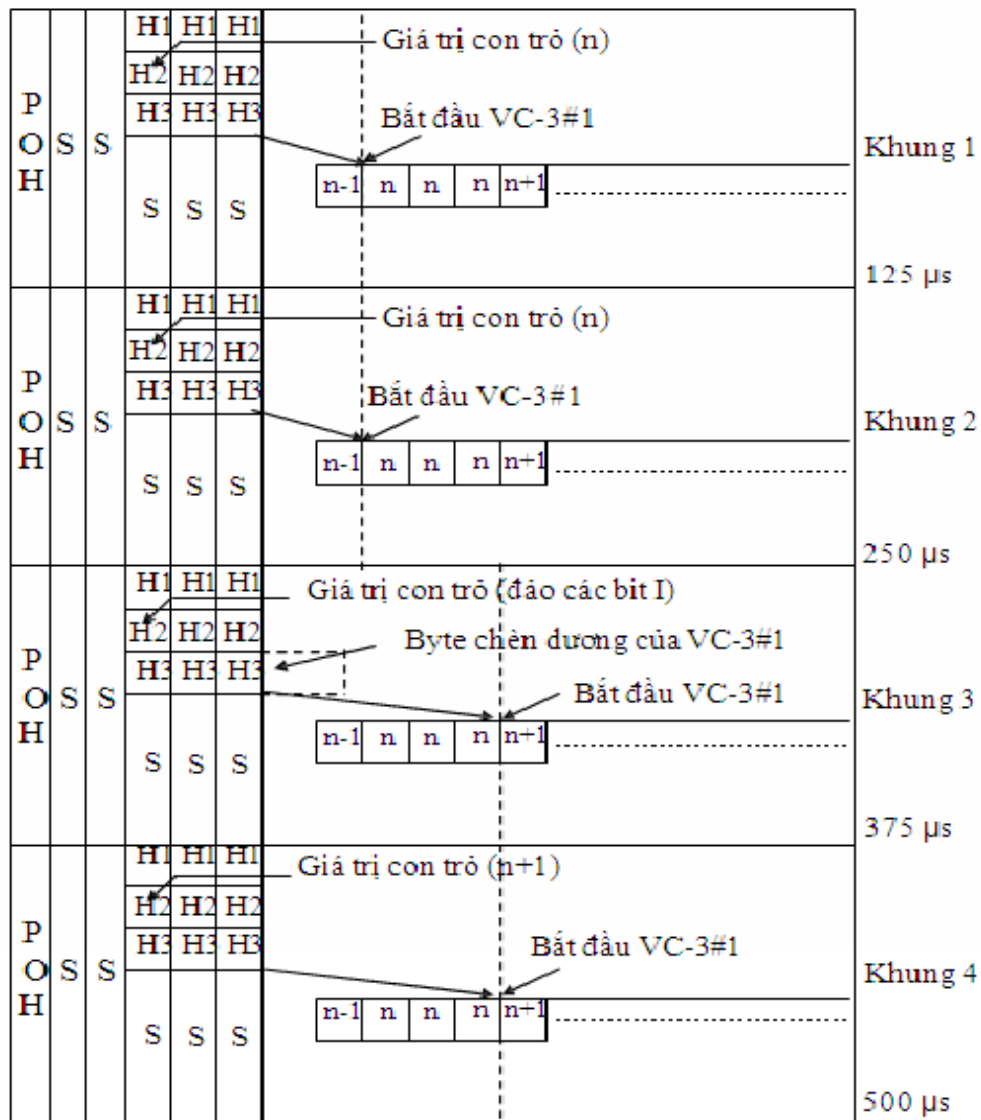
Con trỏ TU-3 liên quan đến trường hợp ghép 3 khung VC-3 vào khung VC-4. Do đó trong khung VC-4 có 3 con trỏ TU-3. Các con trỏ này hoạt động độc lập với nhau. VC-3 nào cần chèn thì con trỏ TU-3 giám sát VC-3 ấy hoạt động đồng chỉnh.

- Nguyên nhân

Trong trường hợp tốc độ khung VC-4 nhanh hơn tốc độ khung VC-3 thì khung VC-4 tiếp nhận các byte tải trọng của các khung VC-3 không đủ số lượng byte định mức. Vì vậy phải chèn thêm một số byte không mang tin vào khung VC-4. Đó chính là hoạt động chèn dương.

- Hoạt động

Xét một đa khung VC-4 như hình 2.27



Hình 2.27- Hoạt động của TU-3 PTR # 1 khi chèn dương

Giả thiết luồng nhánh VC-3 thứ nhất (ký hiệu VC-3 # 1) cần chèn.

Khung thứ nhất không có yêu cầu chèn dương. Byte J1 của khung VC-3 #1 ghép vào byte đầu tiên của nhóm byte n. Byte đầu tiên này của khung VC-3 #1 cách byte H3 của TU-3 PTR #1 n nhóm byte. Vì vậy giá trị con trỏ bằng n.

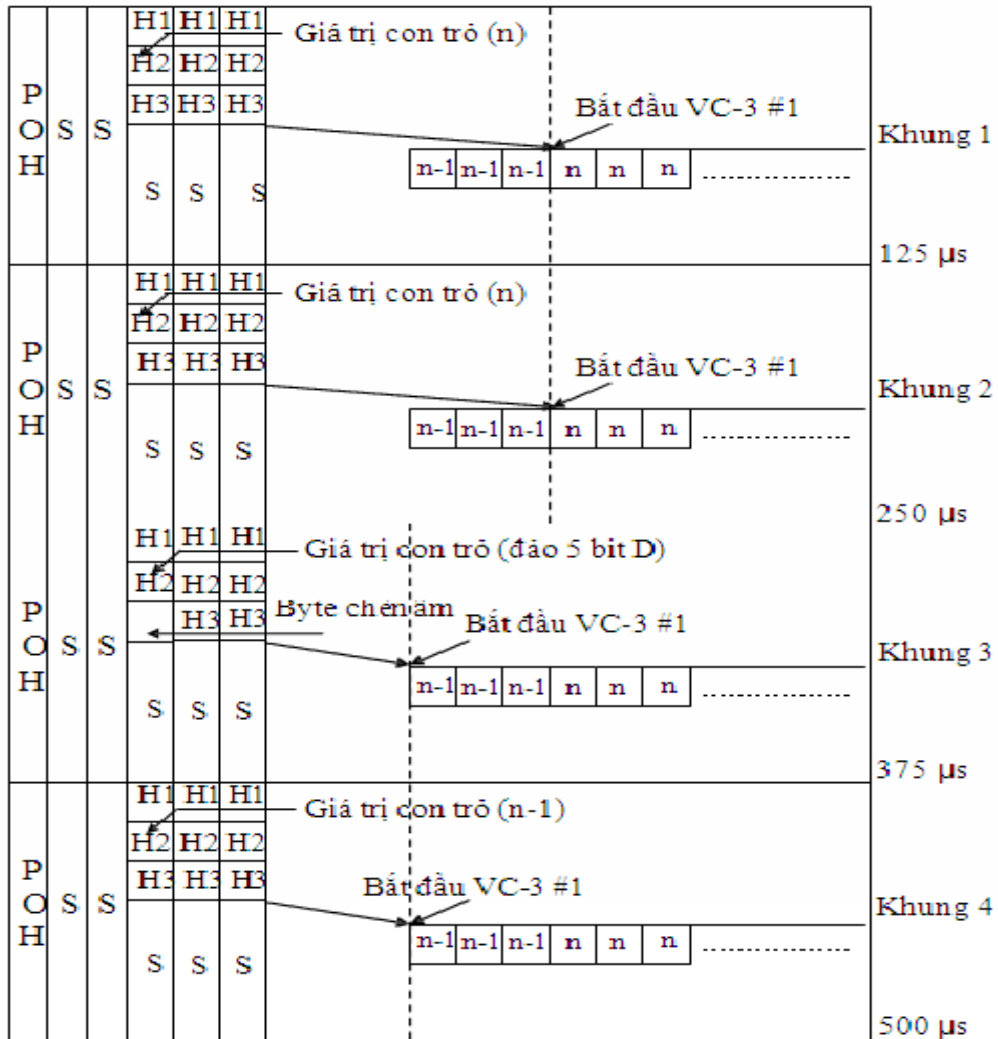
Khung thứ hai không yêu cầu chèn. J1 của VC-3 #1 vẫn ghép vào vị trí byte thứ nhất của nhóm byte n. Giá trị con trỏ TU-3 #1 bằng n.

Khung thứ ba có yêu cầu chèn dương. Con trỏ TU-3 #1 đảo 5 bit I, chèn vào vị trí thứ nhất của nhóm byte mang địa chỉ 0 một byte không mang tin. Tải trọng của VC-3 #1 lùi sang bên phải một nhóm byte và cách H3 của mình (n+1) nhóm byte.

Trong khung tiếp theo khung chèn dương không xảy ra chèn. J1 của VC-3 #1 được đặt tại vị trí byte thứ nhất của nhóm byte (n+1). Giá trị của TU-3 #1

bằng (n+1), tức là tăng thêm 1 so với giá trị con trỏ của khung không chèn dương.

(9) Hoạt động của con trỏ TU-3 khi chèn âm



Hình 2.28- Hoạt động của TU-3 PTR thứ nhất khi chèn âm

Hai khung đầu không có yêu cầu chèn dương. J1 của VC-3 #1 ghép vào vị trí byte đầu tiên của nhóm byte mang địa chỉ n. Giá trị của TU-3 PTR #1 bằng n.

Khung thứ ba có yêu cầu chèn âm. TU-3 PTR #1 đảo các bit D, xoá byte H3 của TU-3 PTR #1 và ghép vào đó một byte tải trọng của VC-3 #1. Thông tin đảo 5 bit D chuyển đến phía thu để máy thu tách byte I tại vị trí H3 của TU-3 PTR #1 xử lý như những byte tin khác. Tải trọng của VC-3 #1 dịch sang trái một nhóm byte. J1 của VC-3 #1 cách H3 của mình (n-1) nhóm byte nên giá trị của TU-3 PTR #1 bằng (n-1).

(10) Hoạt động của con trỏ TU-12 khi chèn dương và chèn âm

- Khi không chèn

Xét đa khung VC-12 và đa khung TU-12:

V5 của VC-12 POH ghép vào byte n của đa khung TU-12. Giá trị của TU-12 PTR trong đa khung này chính là khoảng cách tính theo byte kể từ V5 đến byte

V2 của TU-12 PTR bằng n.

- Hoạt động chèn dương

Khi tốc độ đa khung TU-12 nhanh hơn tốc độ đa khung VC-12 thì đa khung TU-12 tiếp nhận các byte từ đa khung VC-12 thấp hơn định mức. Vì vậy phải chèn thêm byte không mang tin vào đa khung TU-12.

Đa khung TU-12 #3 có yêu cầu chèn dương. TU-12 PTR đảo 5 bit I, ghép vào vị trí byte 35 của đa khung TU-12 một byte không mang tin (xem hình 2.30). Tải trọng của đa khung VC-12 trong đa khung TU-12 #3 dịch xuống dưới một byte nên giá trị của TU-12 PTR bằng (n+1). Thông tin đảo 5 bit I được máy thu hiểu là có chèn dương nên xoá byte chèn dương. Giá trị của TU-12 PTR trong đa khung TU-12 sau đa khung chèn dương tăng thêm 1.

- Hoạt động chèn âm

Nếu tốc độ đa khung TU-12 chậm hơn tốc độ đa khung VC-12 thì đa khung TU-12 tiếp nhận số byte vượt định mức nên phải ghép byte này vào một vị trí nào đó. Như vậy gọi là chèn âm.

Xét 4 đa khung TU-12 như khi xét chèn dương.

Trong hai đa khung đầu không có yêu cầu chèn âm nên V5 của đa khung VC-12 ghép vào vị trí byte n của đa khung TU-12. Giá trị của TU-12 PTR trong cả hai đa khung đều bằng n.

Trong đa khung TU-12 #3 có chèn âm. TU-12 PTR đảo 5 bit D, xoá byte V3 của TU-12 PTR và ghép vào đó một byte tin lấy từ đa khung VC-12. Giá trị của TU-12 PTR trong đa khung này là đảo các bit D. Các byte tải trọng của đa khung VC-12 dịch lên trên một byte (xem hình 2.30).

Đa khung TU-12 thứ tư không chèn âm. V5 của VC-12 POH ghép vào vị trí byte (n-1) và giá trị của TU-12 PTR bằng (n-1). Nói một cách khác, giá trị của TU-12 PTR trong đa khung liền sau đa khung chèn âm giảm đi một.

*Xử lý con trỏ ở phía thu

(1) Trình tự xử lý

Trong SDH, khi cần tách một số luồng nhánh từ luồng STM-N thì không phải tách theo trình tự từ cao xuống thấp như trong PDH. Muốn tách một luồng nhánh nào đó chỉ cần xử lý các con trỏ của luồng nhánh ấy sẽ biết được vị trí các byte của nó trong khung ghép và tách chúng một cách trực tiếp.

(2) Tách luồng nhánh 139,264 từ STM- N (N = 4,16,64)

Mỗi luồng nhánh 139,264 Mbit/s được gắn với một khung AU-4 #N. Vì vậy tìm số thứ tự N theo yêu cầu sẽ biết được luồng nhánh E4 cần tách. Tiếp đó xử

lý con trỏ AU-4 để biết được vị trí byte J1 của VC-4 trong khung AUG. Từ đó tách ra tín hiệu VC-4 và cho tín hiệu VC-4 qua khối C-4 để nhận được luồng nhánh E4.

(3) Tách luồng nhánh 34,368 Mbit/s (E3) từ STM-1

Mỗi VC-4 có 3 TUG-3 được đánh số thứ tự từ 1 ÷ 3. Khung VC-4 có 261 cột, trừ 3 cột đầu tiên thuộc về VC-4 POH và 2 cột độn cố định, còn lại 258 (từ cột 4 ÷ cột 261) dành để ghép 3 TUG-3.

Mỗi TUG-3 chiếm 86 cột sau đây:

- TUG-3 #1 chiếm các cột 4, 7, 10,, 259

- TUG-3 #2 chiếm các cột 5, 8, 11,, 260

- TUG-3 #3 chiếm các cột 6, 9, 12,, 261.

Mỗi TUG-3 chỉ có 1 TU-3. Mỗi TU-3 được gán 3 thông số là K, L, M, trong đó K là số thứ tự của TUG-3, L và M luôn luôn bằng 0. Vị trí các cột trong khung VC-4 thuộc TUG-3 (K, 0,0) được xác định theo biểu thức (2.16).

$$C_K = 4 + (K - 1) + 3 \times (x - 1),$$

trong đó $x = 1 \div 86$.

Thí dụ TU-3 (1, 0, 0) chiếm các cột 4, 7 ..., 259.

TU-3 (2, 0, 0) chiếm các cột 5, 8, ..., 260.

TU-3 (3, 0, 0) chiếm các cột 6, 9, ..., 261.

Tóm tắt trình tự xử lý con trỏ khi tách luồng 34,368 Mbit/s:

Nhận được luồng STM-1, máy thu chuyển khung STM-1 thành khung AUG. Xử lý con trỏ AU-4 để tạo khung VC-4. Đã cài đặt trước cho mỗi E3 gán với một TUG-3, vì vậy biết được luồng nhánh E3 ấy thuộc TU-3 nào. Xử lý con trỏ TU-3 sẽ tách ra các byte của VC-3 tương ứng tại các cột như đã trình bày trong biểu thức trên. Cuối cùng cho tín hiệu VC-3 qua khối C-3 để chuyển thành luồng nhánh E3.

(4) Tách luồng nhánh 2,048 Mbit/s (E1) từ STM-1

Muốn tách một luồng nhánh 2,048 Mbit/s # n ($n = 1 \div 63$) từ khung STM-1 thì máy thu trước hết xử lý con trỏ AU-4 để biết vị trí của khung VC-4 trong khung AUG. Vì mỗi luồng nhánh 2,048 Mbit/s thuộc về một TU-12 và mỗi TU-12 gán với ba tham số là K, L, M; trong đó $K = 1 \div 3$ chỉ rõ luồng nhánh cần tách thuộc TUG-3 nào, $L = 1 \div 7$ chỉ thị luồng nhánh thuộc TUG-2 nào, $M = 1 \div 3$ chỉ thị luồng nhánh thuộc TU-12 nào.

Nhận được luồng STM-1, máy thu chuyển khung STM-1 thành khung AUG. Xử lý con trỏ AU-4 để tách khung VC-4. Biết được luồng nhánh E1 thuộc TU-12 nào sẽ tìm được các tham số K, L, M. Từ đó tách các byte thuộc TUG-3 mong muốn, tách tiếp các byte TUG-2 theo yêu cầu, tách các byte thuộc TU-12 đã định trước. Xử lý con trỏ TU-12 sẽ nhận được luồng E1.

e. Mào đầu đoạn SOH và mào đầu tuyến POH

*Mào đầu đoạn

(1) Cấu trúc

Các byte mào đầu đoạn trong khung STM-1 áp dụng cho mạng thông tin quang như hình 2.29

A1	A1	A1	A2	A2	A2	J0	×	×
B1			E1			F1	×	×
D1			D2			D3		
AU-4 PTR								
B2	B2	B2	K1			K2		
D4			D5			D6		
D7			D8			D9		
D10			D11			D12		
S1	Z1	Z1	Z2	Z2	M1	E2	×	×

× Các byte sử dụng cho quốc gia

Hình 2.29- Cấu trúc của SOH

(2) Chức năng các byte

A1 = 11110110, A2 = 00101000: sáu byte đồng bộ khung

J0: định vị khung STM-1 trong khung STM-N (N= 4, 16, 64). Nếu không sử dụng cho chức năng này thì có thể sử dụng để định tuyến đoạn lặp.

B1: giám sát lỗi đoạn lặp, kí hiệu là BIP-8.

B2: ba byte giám sát lỗi đoạn ghép kênh, kí hiệu là BIP-24.

E1: kênh thoại nghiệp vụ kết nối trạm lặp với trạm ghép kênh.

E2: kênh thoại nghiệp vụ kết nối các trạm ghép kênh.

F1: kênh điều hành mạng.

K1 và K2: kênh truyền tín hiệu chuyển mạch bảo vệ tự động và thông báo lỗi

D1 ÷ D3: các kênh truyền số liệu kết nối trạm lặp với trạm quản lý.

D4 ÷ D12: kênh truyền số liệu kết nối trạm ghép kênh với trạm quản lý.

M1: truyền cảnh báo trạng thái của đường.

S1: Chuyển tải mức chất lượng Q của đồng hồ tới trạm ghép kênh tiếp theo.

Z1, Z2: các byte dự trữ.

*Mào đầu tuyến

(1) VC-3/ VC-4 POH

VC-3 hoặc VC-4 đều có 8 byte như hình 2.30

<u>J1</u>	Nhận dạng điểm truy nhập tuyến VC-3 hoặc VC-4
<u>B3</u>	BIP-8
<u>C2</u>	Nhãn tín hiệu
<u>G1</u>	Chỉ thị lỗi đầu xa
<u>F2</u>	Kênh điều hành mạng
<u>H4</u>	Số thứ tự khung VC-4 trong đa khung
<u>F3</u>	Kênh điều hành mạng
<u>K3</u>	Kênh điều khiển APS các tuyến VC3/ VC-4
<u>N1</u>	Giám sát điểm chuyển tiếp tuyến VC- 3 hoặc VC-4

Hình 2.30- Cấu trúc và chức năng VC-3/ VC-4 POH

(2)VC-12 POH

Mào đầu tuyến mức thấp gồm có V5, J2, N2 và K4.

- V5

Đây là byte đứng đầu đa khung VC-12. Vị trí của nó trong đa khung TU-12 được chỉ thị trong 10 bit giá trị của con trỏ TU-12. Chức năng của V5 được mô tả tại hình 2.26.

BIP-2	REI	RFI	Nhãn tín hiệu	RDI
1 2	3	4	5 6 7	4

BIP-2- Kiểm tra lỗi tuyến VC-12

REI- Chỉ thị lỗi đầu xa

RFI- Chỉ thị có sự cố tại đầu xa

RDI- Chỉ thị đầu xa không hoàn hảo

Hình 2.31- Cấu trúc VC-12 POH

- J2

Byte J2 là mã nhận dạng điểm truy nhập tuyến VC-12

- N2

Giám sát điểm chuyển tiếp luồng VC-12 và có cấu trúc như bảng 2.6.

b1 b2	b3	b4	b5	b6	b7 b8
BIP-2	"1"	AIS đến	TC-REI	OEI	TC- APId, TC-RDI,

Bảng 2.6- Cấu trúc của N2

(3)Sơ đồ truyền tín hiệu cảnh báo

Các tín hiệu cảnh báo truyền trong một hệ thống thông tin SDH theo hướng thuận và cả theo hướng ngược. Hình 2.41 tóm tắt hoạt động cảnh báo của các byte VC-n POH.

+Trường hợp thứ nhất:

Khi một trạm hoặc một khối nào đó tại đầu vào mất tín hiệu thu (LOS),

hoặc mất khung (LOF), hoặc nhận được tín hiệu cảnh báo AIS thì cài đặt AIS trong tín hiệu ra để truyền cùng hướng cho trạm hoặc khối tiếp theo.

+Trường hợp thứ hai:

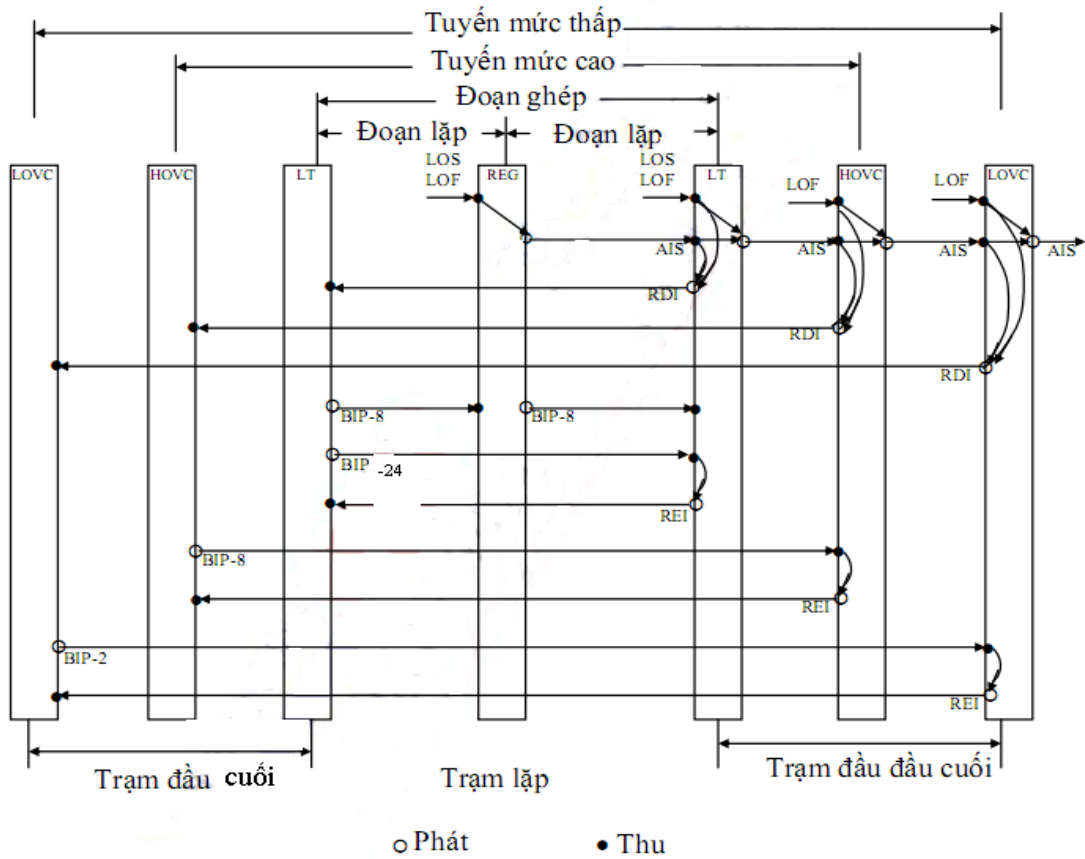
Trạm đầu cuối xa xảy ra LOS, LOF hoặc nhận được AIS thì cài đặt cảnh báo RDI truyền ngược về cho trạm gốc.

+Trường hợp thứ ba:

Trạm đầu cuối cài đặt BIP-8 trong byte B1 để kiểm tra lỗi qua từng đoạn lặp, kết quả kiểm tra cần chuyển đến trạm đầu cuối xa.

+Trường hợp thứ tư:

Các khối đầu cuối đường, luồng mức cao (HOVC), luồng mức thấp (LOVC) cài đặt BIP-24 trong 3 byte B2 hoặc BIP-8 trong byte B3 để kiểm tra lỗi của các khối tương ứng, nếu phát hiện có lỗi thì cài đặt cảnh báo REI để truyền ngược về khối tương ứng tại trạm gốc.



Hình 2.32- Truyền tín hiệu kiểm tra và cảnh báo trong hệ thống SDH

CHƯƠNG III- NÂNG CAO HIỆU SUẤT SỬ DỤNG BĂNG TẦN SDH

Giới thiệu

Để nâng cao hiệu suất sử dụng băng tần SDH ta sử dụng các phương thức truyền tải số liệu qua SDH. Trong chương này giới thiệu các phương thức truyền tải số liệu như:

- Các phương pháp truyền tải ATM qua SDH bằng cách sắp xếp các tế bào ATM vào các container ảo VC-n. Trong phần này tập trung thảo luận cách sắp xếp các tế bào ATM vào VC-4 và vào kết chuỗi liên kết VC-4-Xc. Quá trình sắp xếp này phải tạo khả năng để máy thu tách chính xác giới hạn các tế bào nhằm đảm bảo không gây tổn thất tế bào.

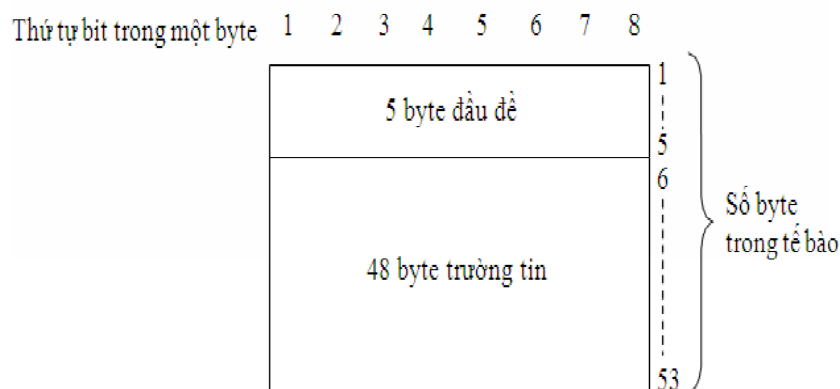
- Các phương thức đóng khung số liệu IP. Có 4 phương thức đóng khung được giới thiệu, đó là đóng khung kiểu giao thức điểm -điểm (PPP), kiểu điều khiển tuyến số liệu mức cao (HDLC), kiểu giao thức truy nhập tuyến SDH (LAPS), thủ tục đóng khung chung (GFP). Sau khi đóng khung, số liệu được truyền qua mạng SDH dưới dạng điểm - điểm, vì vậy gọi chung là phương thức truyền tải gói trên SDH (POS)

- Phương pháp kết chuỗi các container ảo VC-n để truyền tải số liệu có tốc độ bit cao hơn tốc độ bit của container ảo.

3.1. TRUYỀN TẢI ATM QUA SDH

a. Cấu trúc tế bào ATM

Trước hết giới thiệu cấu trúc của tế bào ATM. Tế bào ATM có cấu trúc như hình 3.1.



Hình 3.1. Cấu trúc tế bào ATM

Tế bào ATM có hai phần: đầu đề và tải trọng. Đầu đề có 5 byte và tải trọng chiếm 48 byte. Trong đầu đề có các bit sử dụng cho định tuyến, điều khiển luồng và các chức năng khác. Thứ tự truyền các bit trong một byte là từ trái qua phải. Các byte trong tế bào được truyền từ trên xuống dưới.

Muốn truyền tải số liệu qua SDH thì công việc đầu tiên là sắp xếp các tế bào ATM vào khung SDH. Về nguyên tắc, các tế bào ATM có thể sắp xếp vào khung VC-n ở tất cả các mức. Tuy nhiên, dung lượng của các khung VC-n ở các mức khác nhau không như nhau. Vì vậy có khung chứa hết các tế bào và cũng có khung không chứa hết các tế bào. Sau đây trình bày cách sắp xếp.

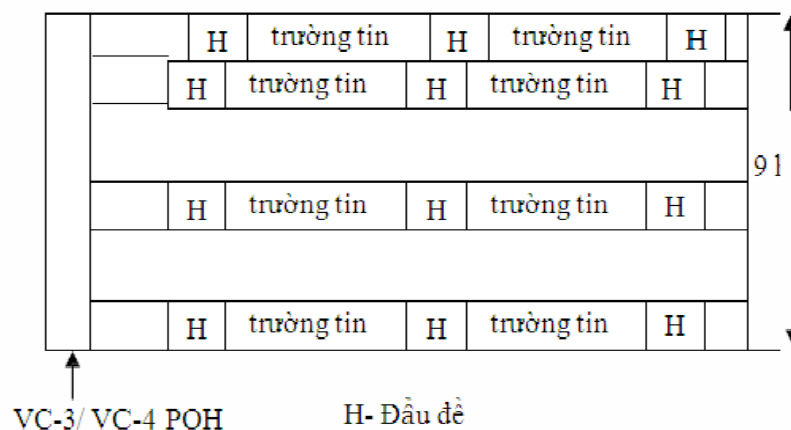
b.Sắp xếp các tế bào ATM vào VCn

Sắp xếp các tế bào ATM được thực hiện bằng cách đồng chỉnh cấu trúc byte của mỗi tế bào so với cấu trúc conteno ảo đơn hoặc kết chuỗi các conteno ảo. Vì dung lượng conteno ảo hoặc kết chuỗi conteno ảo không bằng bội số nguyên lần độ dài tế bào (53 byte) nên cho phép tế bào cuối cùng trong khung VC-n chuyển sang khung VC-n tiếp theo. Trường tin của tế bào (48 byte) được trộn trước khi sắp xếp. Phía thu giải trộn trường tin trước khi chuyển tế bào vào lớp ATM.

Đầu đề của tế bào chứa trường kiểm tra lỗi đầu đề (HEC) đóng vai trò như từ mã đồng bộ khung và được sử dụng để tái tạo tế bào tại phía thu.

(1)Sắp xếp vào khung VC-3/VC-4

Khi sắp xếp luồng tế bào ATM vào VC-3/VC-4 cần đồng chỉnh biên giới byte của tế bào với biên giới của VC-3/VC-4.



Hình 3.2. Sắp xếp các tế bào ATM vào khung VC-3/VC-4

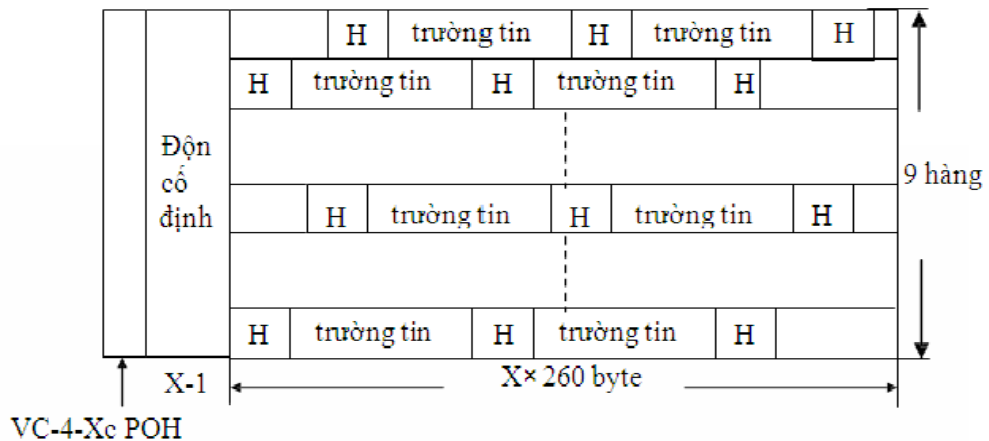
Khung C3 có 84 cột và khung C-4 có 260 cột dành để ghép các tế bào ATM. Mỗi hàng của khung C-3/C-4 không phải là bội số nguyên của 53 byte, vì vậy tế bào cuối cùng của các dòng trong khung VC-3/VC-4 có một số byte phải

ghép xuống đầu hàng của dòng tiếp theo. Tổng số byte trong khung C-3/C-4 dành để sắp xếp các tế bào ATM bằng 756/2340 byte. Số byte này không là bội số nguyên của 53 byte, vì vậy tế bào cuối cùng trong khung có một số byte chuyển sang đầu khung tiếp theo.

(2) Sắp xếp vào VC-4-Xc

Trong trường hợp kết chuỗi liên kê X khung VC-4 cần phải đồng chỉnh biên giới tế bào ATM so với biên giới của VC-4-Xc. Do dung lượng của VC-4-Xc không phải là bội số nguyên của 53 byte nên byte cuối cùng của tế bào trong khung VC-4 được phép chuyển sang khung VC-4

hoặc VC-4-Xc tiếp theo. Trước khi sắp xếp, độn cố định X-1 cột vào liền sau cột VC-4 POH (hình 3.3).



Hình 3.3- Sắp xếp các tế bào ATM vào khung VC-4-Xc

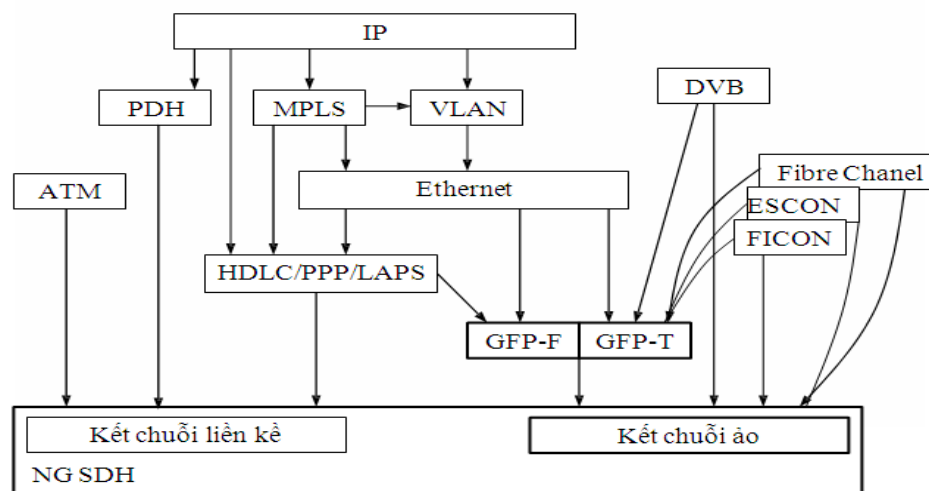
(3) Sắp xếp vào VC-12

Đa khung VC-12 có 4 khung VC-12. Mỗi khung VC-12 gồm một byte VC-12 POH và 34 byte tải trọng. Các tế bào ATM được sắp xếp vào vùng tải trọng của VC-12 và được đồng chỉnh giữa biên giới tế bào và biên giới byte của VC-12. Vì dung lượng vùng tải trọng của mỗi khung VC-12 bằng 34 byte không phải là ước số nguyên của 53 byte nên tế bào có thể chuyển sang khung hoặc đa khung VC-12 tiếp theo.

3.2. CÁC PHƯƠNG THỨC ĐÓNG KHUNG SỐ LIỆU

a. Mở đầu

Vấn đề này liên quan đến mạng quang SDH thế hệ tiếp theo và được thể hiện tại hình 3.4.



Hình 3.4- Mô hình mạng quang SDH thế hệ tiếp theo

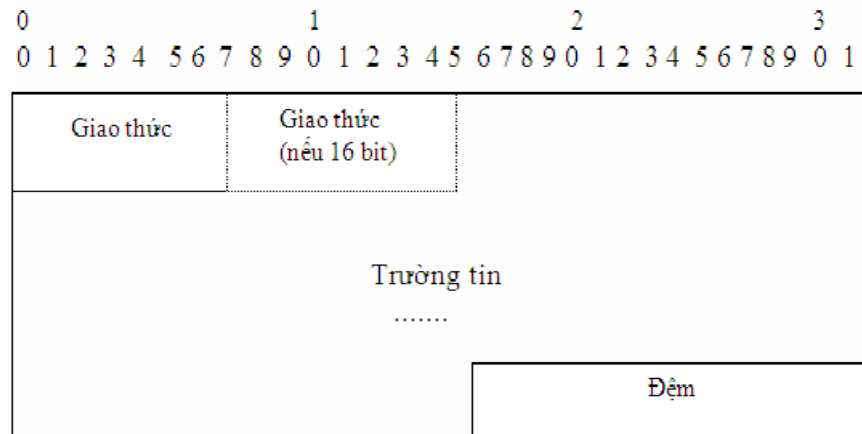
Trước đây, công nghệ SDH được thiết kế tối ưu cho mục đích truyền tải các tín hiệu ghép kênh phân chia theo thời gian (TDM). Tuy nhiên hiện nay yêu cầu đặt ra đối với mạng đã hoàn toàn thay đổi khi các dịch vụ truyền tải dữ liệu ngày càng tăng. Điều đó có nghĩa là trong tương lai, hệ thống SDH truyền thống không thể đáp ứng được nhu cầu gia tăng của các dịch vụ số liệu nữa. SDH thế hệ tiếp theo (NG-SDH) là một cơ chế truyền tải cho phép tồn tại đồng thời các dịch vụ truyền thống và các dịch vụ mới trên cùng một mạng mà không làm ảnh hưởng lẫn nhau.

Các giao thức quan trọng được sử dụng trong SDH thế hệ tiếp theo phục vụ cho việc truyền tải số liệu qua mạng SDH bao gồm: thủ tục đóng khung chung (GFP), kết chuỗi ảo (VCAT) và cơ chế điều chỉnh dung lượng tuyến (LCAS), tất cả đều đã được ITU-T tiêu chuẩn hóa. Các công nghệ này cho phép kết hợp một cách hiệu quả nhiều giao diện số liệu khác nhau vào trong SDH. Điều quan trọng nhất là SDH có thể thực hiện việc phân bổ băng thông mà không làm ảnh hưởng tới lưu lượng hiện tại. Ngoài ra, SDH thế hệ tiếp theo còn có khả năng cung cấp chất lượng dịch vụ (QoS) thích hợp cho các dịch vụ mới và khả năng truyền tải đồng thời nhiều loại dịch vụ khác nhau trong cùng một môi trường.

b. Đóng khung kiểu HDLC

(2) Gói PPP

Các gói IP được sắp xếp vào khung SDH khi sử dụng gói PPP. Các gói số liệu IP được sắp xếp thành các gói có kích cỡ của một khối truyền dẫn cực đại (MTU). Khuôn dạng gói PPP như hình 3.5.



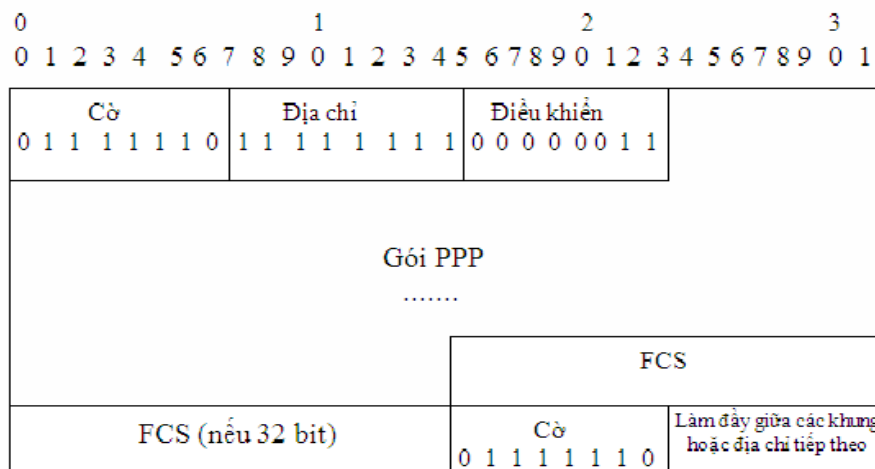
$$MTU = \text{Trường tin} + \text{đệm} = 1500 \text{ byte}$$

Hình 3.5- Khuôn dạng gói PPP

Trường giao thức có chiều dài một hoặc hai byte. Giá trị của trường giao thức biểu thị loại giao thức, thí dụ giao thức Internet (IP), giao thức điều khiển tuyến (LCP), v.v. Tải trọng các gói số liệu IP được truyền tải trong trường tin. Trường tin cộng với đệm có chiều dài cực đại 1500 byte. Trong trường hợp gói số liệu IP lớn hơn MTU thì phân thành nhiều gói nhỏ và sử dụng một số gói PPP.

(2) Đóng khung HDLC

Hình 3.6 minh họa kiểu đóng khung điều khiển tuyến số liệu mức cao HDLC. Hình này không bao gồm các bit xen cho đồng bộ và các bit xen bất kỳ.



Hình 3.6- Cấu trúc khung HDLC

Mỗi khung có dãy cờ 8 bit tại đầu khung. Cờ được quy định là dãy nhị phân 01111110. Giữa hai khung chỉ yêu cầu một cờ. Hai cờ liên tiếp biểu thị khung rỗng và được xoá một cách đơn giản và không được đếm như một dãy kiểm tra khung (FCS).

HDLC quy định trường địa chỉ 8 bit. Bởi vì truyền gói trên SDH (POS) chỉ sử dụng các tuyến điểm nối điểm nên không yêu cầu địa chỉ trong HDLC. Chính vì vậy mà trường địa chỉ cài đặt "Địa chỉ tất cả các trạm" bởi dãy nhị phân "11111111". Tuy nhiên, trường địa chỉ phải được xử lý để phát hiện địa chỉ tất cả các trạm.

Trường điều khiển 8 bit được sử dụng trong HDLC để thực hiện một số chức năng điều khiển. Trong POS trường này là dãy nhị phân "00000011".

FCS được tính toán trên toàn bộ khung, bao gồm các trường địa chỉ, điều khiển, giao thức, thông tin, đệm và các bit hoặc các byte bất kỳ xen vào nhằm đảm bảo tính trong suốt. Trường FCS đặt tại cuối khung.

Vì các byte trong trường tin có thể bị phỏng tạo thành byte cờ, nên để tránh mất đồng bộ khung cần sử dụng thủ tục đệm byte. Byte đệm được đặt sau khi tính toán FCS. Tại phía thu cần tính toán FCS để phát hiện khung bị lỗi.

(3)Khuôn dạng giao diện

Đóng khung HDLC được sử dụng để cung cấp giao diện một octet cho lớp vật lý SDH. Luồng octet được sắp xếp thành AUG trong biên giới octet AUG. Mã đường truyền nhị phân được sử dụng cho các giao diện SDH.

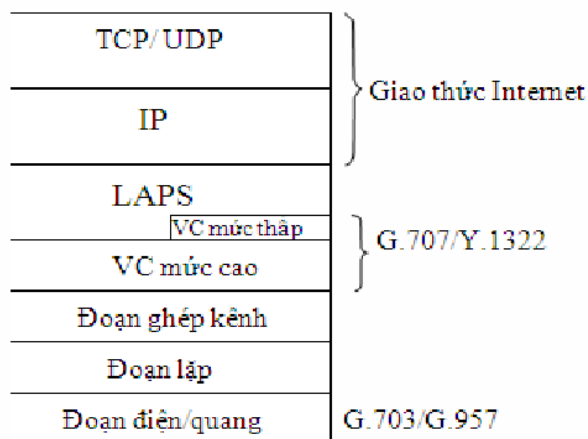
Dãy dài toàn các bit 0 sẽ gây ra rắc rối trong mạng SDH. Thí dụ, máy thu thường phục hồi đồng hồ từ luồng số liệu đến nhằm đảm bảo đồng bộ chính xác trên toàn mạng. Trong trường hợp xuất hiện dãy dài các bit 0 thì hệ thống vòng khoá pha của máy thu sẽ mất đồng bộ và dẫn tới định thời không chính xác nút SDH và tất cả các luồng xuống của các nút. Vì vậy phải tiến hành trộn tải trọng tại phía phát và giải trộn tại phía thu. Kiểu trộn được chỉ thị bởi byte nhãn tín hiệu C2 trong mào đầu tuyến.

Theo khuyến nghị RFC-2615 thì giao diện POS có tốc độ truyền dẫn cơ sở là 155,52 Mbit/s và cũng có khả năng tạo ra các giao diện POS tốc độ bit cao STM-4c và STM-16c. Riêng giao diện HDLC STM-64c sử dụng kiểu đóng khung có từ mã 32 bit.

c.Đóng khung kiểu LAPS

Giao thức truy nhập tuyến SDH (LAPS) là một giao thức tuyến số liệu được thiết kế cho mục đích IP/ SDH và Ethernet / SDH được ITU-T chuẩn hoá lần lượt trong khuyến nghị X.85, X.86. LAPS hoạt động như khung HDLC bao gồm dịch vụ liên kết số liệu và chỉ tiêu giao thức để thực hiện việc sắp xếp

gói IP vào tải SDH. IP/SDH sử dụng LAPS như một sự kết hợp cấu trúc thông tin số liệu giao thức IP (hoặc các giao thức khác) với mạng SDH. Lớp vật lý, lớp tuyến số liệu và lớp mạng hoặc các giao thức khác được sắp xếp tuần tự gồm SDH, LAPS và IP hoặc PPP. Mỗi liên hệ này được biểu diễn như ngăn giao thức / lớp cho IP trên STM-N. Hình 3.7 mô tả IP/SDH như ngăn giao thức/lớp.



Hình 3.7- Ngăn giao thức /lớp cho IP trên STM-N sử dụng LAPS X.85

d.Đóng khung kiểu GFP

GFP quy định một cơ chế chung để thích ứng các tín hiệu khách hàng lớp cao với mạng truyền tải đồng bộ. Các tín hiệu khách hàng có thể ở dạng khối số liệu giao thức PDU (như IP/PPP hay Ethernet MAC), mã khối (như kênh sợi quang hay ESCON) hoặc luồng số có tốc độ bit cố định. GFP bao gồm cả phần chung và phần đặc trưng cho từng loại tín hiệu khách hàng. Phần chung của GFP áp dụng cho tất cả các loại lưu lượng. Hiện nay có hai chế độ thích ứng tín hiệu khách hàng được định nghĩa cho GFP. Chế độ thích ứng với tín hiệu dạng PDU được gọi là GFP sắp xếp khung (GFP-F). Chế độ thích ứng với tín hiệu có dạng mã khối được gọi là GFP trong suốt (GFP-T). Hình 3.8 minh họa mối quan hệ giữa các tín hiệu khách hàng lớp cao với GFP và các tuyến chuyển tải của nó.

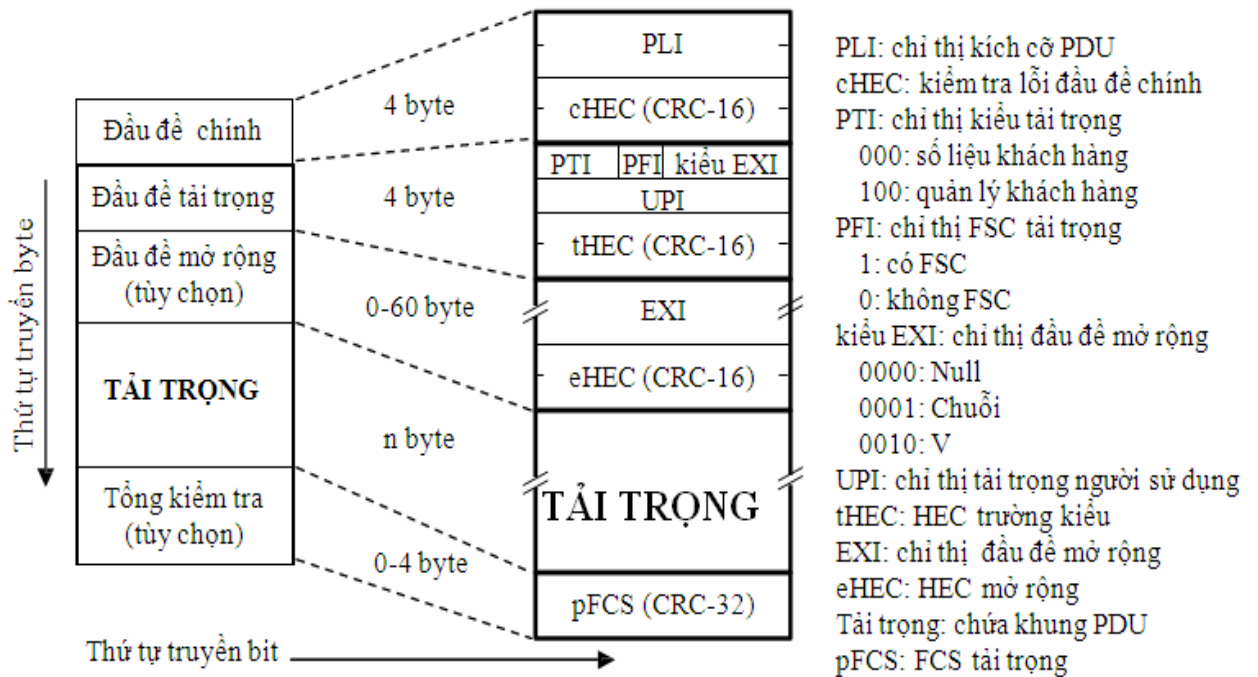
Ethernet	IP/PPP	Các dịch vụ khác
GFP - Phần đặc trưng khách hàng (Phụ thuộc tải trọng)		
GFP - Phần chung (Không phụ thuộc tải trọng)		
Tuyến truyền tải		

Hình 3.8- Quan hệ của GFP với các tín hiệu khách hàng và tuyến truyền tải

(1) Phân chung của GFP

-Khung người sử dụng GFP

Cấu trúc của khung người sử dụng GFP được minh họa trong hình 3.9.



Hình 3.9- Cấu trúc khung người sử dụng GFP

Khung người sử dụng gồm phần đầu đề chính và vùng tải trọng.

Vùng đầu đề chính: vùng đầu đề chính có kích thước cố định là 4 byte bao gồm trường chỉ thị độ dài PDU (ký hiệu là PLI) và trường kiểm tra lỗi đầu đề chính cHEC. Hai byte trường PLI chỉ thị số byte trong vùng tải trọng, kích thước tối đa của vùng tải trọng là 65535 byte ($2^{16}-1$). Hai byte trường kiểm tra lỗi chứa chuỗi CRC-16 có nhiệm vụ bảo vệ tính nguyên vẹn nội dung của phần đầu đề chính thông qua khả năng sửa lỗi đơn bit và phát hiện lỗi đa bit. Chuỗi cHEC được tính trên tất cả các byte còn lại của phần đầu đề chính.

Vùng tải trọng: vùng tải trọng bao gồm tất cả các byte trong khung GFP sau phần đầu đề chính. Kích thước của vùng tải trọng thay đổi trong khoảng từ 4 đến 65535 byte. Vùng tải trọng thường bao gồm hai thành phần: trường đầu đề tải trọng và trường tải trọng, trường FCS tải trọng chỉ là tùy chọn.

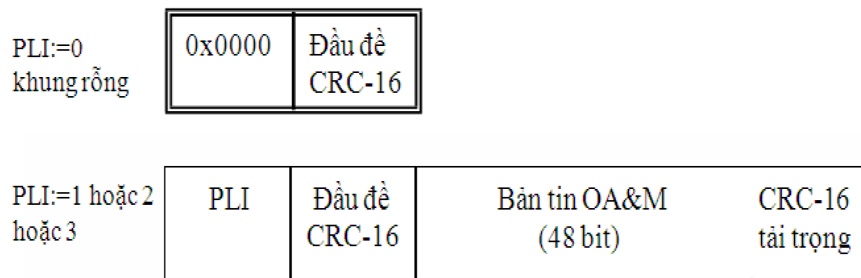
Đầu đề tải trọng có kích thước thay đổi từ 4 đến 64 byte hỗ trợ các thủ tục quản lý tuyến số liệu cho các tín hiệu khách hàng lớp cao. Vùng này bao gồm hai trường chính: trường kiểu (4 byte gồm cả tHEC) và phần đầu đề mở rộng có kích thước thay đổi. Sự có mặt cũng như khuôn dạng của phần đầu đề mở rộng và FCS tải trọng được chỉ thị bởi trường kiểu. Trường kiểu bao gồm các trường sau : PTI (3 bit), PFI (1bit), kiểu EXI (4 bit) và UPI (1 byte).

Đầu đề mở rộng hỗ trợ đầu đề tuyến số liệu đặc trưng cho từng công nghệ như nhận dạng tuyến ảo, địa chỉ nguồn/đích, số công, lớp dịch vụ và kiểm tra lỗi đầu đề mở rộng.

Trường tải trọng GFP chứa khung PDU, có kích thước thay đổi trong khoảng từ 0 đến (65.536-X) trong đó X là kích cỡ đầu đề tải trọng. Khối số liệu giao thức *người sử dụng/điều khiển* luôn luôn được đặt vào trong trường tải trọng.

-Khung điều khiển

Các giá trị của PLI từ 0 đến 3 được sử dụng trong các khung điều khiển trong đó giá trị PLI=0 tương ứng với khung rỗng. Khung rỗng là khung điều khiển đặc biệt gồm có 4 byte chứa đầu đề chính với các trường PLI và cHEC được thiết lập bằng 0. Khung rỗng không có vùng tải trọng, được sử dụng như một khung lọc giúp cho máy phát thích ứng luồng byte GFP với bất kỳ một môi trường truyền tải nào. Cấu trúc các khung điều khiển được minh họa trong hình 3.10.

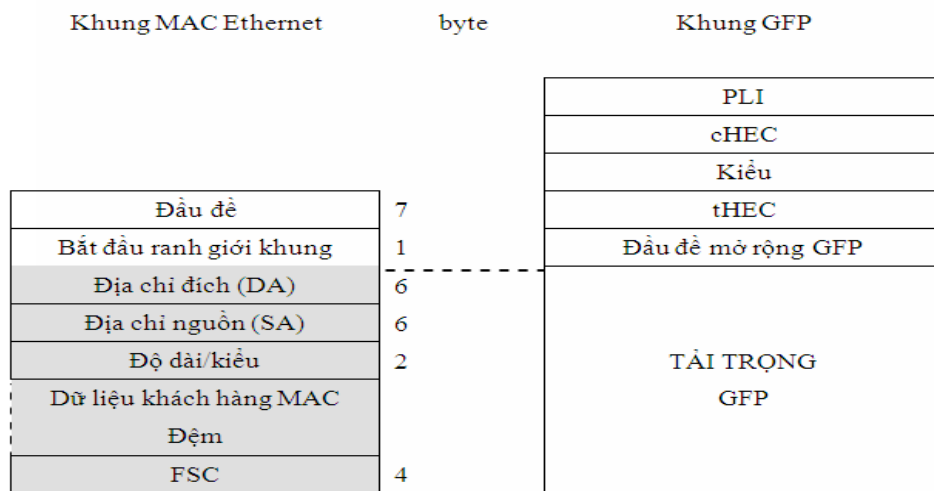


Hình 3.10- Cấu trúc khung điều khiển

(2)Phần đặc trưng tải trọng cho GFP sắp xếp khung

-Tải trọng MAC Ethernet

Quan hệ giữa khung MAC Ethernet và khung GFP được minh họa trong hình 3.11.



Hình 3.11- Quan hệ giữa khung MAC Ethernet và khung GFP

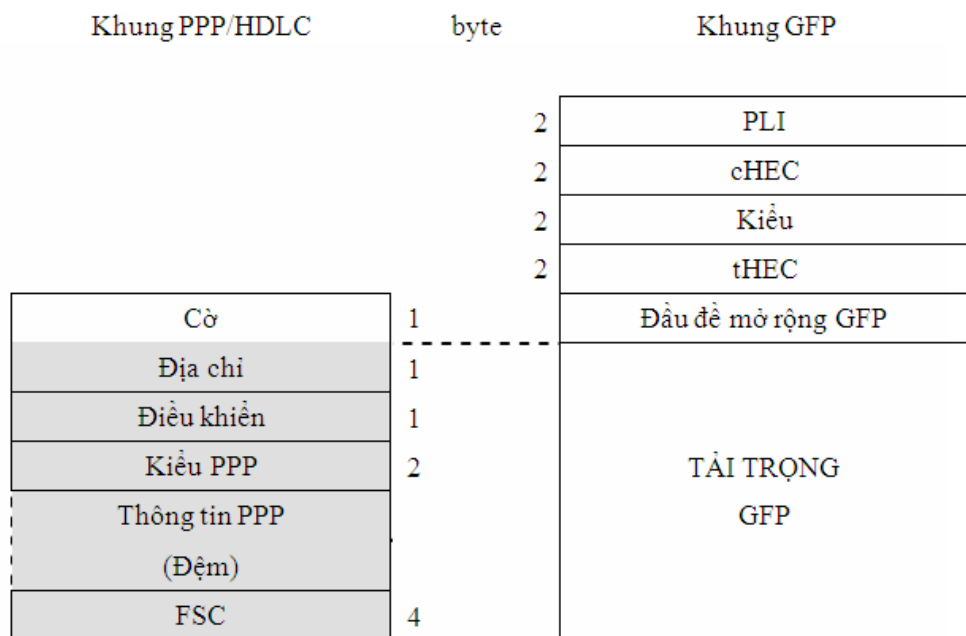
Mỗi khối số liệu giao thức (PDU) lớp cao được sắp xếp vào một PDU GFP. Đặc biệt, các ranh giới của PDU GFP được đồng bộ với các ranh giới của các PDU lớp cao đã được đóng khung.

Toàn bộ các byte MAC Ethernet từ phần địa chỉ đích đến FCS được đặt vào vùng tải trọng GFP. Đồng bộ byte và nhận biết các bit trong byte được duy trì.

-Tải trọng IP/PPP

Trước tiên được đóng gói vào trong một khung kiểu HDLC, tiếp theo mỗi PDU PPP/HDLC được sắp xếp vào một PDU GFP. Các ranh giới của PDU GFP được đồng bộ với các ranh giới của các PDU PPP/HDLC lớp cao. Quan hệ giữa khung PPP/HDLC và khung GFP được minh họa trong hình 3.12.

Tất cả các byte từ khung PPP/HDLC được đặt vào trong vùng tải trọng của khung GFP. Việc đồng bộ byte và nhận dạng bit trong các byte cũng được duy trì.



Hình 3.12- Quan hệ giữa khung PPP/HDLC và khung GFP
(3)Phần đặc trưng tải trọng cho GFP trong suốt

Sắp xếp trong suốt tải trọng mã khối 8B/10B vào khung GFP làm cho việc truyền tải các tín hiệu khách hàng yêu cầu trễ truyền dẫn rất nhỏ trở nên thuận tiện hơn. Một số các tín hiệu khách hàng loại này là: Fibre Chanel, ESCON, FICON và Gigabit Ethernet. Thay vì đệm toàn bộ khung số liệu khách hàng vào khung GFP, mỗi ký hiệu của tín hiệu khách hàng được giải mã khối sau đó được sắp xếp vào các khung GFP có chu kỳ và kích cỡ cố định. Việc sắp xếp

được thực hiện với cả ký hiệu số liệu và ký hiệu điều khiển.

3.3.CÁC CƠ CHẾ KẾT CHUỖI CÁC CONTENƠ ẢO

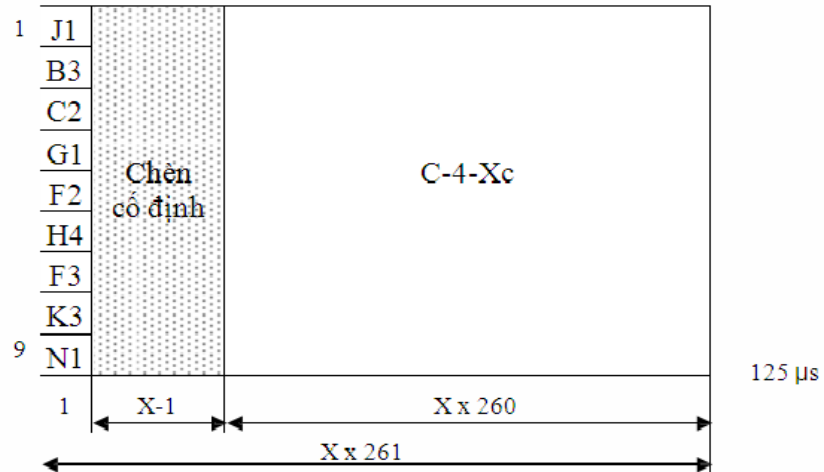
Kết chuỗi các VC được sử dụng để truyền tải các khối tải trọng yêu cầu dung lượng lớn hơn dung lượng tiêu chuẩn của các VC-n. Hai phương thức kết chuỗi được định nghĩa là: kết chuỗi liền kề và kết chuỗi ảo. Tại đầu cuối của tuyến, cả hai phương thức đều cho dung lượng truyền dẫn lớn gấp X lần dung lượng của contenơ mức n (C-n).

a.Kết chuỗi liền kề (VC-n-Xc)

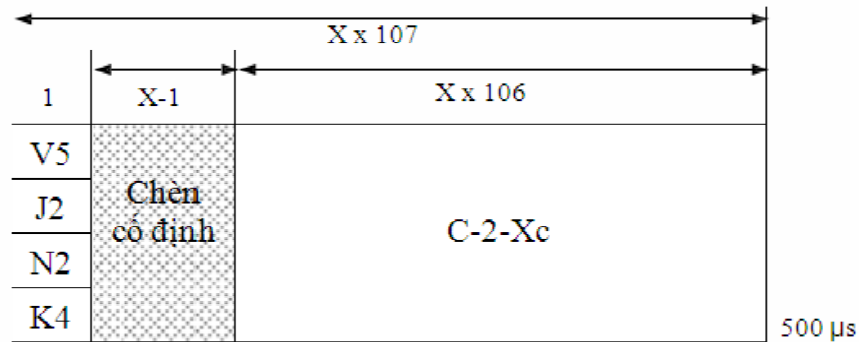
Kết chuỗi liền kề được thực hiện với các contenơ ảo mức 4: VC-4-Xc, X = 4, 16, 64, 256 và contenơ ảo mức 2 (VC-2-Xc, X = 1 ... 7). Một VC-n-Xc cung cấp một vùng tải trọng lớn gấp X lần một contenơ mức n (C-n). Một khối mào đầu tuyến POH chung cho toàn bộ VC-n-Xc. Cấu trúc khung VC-4-Xc được thể hiện tại hình 3.13 và VC-2-Xc như hình 3.14.

VC-4-Xc được truyền tải trong X khối quản lý mức 4 (AU-4) liền kề của khung STM-N. Cột đầu tiên của VC-4-Xc luôn luôn nằm trong khối AU-4 thứ nhất. Con trỏ của AU-4 thứ nhất chỉ thị vị trí của byte J1 của của VC-4-Xc. Các con trỏ của các khối AU-4 thứ 2 tới thứ X được thiết lập để chỉ thị tải trọng kết chuỗi (hai byte H1 và H2 có giá trị 1001SS1111111111). Việc hiệu chỉnh con trỏ được thực hiện chung cho cả X AU-4 kết chuỗi và khi chèn sử dụng X×3 byte. Một VC-4-Xc cung cấp một dung lượng tải trọng 599.040 kbit/s với X= 4, 2.396.160 kbit/s với X=16, 9.584.640 kbit/s với X= 64.

VC-2-Xc được kết chuỗi liền kề trong một contenơ ảo mức 3 (VC-3). VC-2-Xc nằm trong X TU-2 kề nhau trong một VC-3. Cột đầu tiên của VC-2-Xc luôn luôn nằm trong TU-2 thứ nhất. Con trỏ của khối TU-2 thứ nhất này sẽ chỉ thị vị trí của byte V5 trong phần POH của VC-2- Xc. Các con trỏ của các khối TU-2#2 tới #X được thiết lập để chỉ thị tải trọng kết chuỗi (hai byte V1 và V2 có giá trị 1001SS1111111111). Việc hiệu chỉnh con trỏ được thực hiện chung cho cả X TU-2 kết chuỗi và khi chèn sử dụng X byte.



Hình 3.13- Cấu trúc khung VC-4-Xc



Hình 3.14- Cấu trúc khung VC-2-Xc

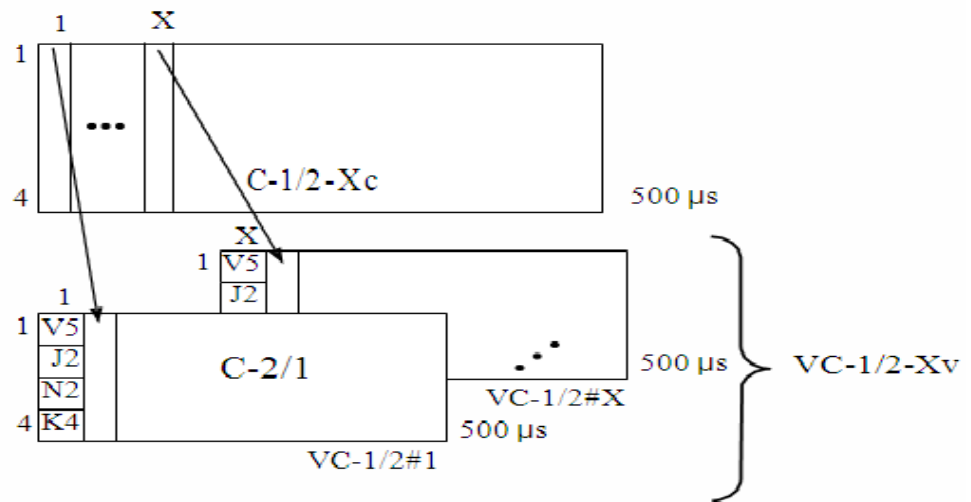
b.Kết chuỗi ảo VCAT (VC-n-Xv)

Một khối VC-n-Xv cung cấp một vùng tải trọng có dung lượng bằng X lần C-n. Conteno được sắp xếp riêng vào X VC-n để tạo thành VC-n-Xv. Mỗi VC-n có mào đầu tuyến riêng.

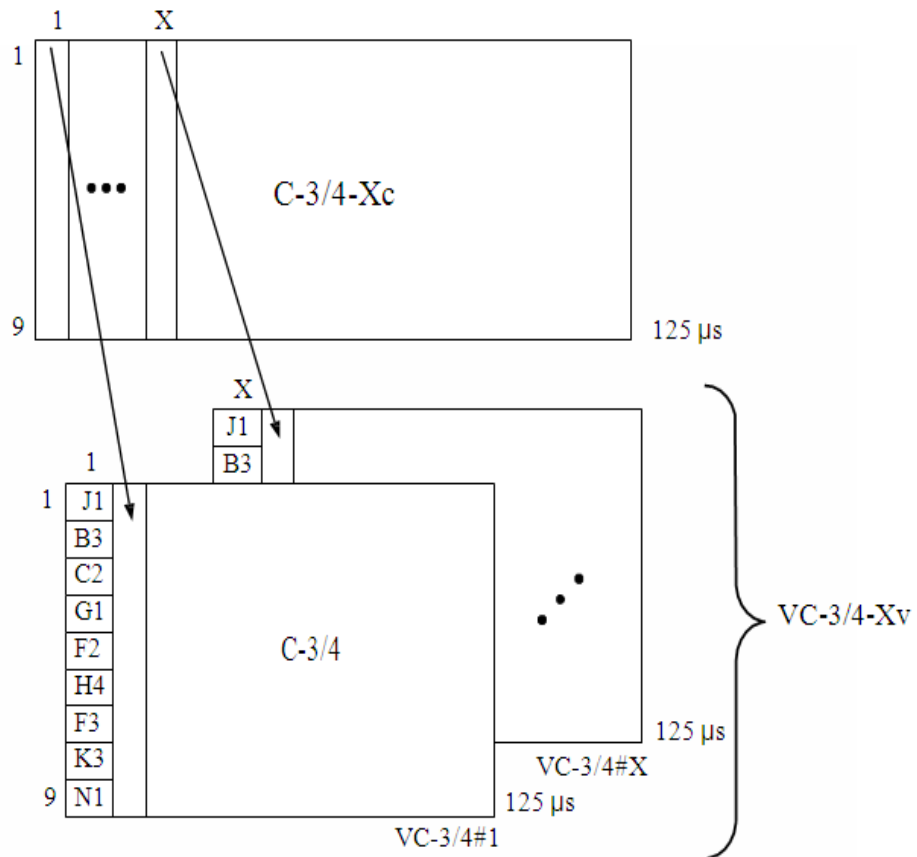
Hình 3.15 minh họa cấu trúc khung VC-1/2-Xv và hình 3.16 là cấu trúc khung của Vc-3/4-Xv.

Mỗi VC-n của VC-n-Xv được truyền tải riêng biệt qua mạng. Do đường đi của các VC-n khác nhau dẫn đến trễ đường truyền khác nhau giữa các VC-n và do đó thứ tự của các VC-n sẽ thay đổi. Tại trạm đích, các VC-n phải được bù trễ, sắp xếp và tập hợp để khôi phục lại khối tải trọng ban đầu. Quá trình xử lý tại trạm đích phải bù được khoảng trễ tối thiểu 125 μ s.

Để phục vụ cho việc bù trễ ở trạm đích, trạm nguồn sắp xếp các VC-n lại thành đa khung. Byte H4 (K4) được sử dụng để chỉ thị thứ tự (SQ) và chỉ thị đa khung (MFI) cho các VC-n.



Hình 3.15- Cấu trúc đa khung VC-1/2-Xv



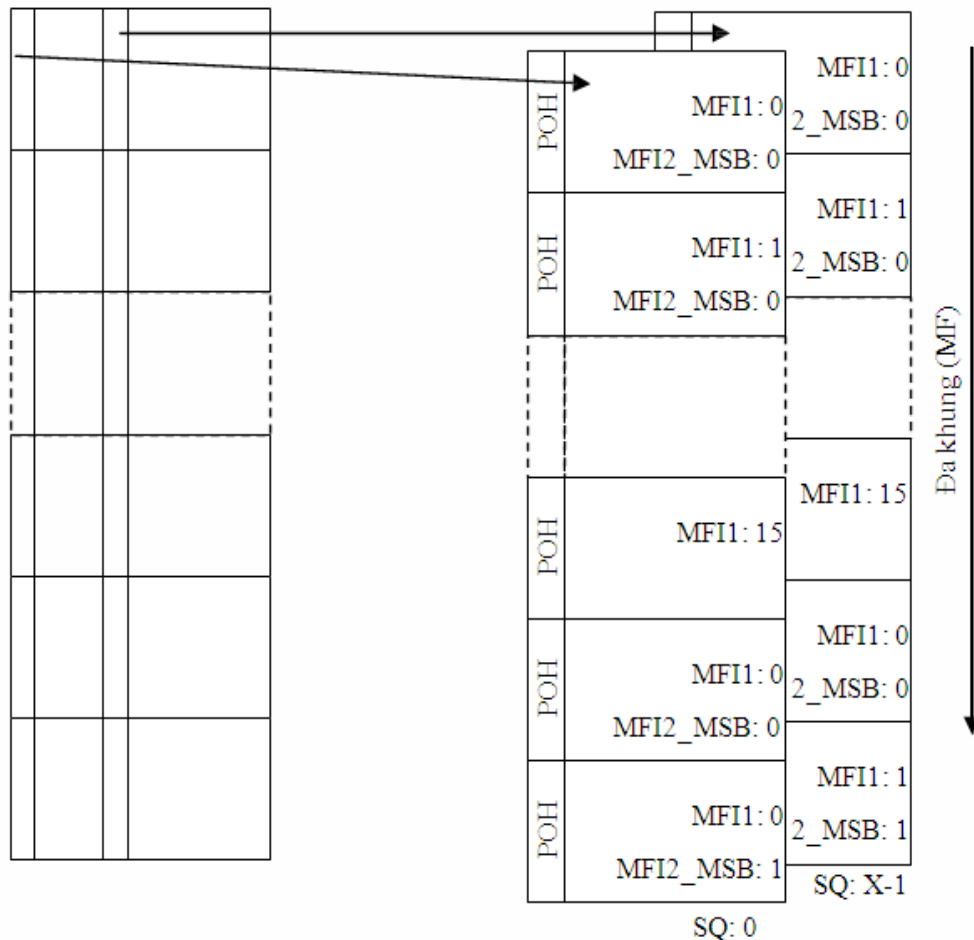
Hình 3.16- Cấu trúc khung VC-3/VC-4-Xv

(1) Chỉ thị thứ tự và đa khung VC-3/4-Xv

Một đa khung tổng 512 ms được sử dụng để bù trễ trong khoảng từ 125 μs đến 256 ms. Đa khung tổng gồm 256 đa khung. Chỉ thị đa khung được chia làm hai phần. Phần thứ nhất sử dụng 4 bit (bit 5 đến bit 8) của byte H4 để chỉ thị đa khung (MFI-1). MFI-1 tăng một đơn vị sau mỗi khung và có giá trị trong khoảng

từ 0 đến 15. Phần thứ hai là chỉ thị đa khung 8-bit (MFI-2) sử dụng các bit từ 1 đến 4 của byte H4 thuộc khung 0 (bit 1-4 của MFI-2) và thuộc khung 1 (bit 5-8 của MFI-2). MFI-2 tăng một đơn vị sau mỗi 16 khung (1 đa khung) và có giá trị trong khoảng từ 0 đến 255. Kết quả là đa khung tổng có 4096 khung, dài 512 ms (hình 3.17).

Việc nhận dạng mỗi VC-3/4 trong VC-3/4-Xv được thực hiện nhờ các bit chỉ thị thứ tự (SQ) như minh họa trong hình 3.18. Mỗi VC-3/4 của một VC-3/4-Xv có một số thứ tự cố định duy nhất nằm trong khoảng từ 0 đến X-1. VC-3/4 truyền tải khe thời gian thứ nhất của VC-3/4-Xc có số thứ tự 0, VC-3/4 truyền tải khe thời gian thứ hai của VC-3/4-Xc có số thứ tự 1 v.v... VC-3/4 truyền tải khe thời gian thứ X của VC-3/4-Xc có số thứ tự (X-1). Số thứ tự 8-bit (cho giá trị của X trong khoảng từ 0 đến 256) được truyền tải trong các bit 1 đến 4 của các byte H4, sử dụng khung 14 (bit 1-4 của SQ) và khung 15 (bit 5-8 của SQ) như bảng 3.1.

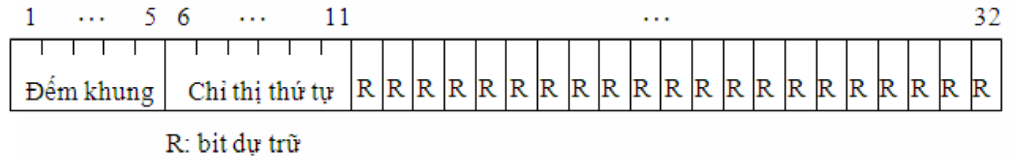


Hình 3.17- Chỉ thị đa khung và thứ tự VC-3/4-Xv

(2) Chỉ thị thứ tự và đa khung VC-1/2-Xv

Bit thứ 2 của byte K4 của VC-1/2 POH được sử dụng để mang thông tin về

thứ tự VC-1/2 và thứ tự khung. Một chuỗi gồm 32 bit nối tiếp (hình thành từ 32 đa khung, mỗi đa khung có 4 khung) được sắp xếp như hình 3.18. Chuỗi bit này được lặp lại sau mỗi 16 ms (32 bit x 500µs/bit) hay sau mỗi 128 khung.



Hình 3.18- Đa khung 32 bit (bit thứ hai byte K4)

Byte H4								Số thứ tự khung	Số thứ tự đa khung
Bit 1	Bit 2	Bit 3	Bit 4	Bit 5	Bit 6	Bit 7	Bit 8		
				Chỉ thị đa khung thứ nhất MFI1 (bit 1-4)					
Chỉ thị thứ tự MSB (bit 1-4)				1	1	1	0	1	n-1
Chỉ thị thứ tự LSB (bit 5-8)				1	1	1	1	1	
Chỉ thị đa khung thứ 2 MSB (bit 1-4)				0	0	0	0	0	n
Chỉ thị đa khung thứ 2 LSB (bit 5-8)				0	0	0	1	1	
Dự trữ ("0000")				0	0	1	0	2	
Dự trữ ("0000")				0	0	1	1	3	
Dự trữ ("0000")				0	1	0	0	4	
Dự trữ ("0000")				0	1	0	1	5	
Dự trữ ("0000")				0	1	1	0	6	
Dự trữ ("0000")				0	1	1	1	7	
Dự trữ ("0000")				1	0	0	0	8	
Dự trữ ("0000")				1	0	0	1	9	
Dự trữ ("0000")				1	0	1	0	1	
Dự trữ ("0000")				1	0	1	1	1	
Dự trữ ("0000")				1	1	0	0	1	
Dự trữ ("0000")				1	1	0	1	1	
Chỉ thị thứ tự MSB (bit 1-4)				1	1	1	0	1	
Chỉ thị thứ tự LSB (bit 5-8)				1	1	1	1	1	
Chỉ thị đa khung thứ 2 MSB (bit 1-4)				0	0	0	0	0	n+1
Chỉ thị đa khung thứ 2 LSB (bit 5-8)				0	0	0	1	1	
				0	0	1	0	2	

Bảng 3.1- Chỉ thị thứ tự và đa khung trong byte H4

Cấu trúc của đa khung gồm các trường sau: từ bit thứ 1 đến thứ 5 là trường đếm khung, bit thứ 6 ÷ 11 là các bit chỉ thị thứ tự, 21 bit còn lại được dùng để dự trữ cho tương lai và được thiết lập toàn bộ là bit "0". Năm bit đếm khung cho phép xác định độ lệch trễ lên tới 512 ms, bằng 32 lần độ dài của đa khung (32 x 16 ms = 512 ms).

Các bit chỉ thị thứ tự (SQ) giúp nhận dạng thứ tự của mỗi VC-2/1 trong VC-1/2-Xc. Mỗi VC-1/2 của một VC-1/2-Xv có một số thứ tự cố định duy nhất nằm trong khoảng từ 0 đến (X-1). VC-1/2 truyền tải khe thời gian thứ nhất của VC-1/2-Xc có số thứ tự 0, VC-1/2 truyền tải khe thời gian thứ hai của VC-1/2-Xc có số thứ tự 1 v.v... VC-1/2 truyền tải khe thời gian thứ X của VC-1/2-Xc có số thứ tự (X-1).

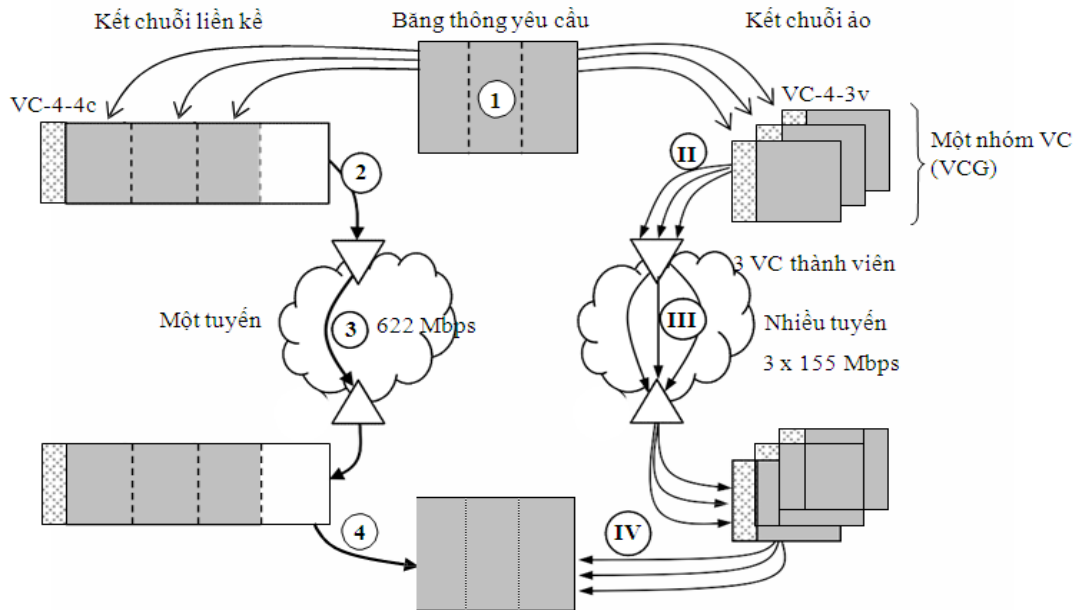
c. So sánh kết chuỗi ảo và kết chuỗi liên kề

Sự khác nhau giữa hai phương thức kết chuỗi đó là cách truyền tải các VC giữa các đầu cuối (hình 3.19). Ngoài ra, phương thức kết chuỗi ảo cũng cho hiệu suất truyền dẫn cao hơn so với phương thức kết chuỗi liên kề như minh họa trong bảng 3.2.

Dịch vụ	Tốc độ bit	Kết chuỗi liên kề	Kết chuỗi ảo
Ethernet	10 Mbit/s	VC-3 (20%)	VC-11-7v (89%)
Fast Ethernet	100 Mbit/s	VC-4 (67%)	VC-3-2v (99%)
Gigabit Ethernet	1000 Mbit/s	VC-4-16c (42%)	VC-4-7v (95%)
Fiber Chanel	1700 Mbit/s	VC-4-16c (42%)	VC-4-12v (90%)
ATM	25 Mbit/s	VC-3 (50%)	VC-11-16v
DVB	270 Mbit/s	VC-4-4c (37%)	VC-3-6v (93%)
ESCON	160 Mbit/s	VC-4-4c (26%)	VC-3-4v (83%)

Bảng 3.2- So sánh hiệu suất của hai phương thức kết chuỗi

Kết chuỗi ảo chia nhỏ khối tải trọng cần truyền và sắp xếp vào các VC-n riêng, các VC-n được truyền đi và được tái kết hợp tại điểm cuối của tuyến truyền dẫn. Chính vì vậy, phương thức kết chuỗi ảo chỉ yêu cầu chức năng kết chuỗi tại thiết bị đầu cuối của tuyến. Trong khi đó, kết chuỗi liên kề yêu cầu chức năng kết chuỗi tại mọi phần tử mạng.



Hình 3.19- Ví dụ so sánh hai phương thức kết chuỗi

3.4. CƠ CHẾ ĐIỀU CHỈNH DUNG LƯỢNG TUYẾN LCAS

Như đã trình bày ở trên, kết chuỗi tải được thực hiện để tạo nên những tải có dung lượng khác nhau. Mặc dù một số lượng tải kết chuỗi có thể đã được xác định trước cho phần lớn ứng dụng nhưng thực tế chúng ta cũng cần phân phối linh hoạt một số tải cho một vài ứng dụng cụ thể. LCAS được thiết kế để thực hiện chức năng trên.

LCAS là một giao thức báo hiệu thực hiện trao đổi bản tin giữa hai điểm kết cuối VC-n để xác định số lượng tải kết chuỗi. Ứng với yêu cầu của người sử dụng, số lượng tải kết chuỗi có thể tăng/giảm phù hợp với dung lượng lưu lượng trao đổi. Đặc tính này rất hữu dụng với nhà khai thác để thích ứng băng tần giữa các bộ định tuyến thay đổi theo thời gian, theo mùa...

a. Gói điều khiển

Cơ chế hoạt động của LCAS dựa trên việc trao đổi gói điều khiển giữa máy phát và máy thu. Mỗi gói điều khiển sẽ mô tả trạng thái của tuyến trong gói điều khiển kế tiếp. Những thay đổi này được truyền tới phía thu để máy thu có thể chuyển tới cấu hình mới ngay khi nhận được nó. Gói điều khiển gồm một loạt các trường dành cho những chức năng định trước và chứa thông tin truyền từ máy phát đến máy thu cũng như thông tin từ máy thu đến máy phát.

Hướng đi:

- + Trường chỉ thị đa khung (MFI)
- + Trường chỉ thị dây (SQ)
- + Trường điều khiển (CTRL)
- + Bit nhận dạng nhóm (GID)

Hướng về

- + Trường trạng thái thành viên (MST)
- + Bit xác nhận thay đổi thứ tự (RS-Ack)

Truyền hai hướng

- + Trường CRC
- + Các bit dự trữ không sử dụng được thiết lập bằng 0

Ở phía phát, MFI của tất cả các thành viên trong nhóm kết chuỗi ảo (VCG) đều bằng nhau và tăng sau mỗi khung. Ở phía thu, MFI được sử dụng để tập hợp lại tải trọng cho tất cả các thành viên trong nhóm. MFI được sử dụng để xác định độ trễ giữa các thành viên trong cùng một nhóm. Trường SQ chứa số thứ tự đã được gán cho một thành viên xác định. Mỗi thành viên trong cùng một VCG được gán một số thứ tự duy nhất.

Trường điều khiển được sử dụng để truyền tải thông tin từ phía phát tới phía thu. Ngoài mục đích đồng bộ giữa hai phía, nó còn cung cấp trạng thái của mỗi thành viên trong nhóm (xem bảng 3.3). Tại thời điểm bắt đầu của một VCG, tất cả các thành viên sẽ phát CTRL = IDLE.

Bit chỉ thị nhóm GID được sử dụng để nhận dạng VCG. Trong các khung có cùng MFI, bit GID của tất cả các thành viên thuộc cùng VCG có cùng giá trị. Bit GID là phương tiện để phía thu kiểm tra xem tất cả các thành viên đến có hình thành cùng từ một trạm phát hay không. Nội dung của bit GID là giả ngẫu nhiên sử dụng mẫu $2^{15}-1$.

Trường CRC được sử dụng để bảo vệ mỗi gói điều khiển. Sau khi thu được, mỗi gói điều khiển đều được kiểm tra CRC. Nếu kiểm tra CRC không phát hiện lỗi, gói sẽ được sử dụng, ngược lại sẽ bị loại bỏ.

Trường trạng thái thành viên được gửi từ phía thu tới phía phát (hướng lên) chứa thông tin về trạng thái của tất cả các thành viên của một VCG. MST sử dụng một bit với hai trạng thái: OK = 0 và FAIL = 1. Khi bắt đầu một VCG, tất cả các thành viên gửi MST = FAIL, MST không sử dụng cũng được thiết lập bằng FAIL.

Giá trị	Lệnh	Ý nghĩa
0000	FIXED	Đầu cuối này không sử dụng LCAD
0001	ADD	Thành viên này chuẩn bị được thêm vào nhóm
0010	NORM	Truyền tải bình thường
0011	EOS	Số thứ tự cao nhất và truyền tải bình thường

0101	IDLE	Thành viên này không thuộc nhóm hoặc sắp bị
1111	DNU	Không sử dụng (tải trọng), phía thu nhận biết lỗi

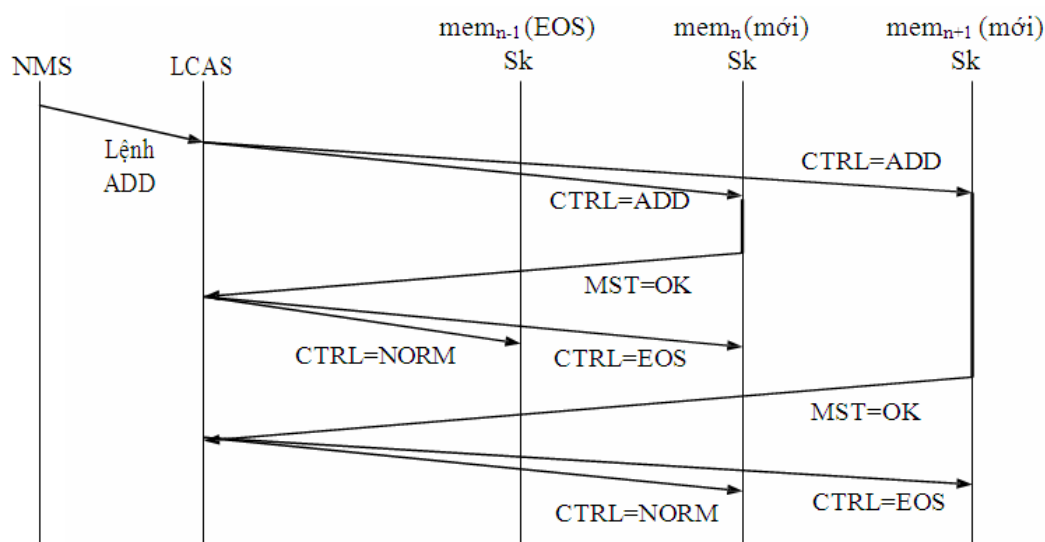
Bảng 3.3- Các từ mã điều khiển

Bất kỳ một thay đổi nào được phát hiện tại phía thu liên quan đến số thứ tự của thành viên đều được ghi nhận và gửi về phía phát thông qua đảo bit RS-Ack. Bit RS-Ack chỉ có thể thay đổi sau khi đã đánh giá trạng thái của tất cả các thành viên. Việc đảo bit RS-Ack sẽ công nhận giá trị của MST trong đa khung trước. Phía phát có thể sử dụng việc đảo bit như là dấu hiệu cho phép thay đổi từ phía thu và nó sẽ chấp nhận thông tin MST mới.

b. Các chức năng chính của LCAS

(1) Thêm thành viên (tăng dung lượng)

Hình 3.20 minh họa quá trình thực hiện việc thêm hai thành viên sau thành viên cuối cùng.



Hình 3.20- Thêm nhiều thành viên

Khi một thành viên được thêm vào, nó sẽ luôn được chỉ định số thứ tự lớn hơn số thứ tự cao nhất hiện tại (trong từ mã CTRL có chỉ thị EOS). Sau lệnh ADD, thành viên đầu tiên phúc đáp MST = OK sẽ được chỉ định số thứ tự cao nhất (tiếp theo số thứ tự cao nhất hiện tại) và thay đổi từ mã CTRL thành EOS, đồng thời thành viên cao nhất hiện tại cũng thay đổi CTRL của nó thành NORM.

Trong trường hợp thêm nhiều thành viên (ví dụ x thành viên) và nhận được đồng thời nhiều thành viên có phúc đáp MST = OK, việc chỉ định số thứ tự được thực hiện một cách tùy ý, miễn là chúng tạo thành một dãy x số thứ tự tiếp theo số thứ tự cao nhất hiện tại. Từ mã CTRL của thành viên cao nhất hiện tại sẽ chuyển

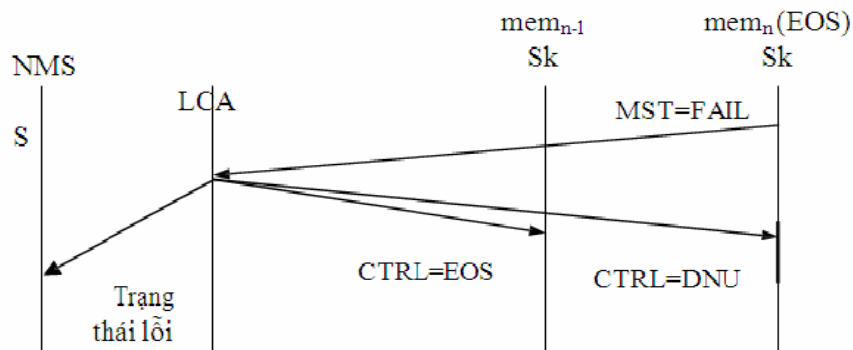
từ EOS thành NORM, đồng thời từ mã CTRL của thành viên mới cao nhất được thay đổi thành EOS, CTRL của tất cả các thành viên mới còn lại được thiết lập bằng NORM.

Bước cuối cùng của quá trình thêm thành viên là gửi đi NORM hoặc EOS trong từ mã điều khiển của gói điều khiển cho thành viên đó. Khung conteno đầu tiên chứa số liệu tải trọng cho thành viên mới sẽ là khung conteno ngay sau bit cuối cùng của khung chứa bản tin NORM/EOS.

(2)Loại bỏ tạm thời thành viên (giảm dung lượng)

Khi tại phía thu phát hiện ra một thành viên phát NORM hoặc EOS bị sự cố trong mạng, phía thu sẽ gửi đi MST = FAIL cho thành viên đó. Sau đó phía phát sẽ thay thế điều kiện NORM/EOS bằng DNU và thành viên ngay trước đó sẽ gửi đi EOS trong trường CTRL. Bước cuối cùng trong quá trình loại bỏ tạm thời một thành viên là loại bỏ vùng tải trọng của thành viên đó khỏi VCG. Khung conteno cuối cùng chứa tải trọng của thành viên bị loại bỏ là khung chứa bit cuối cùng của gói điều khiển chứa từ mã DNU. Khung tiếp theo khung cuối cùng sẽ chứa toàn bit '0' trong vùng tải trọng. Hình 3.21 minh họa quá trình loại bỏ thành viên cuối cùng do lỗi sử dụng lệnh DNU.

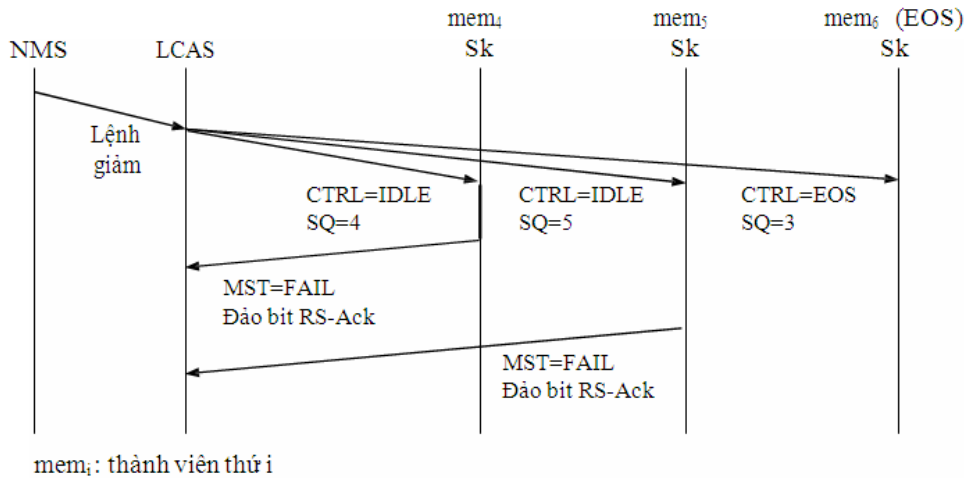
Khi phía thu phát hiện nguyên nhân gây sự cố đã được xóa bỏ, nó sẽ gửi MST = OK cho thành viên đó. Phía phát sẽ thay thế điều kiện DNU bằng NORM/EOS và thành viên ngay trước đó sẽ gửi đi NORM trong trường CTRL. Bước cuối cùng khi khôi phục lại một thành viên đã bị loại bỏ tạm thời là bắt đầu sử dụng lại vùng tải trọng của thành viên đó. Khung conteno đầu tiên chứa số liệu tải trọng cho thành viên này là khung ngay sau khung chứa bit cuối cùng của gói điều khiển có từ mã NORM/EOS đầu tiên cho thành viên đó.



mem_i: thành viên thứ i

Hình 3.21- Giảm dung lượng do sự cố mạng

(3) Xóa thành viên (giảm dung lượng)



Hình 3.22- Loại bỏ thành viên 4 và 5 từ một VCG có n = 6 thành viên

Hình 3.22 minh họa quá trình loại bỏ các thành viên thứ 4 và thứ 5 từ một VCG có n=6 thành viên

Khi các thành viên bị xóa, số thứ tự và trạng thái của các thành viên khác sẽ được chỉ định lại. Nếu thành viên bị xóa chứa số thứ tự cao nhất của nhóm, thành viên có số thứ tự cao thứ hai sẽ thay đổi từ mã điều khiển thành EOS, đồng thời gói điều khiển của thành viên bị xóa chuyển thành IDLE. Nếu việc xóa không được thực hiện bởi thành viên cao nhất thì các thành viên có số thứ tự trong khoảng từ thành viên bị xóa tới số thứ tự cao nhất sẽ cập nhật SQ trong các gói điều khiển, đồng thời thành viên bị xóa thay đổi trạng thái. Khi thành viên bị xóa gửi đi từ mã điều khiển IDLE, khung conteno cuối cùng của thành viên này còn chứa số liệu tải trọng là khung chứa bit cuối cùng của gói điều khiển.

3.5.ĐÁNH GIÁ HIỆU SUẤT SỬ DỤNG BĂNG THÔNG CỦA PHƯƠNG PHÁP GHÉP KÊNH SDH.

Sau đây so sánh về tốc độ gói, thông lượng, tốc độ truyền, hiệu suất và hiệu suất tổng của các phương thức POS, DPT và Ethernet.

Tốc độ gói là số gói số liệu truyền trong một giây (P/s), thông lượng là số byte số liệu truyền trong một giây (Byte/s), tốc độ truyền (Mbit/s), hiệu suất (%) biểu thị số byte số liệu truyền đi chiếm bao nhiêu phần trăm so với tổng số byte tải trọng của khung STM-1 truyền đi trong một giây và hiệu suất tổng (%) biểu thị số byte số liệu truyền đi chiếm bao nhiêu phần trăm so với tổng số byte của khung STM-1 truyền đi trong một giây.

Giao diện SDH 155,52 Mbit/s có khả năng chuyển tải luồng số liệu IP theo phương thức POS, DPT và Ethernet. Trong các trường hợp này, giá trị cực đại của tốc độ gói, thông lượng, tốc độ bit truyền, hiệu suất và hiệu suất tổng đều phụ thuộc vào kích cỡ gói IP.

Kích cỡ gói SDH được xác định theo biểu thức (3.1):

$$\text{POS_PSIZE} = \text{IPSIZE} + \text{POS_OH} = \text{IPSIZE} + 9 \quad (3.1)$$

Kích cỡ gói SRP được xác định theo biểu thức (3.2):

$$\text{SRP_PSIZE} = \text{IPSIZE} + 20 \quad (3.2)$$

Kích cỡ gói Ethernet được xác định theo biểu thức (3.3):

$$\text{E_PSIZE} = \text{IPSIZE} + 26 \quad (3.3)$$

Biểu thức chung để xác định tốc độ gói, thông lượng, tốc độ bit và hiệu suất tổng cực đại:

$$\text{Tốc độ gói Pr (P/s)} = \frac{\text{PLD/s}}{\text{PSIZE}} = \frac{2340 \times 8000}{\text{PSIZE}} \quad 3.4$$

$$\text{Thông lượng Th (MB/s)} = \text{Pr} \times \text{PSIZE} \quad 3.5$$

$$\text{Tốc độ truyền dẫn Tr (MBit/s)} = \text{Th} \times 8 \quad 3.6$$

$$\text{Hiệu suất Ef (\%)} = \frac{\text{Th}}{\text{PLD/s}} = \frac{\text{Pr} \times \text{PSIZE}}{2340 \times 8000} \quad 3.7$$

$$\text{Hiệu suất tổng Et (\%)} = \text{Ef} \times \frac{2340}{2430} = \frac{\text{Pr} \times \text{IPSIZE}}{2340 \times 8000} \times \frac{2340}{2430} \quad 3.8$$

trong đó: PLD- tải trọng ; PSIZE- kích cỡ gói POS (SDH), DPT hoặc Ethernet.

Tải trọng PLD bằng tổng số byte trong khung STM-1 trừ đi tổng số byte OH (gồm SOH+VC-4 POH):

$$PLD = (9 \times 270) - 9 \times (9+1) = 2340 \text{ byte}$$

Đại lượng 8000 trong các biểu thức trên đây là số khung STM-1 trong 1 giây và chữ số 8 trong biểu thức (3.3) là 8 bit/byte.

Để tiến hành so sánh, lấy thí dụ IPSIZE = 4470 byte. Từ đó tính được: POS_SIZE= 4479 byte, DPT_SIZE= 4490 byte và E_SIZE = 4496. Sử dụng các biểu thức (3.4) ÷ (3.8) tính được:

-Truyền tải IP trên SDH (POS):

$$Pr = \frac{2340 \times 8000/s}{4479} = 4179 \text{ p/s}$$

$$Th = 4179 \times 4470 = 18.680 \text{ MB/s}$$

$$Tr = 18.680 \times 8 = 149.440 \text{ Mbit/s}$$

$$Ef = \frac{1479 \times 4470}{2340 \times 8000} = 99.76 \%$$

$$Et = 99.76 \times \frac{2340}{2430} = 96.09 \%$$

-Truyền tải gói trên Ethernet

$$Pr = 4163 \text{ P/s}$$

$$Th = 18.608 \text{ MB/s}$$

$$Tr = 148.864 \text{ Mbit/s}$$

$$Ef = 99,40 \%$$

$$Et = 95,72 \%$$

-Truyền tải gói linh hoạt (DPT):

$$Pr = 4169 \text{ P/s}$$

$$Th = 18.635 \text{ MB/s}$$

$$Tr = 149,08 \text{ Mbit/s}$$

$$Ef = 99,54 \%$$

$$Et = 95,86 \%$$

Từ kết quả tính toán cho biết phương thức truyền tải gói trên SDH mà đại diện là kiểu đóng khung HDLC có tốc độ gói, thông lượng, tốc độ truyền, hiệu suất và hiệu suất tổng đều cao hơn các thông số tương ứng của Ethernet và DPT.

KẾT LUẬN:

Sau ba tháng nghiên cứu và thực hiện đề tài dưới sự hướng dẫn tận tình của T.S Đỗ Anh Dũng cùng với sự cố gắng nỗ lực của bản thân, em đã hoàn thành đồ án tốt nghiệp của mình theo đúng kế hoạch được giao. Trong đề tài này em đã thực hiện được những vấn đề như sau:

- Tìm hiểu tổng quan về truyền dẫn số
- Tìm hiểu về các phương pháp ghép kênh tín hiệu số
- Các phương pháp nâng cao hiệu suất sử dụng băng tần trong SDH

Tuy nhiên do thời gian có hạn việc còn thiếu kinh nghiệm trong quá trình làm đồ án. Bản đồ án không thể tránh khỏi những khiếm khuyết và thiết sót. Em rất mong được sự đóng góp ý kiến của thầy cô trong hội đồng và các bạn để đồ án tốt nghiệp của em được hoàn thiện hơn.

Một lần nữa em xin cảm ơn các thầy , cô và bạn bè đã giúp đỡ em trong quá trình làm đồ án.

Em xin chân thành cảm ơn !

Hải phòng , ngày ...tháng ... năm 2013

Sinh viên

Đông Văn Quân

TÀI LIỆU THAM KHẢO

1. TS. Cao Phán và ThS. Cao Hồng Sơn, "*Ghép kênh PDH và SDH*". Học viện Công nghệ BCVT, Hà Nội 1-2000.
2. ITU-T Recommendation G.707/Y1322, "*Network Node Interface for SDH*", Oct. 2000.
3. ITU-T Recommendation G.7041/Y1303, '*Generic Framing Procedure*' Jun,2002
4. RFC 2615, '*PPP over SONET/SDH*', Jun,1999
5. ITU-T Recommendation G.7042/Y1305, '*Link capacity adjustment Scheme LCAS for Virtual Concatenated Signals*', Nov 2001
6. Website : <http://tailieu.vn>
7. Website : <http://dientuvietnam.net>.